Лекція 10

СХЕМОТЕХНІКА ЛОГІЧНИХ ЕЛЕМЕНТІВ

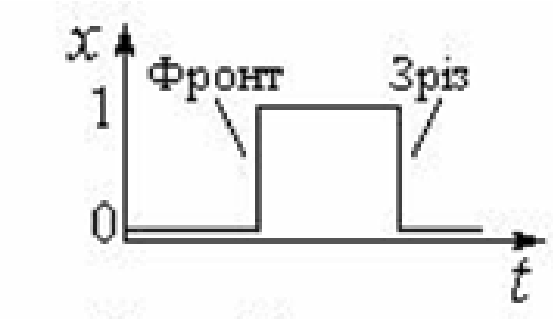


Рис. 1. Імпульсний сигнал

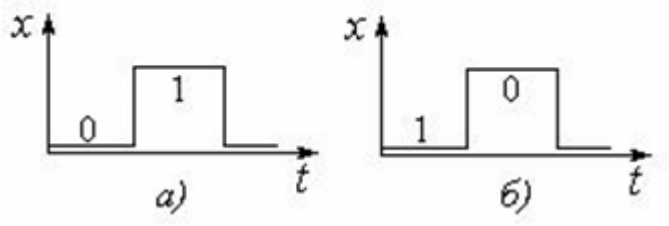
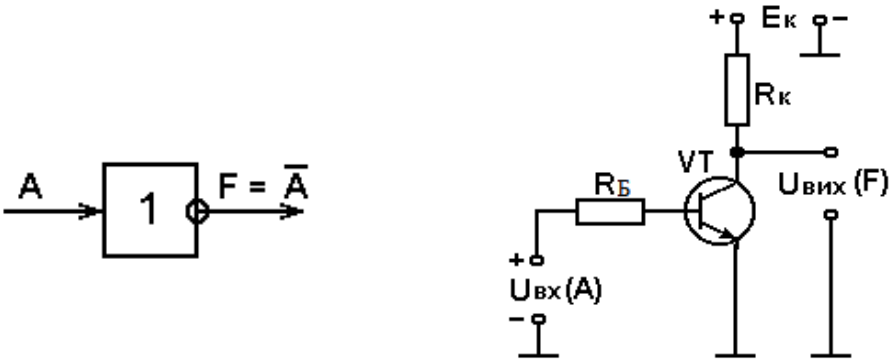


Рис. 2 . Логіка а - позитивна, б – негативна

Інвертор (логічний елемент НЕ)

$$F = \overline{A}1)$$

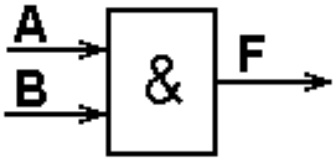


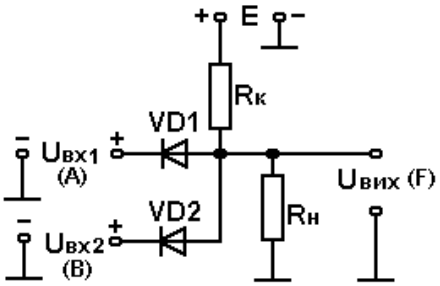
а б

Рис. 3 – Логічний елемент НЕ: а – позначення на електричних схемах; б – принципова схема

Кон’юнктор (логічний елемент І)

$$F=A\wedge B=A\cdot B.$$





а Б

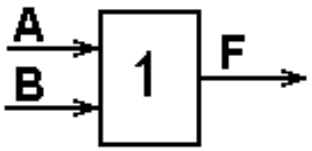
Рис. 4 – Логічний елемент І: а – позначення на електричних схемах; б – принципова схема

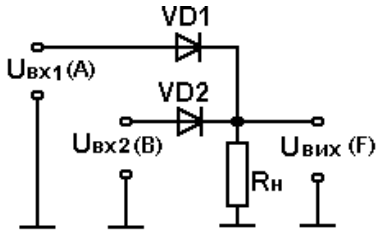
Таблиця 1 – Таблиця істинності логічного елемента І

N набору	**B**	**A**	**F**
0	0	0	0
1	0	1	0
2	1	0	0
3	1	1	1

Диз’юнктор (логічний елемент АБО)

$$F=A\vee B=A+B.$$





а б

Рис. 5 – Логічний елемент АБО: а – позначення на електричних схемах; б – принципова схема

Таблиця 2 – Таблиця істинності логічного елемента АБО

N набору	**B**	**A**	**F**
0	0	0	0
1	0	1	1
2	1	0	1
3	1	1	1

Повторювач

F = A.

.

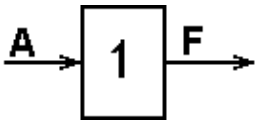
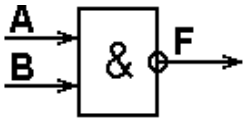


Рис. 6 – Позначення повторювача на електричних схемах

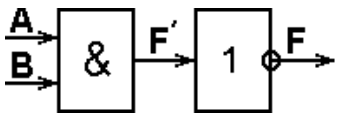
Логічний елемент І – НЕ

$$F = \overline{A \wedge B} = \overline{A \cdot B} \qquad (5)$$

.



а



б

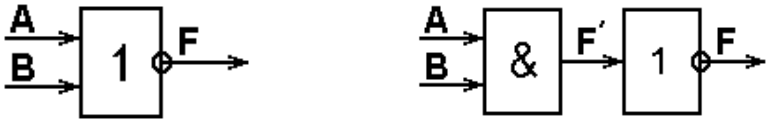
Рис. 7 – Логічний елемент І-НЕ: а – позначення на електричних схемах; б – функціональна схема

Таблиця 3 – Таблиця істинності логічного елемента І-НЕ

N набору	**B**	**A**	**F**
0	0	0	1
1	0	1	1
2	1	0	1
3	1	1	0

Логічний елемент АБО - НЕ

$$F = \overline{A + B} = \overline{A \vee B} (6)$$



а б

Рис. 8 – Логічний елемент АБО-НЕ: а – позначення на електричних схемах; б – функціональна схема

Таблиця 4 – Таблиця істинності логічного елемента АБО-НЕ

N набору	**B**	**A**	**F**
0	0	0	1
1	0	1	0
2	1	0	0
3	1	1	0

Виключне АБО

$$F = A \veebar B.$$

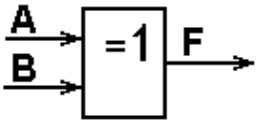


Рис. 9 – Позначення логічного елемента “Виключне АБО” на електричних схемах

Таблиця 5 – Таблиця істинності логічного елемента Виключне АБО

N набору	**B**	**A**	**F**
0	0	0	0
1	0	1	1
2	1	0	1
3	1	1	0

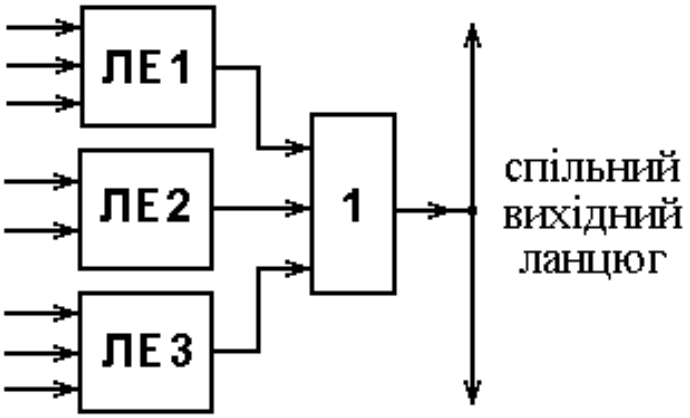


Рис. 10 – Схема об’єднання виходів декількох логічних елементів на спільний вихідний ланцюг

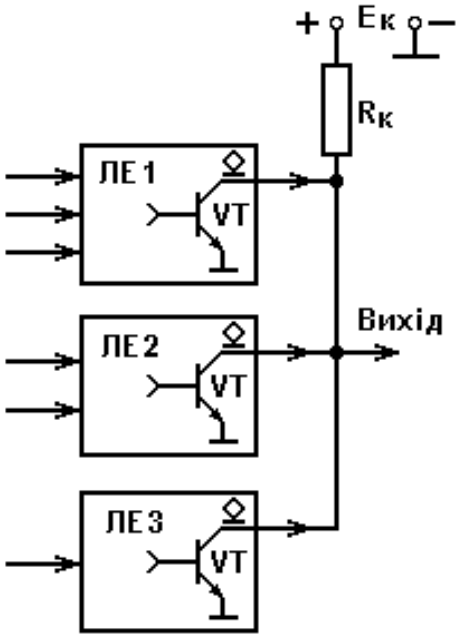


Рис. 11 – Схема об’єднання виходів декількох логічних елементів із відкритим колектором на спільний вихід

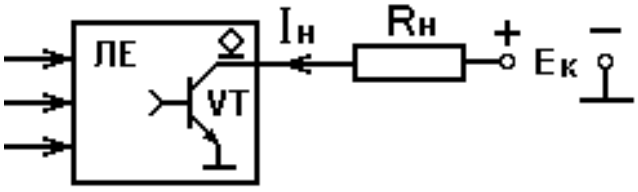


Рис. 12 - Схема підключення до виходу логічного елемента із відкритим колектором зовнішнього навантаження Rн

$$I_н \le I^0_{вих}.$$

де $I_н$ - струм навантаження; $I^0_{вих}$- значення максимального струму, що може протікати через відкритий вихідний транзистор логічного елемента (на виході логічний нуль).

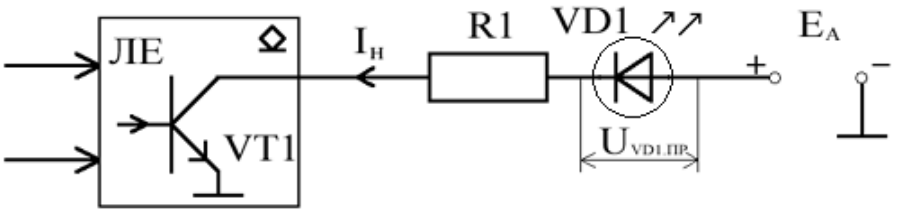
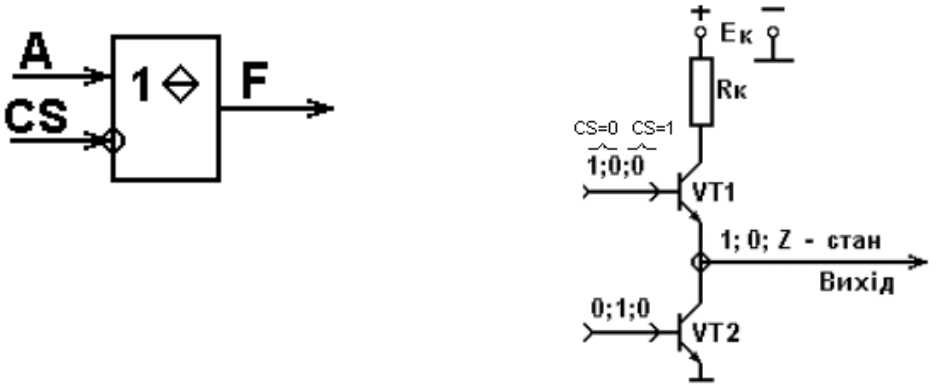


Рис. 13 – Схема підключення світлодіода до ЛЕ з відкритим колектором

$$R1 = \frac{E_A - U_{VD1.np}}{I_{засв.VD1}}.$$

Наприклад, E_A= 5 В, $U_{VD1.ПР}$ = 2 В, $I_{засв.\ VD1}$ = 20 мА.

Тоді $R1 = \frac{5 - 2}{20 \cdot 10^{-3}} = 150$ Ом.



а б

Рис. 14 – Логічний елемент з трьома станами вихідного сигналу:

а – позначення на електричних схемах; б – принципова схема

.

ПАРАМЕТРИ І ХАРАКТЕРИСТИКИ ЦИФРОВИХ ІНТЕГРАЛЬНИХ МІКРОСХЕМ (ІМС)

1 Коефіцієнт об'єднання по входу ($К_{об}$)

2 Коефіцієнт розгалуження по виходу ($К_{роз}$)

3 Статичні характеристики

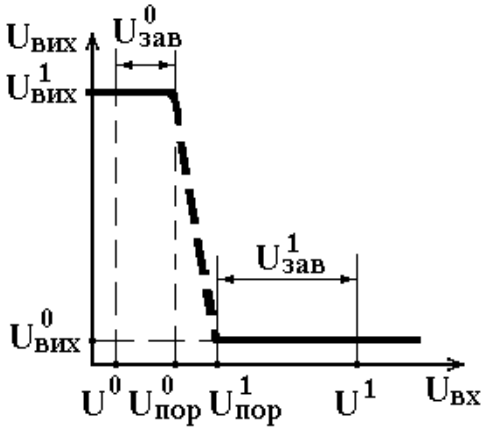


Рис. 15 – Передавальна характеристика інвертора ТТЛ - типу

4 Завадостійкість

5 Динамічні характеристики і параметри

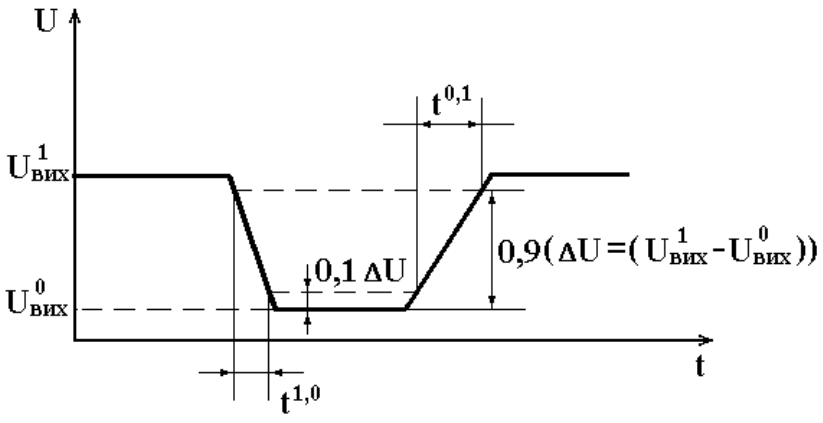


Рис. 16 – Зміна вихідної напруги логічного елемента у часі при його перемиканні з 1 в 0 і навпаки

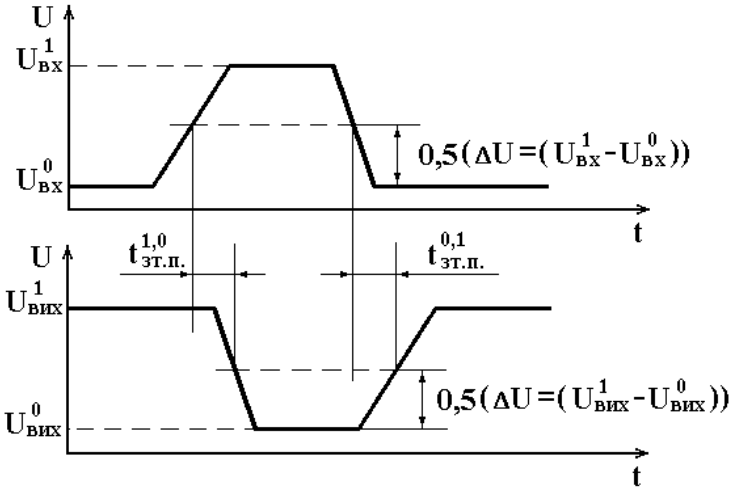


Рис. 17 – Зміни у часі вхідної та вихідної напруг логічного елемента

6 Вигляд реалізованої логічної функції

7 Споживані струм і потужність

$$P_{сп.ср} = 0{,}5.(P^1_{сп} + P^0_{сп})$$

8 Вхідні і вихідні струми, напруги

$I^0_{вх}$ - найбільший вхідний струм при сигналі 0 на вході;

$I^1_{вх}$ - найбільший вхідний струм при сигналі 1 на вході;

$U^1_{вих}$ - мінімальна вихідна напруга при логічній 1 на виході;

$U^0_{вих}$ - максимальна вихідна напруга при сигналі 0 на виході.

9 Порогові напруги

Зона невизначеності $\Delta U_г = U^1_{пор} - U^0_{пор}$,

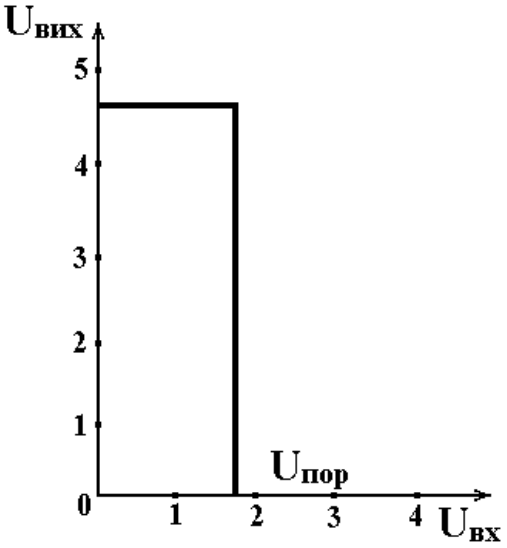


Рис. 18 – Передавальна характеристика ідеального логічного елемента

$U_{пор} = U^0_{пор} = U^1_{пор}$.

10 Допустимі значення основних параметрів

E_{min}, E_{max} - допустимі значення напруги живлення;

U^1_{min}, U^0_{max} - допустимі значення рівнів логічних сигналів одиниці і нуля;

$I_{вх.max}$, $I^0_{вих\ max}$, $I^1_{вих\ min}$ - допустимі вхідний і вихідний струми в стані 0 і 1.

Існує ще ряд параметрів, наприклад, техніко-економічних, що приводяться в технічній документації, яка додається до ІМС, і в довідниках.

Промисловість випускає різноманітні ІЛЕ. Залежно від типу базових ключів виділяють такі типи інтегральних логічних схем:

- діодно - транзисторна логіка (ДТЛ);
- резисторно - транзисторна логіка (РТЛ);
- резисторно -є мнісна транзисторна логіка (РЄТЛ);
- транзисторно - транзисторна логіка (ТІЛ);
- емітерні - зв'язана транзисторна логіка (ЕЗТЛ);
- транзисторно-транзисторна логіка з бар'єром Шотткі (ТТЛШ);
- логіка на МОН - структурах (МОНЛ);
- логіка на комплементарних МОН - структурах (КМОН);
- інжекційно-інтегральна логіка ($І^2Л$).

Таблиця 1 Порівняльні характеристики ІМС різних серій

Тип логіки	Серія ІМС	$U_{ж}$, В	$U^{1}_{вих}$, В	$U^{0}_{вих}$, В	$U_{з}$, В	$t_{з.сер}$, нс	$P_{спож.}$, мВт
ЕЗЛ	К1500	-4.5	-1.03	-1.61	0.1	1.4	16
	К500	-5.2	-0.98	-1.63	0.1	2.9	34
ТТЛШ	К1531	5	2.7	0.5	0.5	3.8	2.1
	К531					5	16
	К1533					12	2.4
	К555					20	7.5
КМОН	К176	9	7.7	0.5	0.9	200	10-3
	К561	5*	4.99	0.01	2.5	160	10^{-5**}
	К564	5*	4.99	0.01	2.5	160	10^{-5**}
ТТЛ	К131	5	2.4	0.4	0.4	11	40
	К155					19	25
	К134					100	2

* Зберігають працездатність при зміні напруги живлення від 3 до 15В.
** Не більше 0.1мВт на частоті 1МГц.