Лекція 8

1. Дешифратори-демультиплексори

Демультиплексори – це цифрові комбінаційні пристрої, функціональне призначення яких протилежне функціональному призначенню мультиплексорів. У них сигнали з одного інформаційного входу x розподіляються на 2^m виходів y_i, які комутуються m адресними входами, тобто фактично вони є генераторами мінтермів. Завдяки цій властивості легко створювати канонічні суми, тобто реалізовувати за допомогою логічних операцій **АБО** логічні функції вхідних змінних.

Таблиця 7.1.

V	A_1	A_0	x	y_0	y_1	y_2	y_3
0	0	0	1/0	1/0	0	0	0
0	0	1	1/0	0	1/0	0	0
0	1	0	1/0	0	0	1/0	0
0	1	1	1/0	0	0	0	1/0
1	0	0	x	$\overline{V}$	0	0	0
1	0	1	x	0	$\overline{V}$	0	0
1	1	0	x	0	0	$\overline{V}$	0
1	1	1	x	0	0	0	$\overline{V}$

$$
\begin{aligned}
y_0 &= \overline{v} \cdot x \cdot \overline{a_0} \cdot \overline{a_1} \\
y_1 &= \overline{v} \cdot x \cdot a_0 \cdot \overline{a_1} \\
y_2 &= \overline{v} \cdot x \cdot \overline{a_0} \cdot a_1 \\
y_3 &= \overline{v} \cdot x \cdot a_0 \cdot a_1
\end{aligned}
\qquad (7.1)
$$

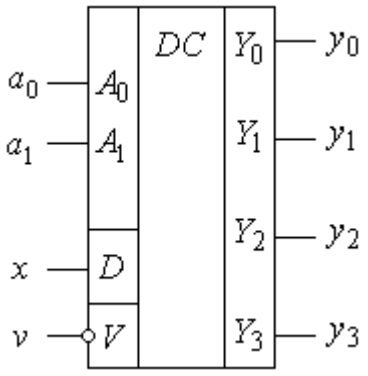


Рис. 7.1

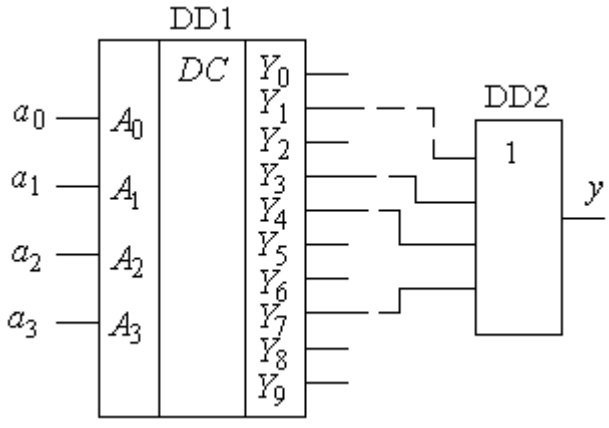


Рис. 7.2

Приклад 1. Розробити перетворювач чотирьохрозрядного двійкового коду в код **“2 з 5”** та коду **“2 з 5”** в двійковий код.

Таблиця 7.2

Десяткова цифра	*4-розрядний двійковий код*				*Код «2 з 5»*				
	x_3	x_2	x_1	x_0	a_4	a_3	a_2	a_1	a_0
0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1	1
2	0	0	1	0	0	0	1	0	1
3	0	0	1	1	0	0	1	1	0
4	0	1	0	0	0	1	0	0	1
5	0	1	0	1	0	1	0	1	0
6	0	1	1	0	0	1	1	0	0
7	0	1	1	1	1	0	0	0	1
8	1	0	0	0	1	0	0	1	0
9	1	0	0	1	1	0	1	0	0

Мінімізуючи функції $a_0 \div a_4$, отримаємо вирази для вихідних сигналів:

$$a_0 = (x_0 \oplus x_1)\bar{x}_2\bar{x}_3 + (x_0 \otimes x_1)x_2\bar{x}_3$$
$$a_1 = \bar{x}_1\bar{x}_2(x_0 \oplus x_3) + x_0\bar{x}_3(x_1 \oplus x_2)$$
$$a_2 = \bar{x}_0x_1\bar{x}_3 + x_0\bar{x}_2(x_1 \oplus x_3)$$
$$a_3 = x_2\bar{x}_3(\bar{x}_0\bar{x}_1 + x_0 \oplus x_1)$$
$$a_4 = x_0x_1x_2\bar{x}_3 + \bar{x}_1\bar{x}_2x_3$$

Приклад 2. Використовуючи дешифратор К1533ИД3 (SN74154N), призначений для перетворення чотирьохрозрядного двійкового коду в напругу низького логічного рівня, що з’являється на одному з шістнадцяти виходів $\overline{0} \div \overline{15}$, реалізувати логічну функцію:

$$y = x_1\,\bar{x}_2\,\bar{x}_3 + x_1\,x_3 + \bar{x}_1\,x_2\,.$$

Для реалізації функції використовувати багатовходові логічні елементи з множини **І**, **І-НІ**, **АБО**, **АБО-НІ**.

$$y = x_1\bar{x}_2\bar{x}_3 + x_1x_2x_3 + x_1\bar{x}_2x_3 + \bar{x}_1x_2x_3 + \bar{x}_1x_2\bar{x}_3\,.$$

$$y = \vee 1,2,5,6,7\,.$$

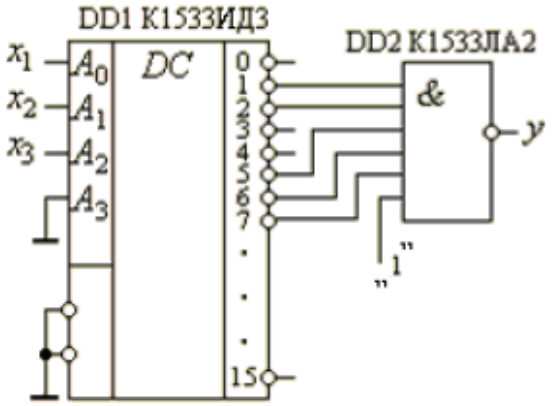


Рис. 7.3

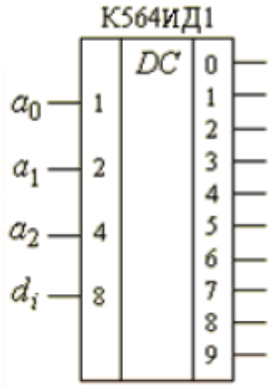


Рис. 7.4

Приклад 3. Використовуючи дешифратор К564ИД1, розробити пристрій для перетворення двійкового однобайтного коду, заданого в послідовному форматі, в код, представлений у паралельному форматі.

Таблиця 7.3

Вхідний код Входи				**Вихідний код Виходи**									
8	**4**	**2**	**1**	**0**	**1**	**2**	**3**	**4**	**5**	**6**	**7**	**8**	**9**
0	0	0	0	1	0	0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0	0	0	0	0	0	0
0	0	1	0	0	0	1	0	0	0	0	0	0	0
0	0	1	1	0	0	0	1	0	0	0	0	0	0
0	1	0	0	0	0	0	0	1	0	0	0	0	0
0	1	0	1	0	0	0	0	0	1	0	0	0	0
0	1	1	0	0	0	0	0	0	0	1	0	0	0
0	1	1	1	0	0	0	0	0	0	0	1	0	0
1	0	0	0	0	0	0	0	0	0	0	0	1	0
1	0	0	1	0	0	0	0	0	0	0	0	0	1
1	0	1	0	0	0	0	0	0	0	0	0	0	0
1	0	1	1	0	0	0	0	0	0	0	0	0	0
1	1	0	0	0	0	0	0	0	0	0	0	0	0
1	1	0	1	0	0	0	0	0	0	0	0	0	0
1	1	1	0	0	0	0	0	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0	0	0	0

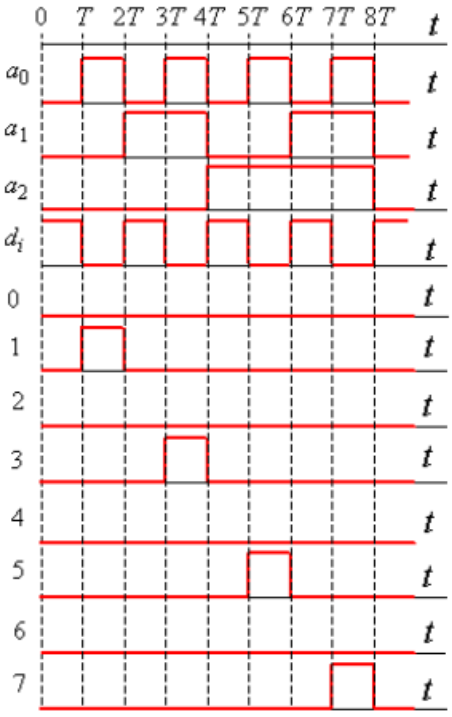


Рис. 7.5

$$y = \vee 1,3,4,7$$

Приклад 4. Комбінаційна схема визначена за допомогою наступних рівнянь:

$$y_1 = x_1\, x_2 + \bar{x}_1\, \bar{x}_2\, \bar{x}_3\,;$$

$$y_2 = x_1 + x_2 + \bar{x}_3\,;$$

$$y_3 = \bar{x}_1\, x_2 + x_1\, \bar{x}_2\, x_3\,,$$

Розробити схему, що реалізує ці три рівняння за допомогою дешифратора та зовнішніх логічних елементів.

$\bar{y}_1 = \overline{x_1\, x_2\, x_3 + x_1\, x_2\, \bar{x}_3 + \bar{x}_1\, \bar{x}_2\, \bar{x}_3} = \overline{x_1\, x_2\, x_3} \cdot \overline{x_1\, x_2\, \bar{x}_3} \cdot \overline{\bar{x}_1\, \bar{x}_2\, \bar{x}_3}$;

$\bar{y}_2 = \overline{x_1 + x_2 + \bar{x}_3} = \bar{x}_1\, \bar{x}_2\, x_3$;

$\bar{y}_3 = \overline{\bar{x}_1\, x_2\, x_3} \cdot \overline{\bar{x}_1\, x_2\, \bar{x}_3} \cdot \overline{x_1\, \bar{x}_2\, x_3}$.

Із приведених функцій бачимо:

1) функція y_2 може бути отримана за допомогою звичайного інвертора, підключеного до виходу, відповідного $x_3\, \bar{x}_2\, \bar{x}_1 = 100_2 = 4_{10}$;

2) функція y_1 отримується об'єднанням через елемент 3**І-НІ** виходів, відповідних $x_3\, x_2\, x_1 = 111_2 = 7_{10}$; $\overline{x_3}\, x_2\, x_1 = 011_2 = 3_{10}$; $\bar{x}_3\, \bar{x}_2\, \bar{x}_1 = 000_2 = 0_{10}$;

3) аналогічно, функція y_3 отримується шляхом об'єднання виходів, номери яких відповідають $x_3\, x_2\, \bar{x}_1 = 110_2 = 6_{10}$; $\bar{x}_3\, x_2\, \bar{x}_1 = 010_2 = 2_{10}$; $x_3\, \bar{x}_2\, x_1 = 101_2 = 5_{10}$, за допомогою елемента 3**І-НІ**.

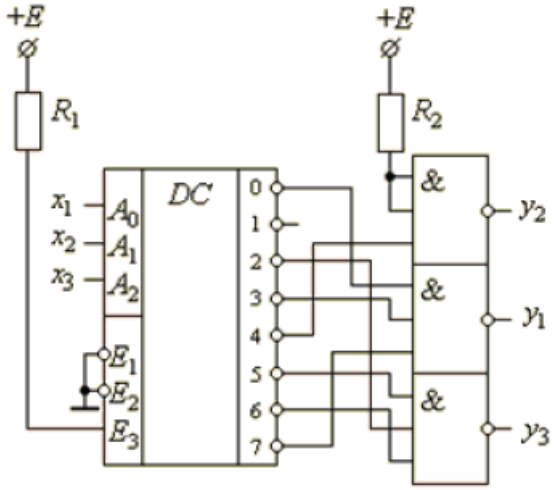

+E
R1
+E
R2
DC
x1
x2
x3
A0
A1
A2
E1
E2
E3
0
1
2
3
4
5
6
7
&
&
&
y2
y1
y3

Рис. 7.6

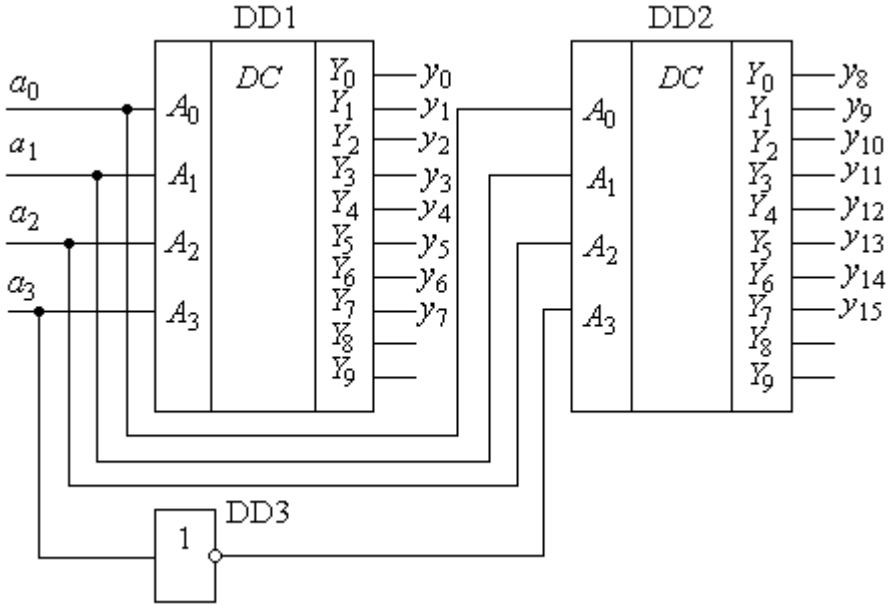

DD1
DD2
DD3
DC
DC
a0
a1
a2
a3
A0
A1
A2
A3
Y0
Y1
Y2
Y3
Y4
Y5
Y6
Y7
Y8
Y9
y0
y1
y2
y3
y4
y5
y6
y7
y8
y9
y10
y11
y12
y13
y14
y15
1

Рис. 7.7

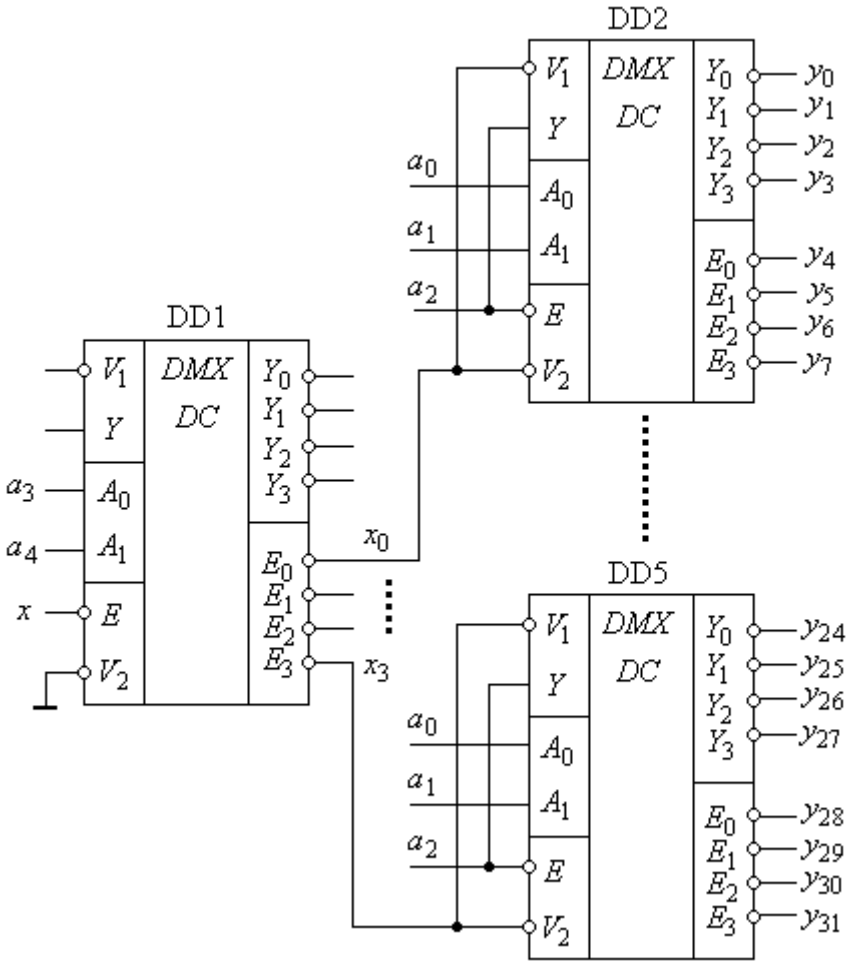


Рис. 7.8

Приклад 5. Використовуючи чотирьохрозрядний дешифратор К1533ІД3 (SN74154N), розробити принципову схему дешифратора для перетворення п’ятирозрядного коду $x_0 \div x_4$ з напругою низького рівня на одному з 32 виходів.

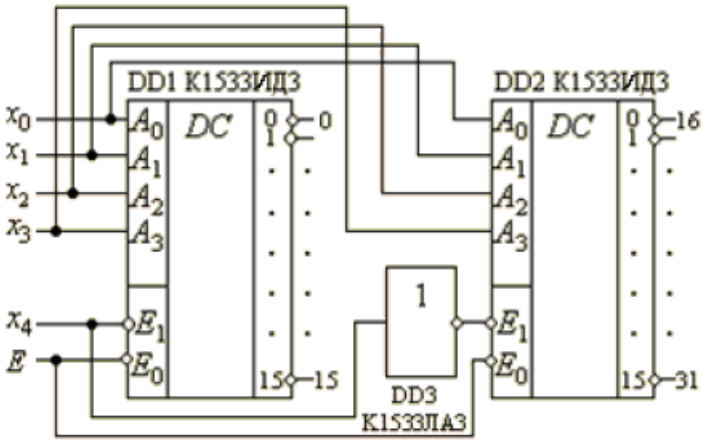


Рис. 7.9

Приклад 6. Використовуючи дешифратори серії 564ИД1, розробити принципову схему дешифрації шестирозрядного двійкового коду на 64 виходи.

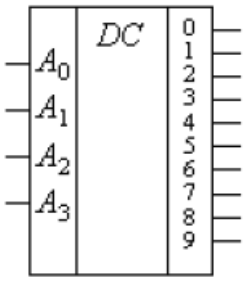


Рис. 7.10

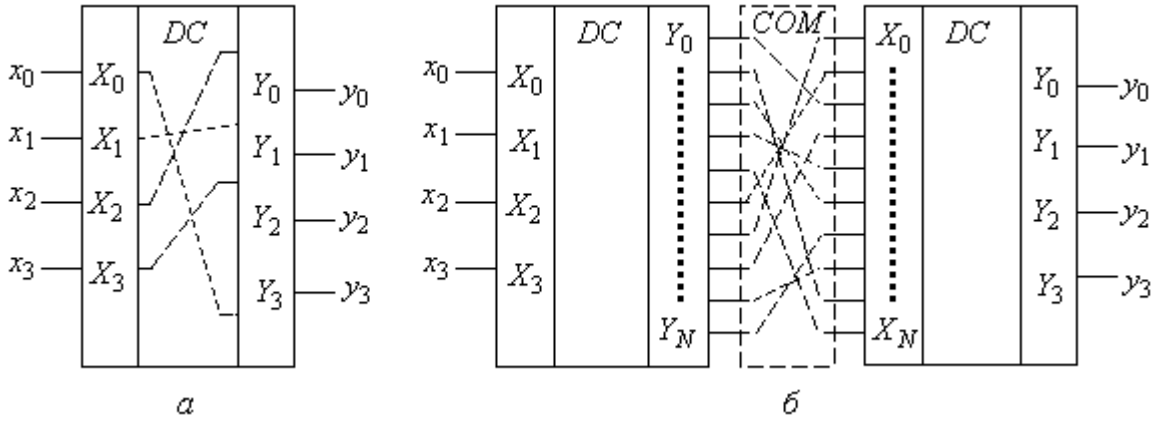


Рис. 7.11

2. Обчислювальні пристрої

2.1. Суматори

$$S = a_0 \cdot \overline{b_0} + \overline{a_0} \cdot b_0 ;$$
$$P = a_0 \cdot b_0 .$$

Таблиця 7.4

a_0	b_0	S	P
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Таблиця 7.5

N	a_i	b_i	p_{i-1}	S_i	P_{i+1}
0	0	0	0	0	0
1	0	0	1	1	0
2	0	1	0	1	0
3	0	1	1	0	1
4	1	0	0	1	0
5	1	0	1	0	1
6	1	1	0	0	1
7	1	1	1	1	1

$$S_i = \vee 1,\ 2,\ 4,\ 7 = p_{i-1}(\overline{a_i} \cdot \overline{b_i} + a_i \cdot b_i) + \overline{p}_{i-1}(a_i \cdot \overline{b_i} + \overline{a_i} \cdot b_i) ;$$

$$P_i = \vee 3,\ 5,\ 6,\ 7 = p_{i-1}(\overline{a_i} \cdot b_i + a_i \cdot \overline{b_i} + a_i \cdot b_i) + \overline{p}_{i-1} a_i \cdot b_i = a_i \cdot b_i + p_{i-1}(a_i \oplus b_i)$$

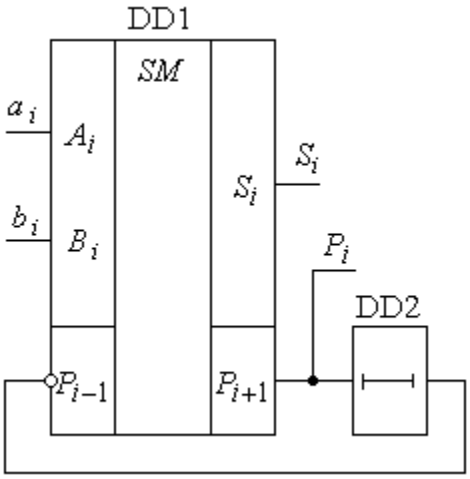


Рис. 7.12

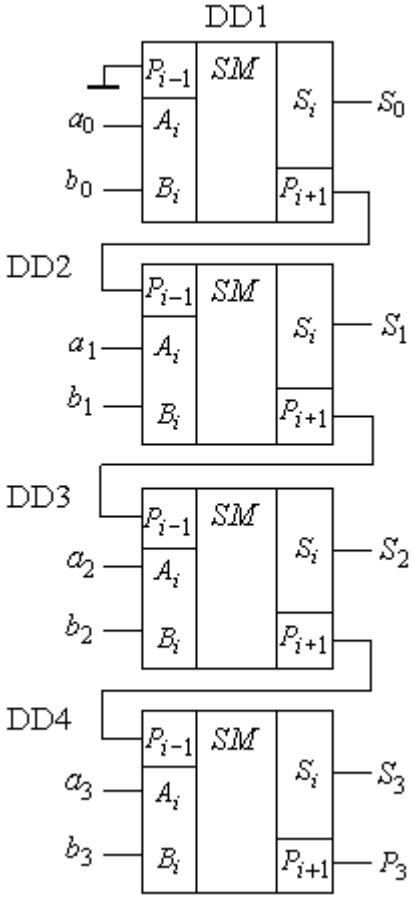


Рис. 7.13

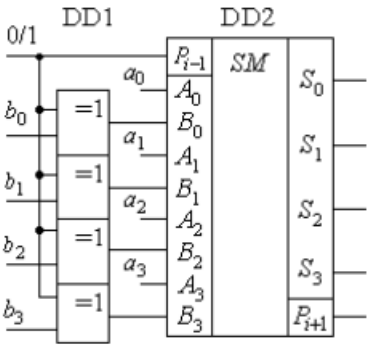


Рис. 7.14

Приклад 7. Розглянути мікросхему К1533ИМ3. Пояснити, як використовувати цей чотирьохрозрядний суматор для додавання:

а) двох чотирьохрозрядних чисел;

б) двох дворозрядних та двох однорозрядних чисел;

в) двох восьмирозрядних (байтових) чисел.

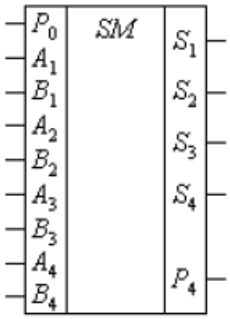


Рис. 7.15

$$a_3\, a_2\, a_1\, a_0 > b_3\, b_2\, b_1\, b_0$$

$$a_3\, a_2\, a_1\, a_0 < b_3\, b_2\, b_1\, b_0\,,$$

Приклад 8. Розробити пристрій двійкового множення на суматорах та логічних елементах **І**, що дозволяє множити чотирьохрозрядне число ***A*** на трьохрозрядне число ***B***.

Розв'язання. Після множення трьохрозрядного і чотирьохрозрядного кодів отримується семирозрядний код. Результат операції утворюється за рахунок паралельного множення множеного на кожен розряд множника і складання проміжних добутків зі зсувом на один розряд. При підрахуванні добутку виконуються наступні дії

			A_4	A_3	A_2	A_1
			×	B_3	B_2	B_1
			A_4B_1	A_3B_1	A_2B_1	A_1B_1
		A_4B_2	A_3B_2	A_2B_2	A_1B_2	
	A_4B_3	A_3B_3	A_2B_3	A_1B_3		
M_7	M_6	M_5	M_4	M_3	M_2	M_1

Тут $M_1 = A_1B_1$; $M_2 = A_1B_2 + A_2B_1$; $M_3 = A_1B_3 + A_2B_2 + A_3B_1$; $M_4 = A_2B_3 + A_3B_2 + A_4B_1$; $M_5 = A_3B_3 + A_4B_2$; $M_6 = A_4B_3$; M_7 – біт переносу із попереднього розряду; знак "+" – знак арифметичного додавання.

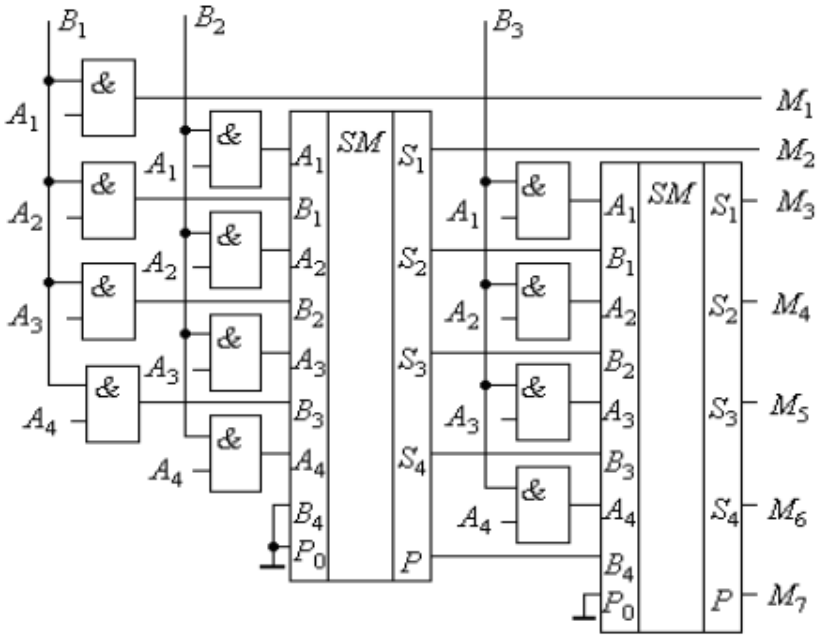


Рис. 7.16

Приклад 9. Розробити принципову схему суматора, який здійснює додавання однорозрядних десяткових чисел.

$1010_2 = 10_{10}$, $1011_2 = 11_{10}$, $1100_2 = 12_{10}$, $1101_2 = 13_{10}$, $1110_2 = 14_{10}$, $1111_2 = 15_{10}$ до

$$y = \vee 10, 11, 12, 13, 14, 15 .$$

$$y = x_2\ x_3 + x_1\ x_3 = x_3 \cdot (x_1 + x_2) .$$

$$y = P + x_3 \cdot (x_1 + x_2) .$$

.

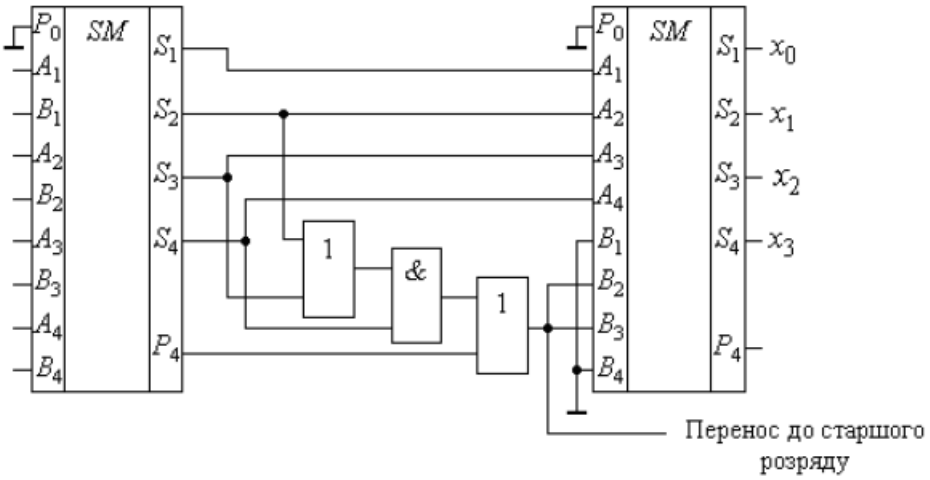

P0
SM
S1
S2
S3
S4
P4
A1
B1
A2
B2
A3
B3
A4
B4
1
&
1
x0
x1
x2
x3
Перенос до старшого розряду

Рис. 7.17