

Лабораторна робота № 5

Тригери

Мета роботи: Ознайомитися з принципом роботи тригерів різних типів.

Основні теоретичні відомості.

Переважаюча більшість цифрових пристроїв поєднують функції з переробки та зберігання інформації. У арифметичних і логічних пристроях для зберігання інформації найчастіше використовують *тригери* - пристрої з двома (чи більше) стійкими станами виходу, що містять елементарну запам'ятовуючу комірку (тригер), та схему управління, яка перетворює інформацію, що надходить, в комбінацію сигналів, діючих безпосередньо на входи елементарної запам'ятовуючої комірки. Тригери здатні під дією зовнішніх (керуючих, перемикаючих) сигналів перемикатися у будь-який з цих станів і знаходитися в них скільки завгодно довго після припинення їх дії.

Узагальнюючу схему тригерного пристрою (надалі просто тригера) можна представити у вигляді, показаному на рис. 5.1, де x_1, \dots, x_n – інформаційні входи; C_1, \dots, C_m – входи синхронізації, або тактові входи; V_1, \dots, V_k – входи керування; R_y, S_y – входи встановлення; S, R – інформаційні входи елементарної запам'ятовуючої комірки; Q, \bar{Q} – виходи.

Комутаційні входи використовуються для зовнішніх з'єднань в програмованих універсальних тригерах. У реальних схемах тригерів деякі вхідні сигнали і зв'язки, показані на рис. 5.1, можуть бути відсутні, а в простих тригерах може не бути схеми керування.

Для інформаційних входів прийняті наступні позначення: S (Set – встановлення) – вхід для роздільного встановлення тригера в стан "1" ($Q=1, \bar{Q}=0$); R (Reset – скидання) – вхід для роздільного встановлення тригера в стан "0" ($Q=0, \bar{Q}=1$); T (Toggle – релаксатор) – Лічильний вхід тригера; J (Jerk – раптове ввімкнення) – вхід для роздільного встановлення тригера в стан "1" в універсальному JK-тригері; K (Kill – раптове вимкнення) – вхід для роздільного встановлення тригера в стан "0" в універсальному JK- тригері; D (Data – дані, Delay – затримка, Drive – передача) – інформаційний вхід для встановлення тригера в стан "0" або "1"; V (Valve – клапан, вентиль) – вхід керування для дозволу прийому або інформаційних, або тактових сигналів; тактовий вхід C (Clock – первинне джерело сигналів синхронізації) дозволяє схемі керування запис інформації в тригер.

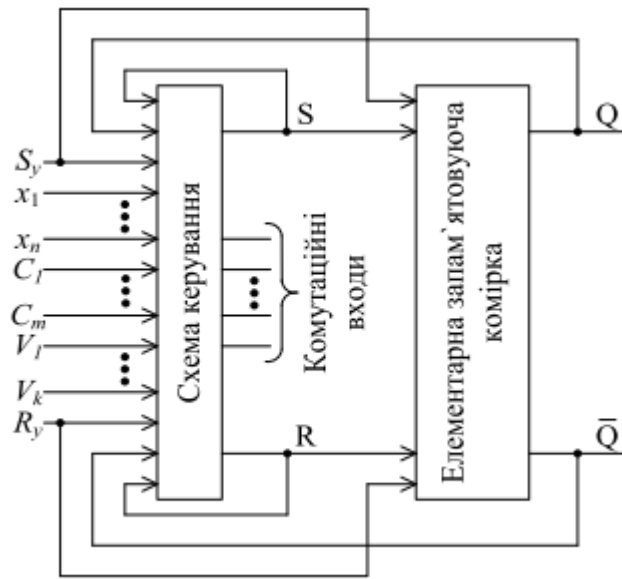


Рис. 5.1. Узагальнена схема тригерного пристрою

Якщо у тригера тільки два стійкі стани, то вони називаються бістабільними. При цьому кожен стан легко помітний по рівнях напруги на його виходах. Бістабільні тригери, як правило, мають два виходи (плеча), хоча про стан тригера можна судити по одному з них, який являється прямим виходом і позначається Q ; другий вихід називається інверсним і позначається \bar{Q} . Про стан тригера достатньо судити по рівню сигналу на одному з його виходів. Остання обставина привела до розробки ряду тригерів з одним виходом, які на відміну від парафазних, тобто тригерів з двома виходами, називаються однофазними. Приймаючи один із станів тригера за 1 (тобто $Q=1$), другий за 0 (тобто $Q=0$), можна вважати, що тригер зберігає (пам'ятає) один біт інформації, записаної в двійковому коді. При цьому залежно від того, якої форми сигнал приймається за 1 і 0, тобто залежно від способу кодування (представлення) станів, всі тригери підрозділяються на тригери з потенціальним та імпульсним кодуванням. Відмінною особливістю перших є те, що кожному стану тригера ставиться у відповідність наявність сигналу постійної амплітуди високого (близького до напруги живлення) і низького (близького до нуля) логічних рівнів. При цьому якщо сигнал на виході тригера Q відповідає високому рівню напруги, то говорять, що тригер знаходиться в стані 1 ($Q=1$), а якщо низького, то в стані 0 ($Q=0$).

Класифікація тригерів може проводитися за різними визначаючими ознаками.

За способом організації логічних зв'язків розрізняють:

- тригери з роздільним встановленням станів "0" та "1" (RS-тригери);
- з рахунковим входом (Т-тригери); універсальні з роздільним встановленням станів "0" та "1" (JK-тригери);
- з отриманням інформації по одному входу (D-тригери);
- універсальні з керованим отриманням інформації по одному входу (D-тригери);
- комбіновані (наприклад, RST-, RSJK-, RSD-тригери і т.п.);
- із складною вхідною логікою.

За способом запису інформації тригери підрозділяються на несинхронізовані (асинхронні, нетактовні); синхронізовані (синхронні, тактовні).

За способом синхронізації розрізняють тригери синхронні із статичним керуванням записом і синхронні з динамічним керуванням записом.

У синхронних тригерах із статичним керуванням записом тактовий імпульс починає впливати тільки тоді, коли його рівень зростає або до рівня "1", або зменшується до рівня "0" залежно від елементної бази, на якій виконується тригер. Тригери, стан яких змінюється в діапазоні дії рівнів "1" або "0" тактового імпульсу, називаються *тригерами, що спрацьовують по рівню*, а тригери, стан яких змінюється після закінчення дії рівнів "1" або "0" тактового імпульсу, називаються *тригерами з внутрішньою затримкою*. Інформаційні сигнали впливають на тригер лише впродовж дії тактового імпульсу.

У синхронних тригерах з динамічним керуванням записом інформація реєструється тригером в момент зміни амплітуди тактового імпульсу в певному напрямі, тобто під час наростання або спаду його фронту.

За кількістю інформаційних входів тригери можуть бути одноходові, двовходові та багатовходові. Найбільше поширення отримали одно- та двовходові тригери. Не слід плутати кількість інформаційних входів з кількістю фактичних входів, на які поступають інформаційні сигнали, оскільки реально діючий інформаційний вхід в структурі тригера може бути кон'юнкцією, диз'юнкцією або якою-небудь функцією декількох логічних змінних діючих на інформаційних входах, наприклад, $J=J_1J_2J_3$; $K=K_1K_2K_3$; $J=J_1J_2J_3$ і т.п.

За кількістю тактових входів розрізняють тригери однотоктні, двотоктні та багатотоктні. Іноді до двотоктних відносять двоступінчасті тригери (MS-схеми), проте потрібно пам'ятати, що основне призначення останніх – отримання ефекту часової затримки інформаційних сигналів в структурі тригера, якщо такий ефект не можна реалізувати з використанням яких-небудь фізичних методів, наприклад за допомогою накопичення зарядів і т.п.

За видом вихідних сигналів тригери поділяються на статичні та динамічні. Статичні

тригери – тригери, у яких вихідні сигнали в стійких станах залишаються незмінними в часі.

Динамічні тригери – тригери, у яких вихідні сигнали в стійких станах змінюються в часі.

За способом запам'ятовування інформації можуть бути тригери з логічною та фізичною організацією пам'яті. Перші виконуються на логічних елементах І, АБО, НЕ, І-НІ, АБО-НЕ, І-АБО-НЕ і т.д., а другі є елементами запам'ятовуючих пристроїв в яких використовуються нелінійні властивості матеріалів (ферити) або нелінійні вольт-амперні характеристики компонентів (диністори).

За способом зберігання інформації розрізняють тригери з активним зберіганням інформації (вихідний інформаційний сигнал діє постійно); з пасивним зберіганням інформації (вихідний інформаційний сигнал може бути отриманий тільки за допомогою спеціального опитувального сигналу).

Оскільки тригери в цифрових пристроях взаємодіють з іншими елементами схеми, окрім їх функціонального призначення необхідно знати їх *схемотехнічні параметри*. Передусім, до цих параметрів необхідно віднести параметри логічних елементів, на яких виконаний тригер: $K_{об}$ – коефіцієнт об'єднання за входом; $K_{роз}$ – коефіцієнт розгалуження за виходом, рівні "0" та "1", вхідні та вихідні струми і т.д.

Специфічними параметрами тригера, на відміну від логічних елементів, є:

1. Роздільна здатність тригера $t_{роз}$ – найменший інтервал часу між вхідними сигналами мінімальної тривалості, що викликають безперебійне перемикавання тригера. Очевидно, що $t_{роз}$ залежить від того, який сенс вкладається в слова "безперебійне перемикавання тригера". Прийнято вважати, що тригер перемикається безперебійно, якщо будь-яке значення вихідного сигналу, визначене правилами роботи, має тривалість, не менше середнього часу затримки поширення $t_{затр.п.сер}$ одного логічного елемента схеми.

2. Максимальна частота перемикавання тригера

$$f_{макс} = \frac{1}{t_{роз}}$$

Оскільки, як зазначено вище, вихідні сигнали тригера при дії вхідних сигналів з частотою $f_{макс}$ мають тривалість $t_{затр.п.сер}$, то, враховуючи тривалість фронтів наростання і спаду, можна зробити висновок, що ці вихідні сигнали є недостатніми для надійної передачі інформації в логічні кола, оскільки рівні "1" і "0" в цьому випадку не будуть фіксуватися. Для забезпечення їх

фіксації прийнято зменшувати частоту f_{\max} . в 1,5 разу і вважати її робочою, тобто

$$f_{\text{роб}} = \frac{f_{\max}}{1,5}$$

де $f_{\text{роб}}$ вказується в паспорті або ТУ для найгірших умов роботи.

3. Мінімальна тривалість вхідного сигналу визначається за формулою

$$t_i = \sum_{i=1}^k t_{\text{затр.п.цеп}}$$

де k – кількість елементів в колі від входу інформаційного або тактового сигналу до входу елемента, на якому замикається тригерне коло зворотного зв'язку;

4. Час затримки перемикання тригера:

$$t_{\text{затр.пер}} = \sum_{i=1}^l t_{\text{затр.п.цеп}}$$

де l – кількість елементів в колоу від входу інформаційного або тактового сигналу до виходу елемента, на якому підтверджується стан тригера.

З визначення t_i і $t_{\text{затр.пер}}$ слідує, що $l = k + 1$. Одиниця в цьому виразі характеризує затримку поширення одного з логічних елементів, на яких виконується елементарна запам'ятовуюча комірка тригера.

Сукупність параметрів $t_{\text{роз}}$, t_i і $t_{\text{затр.пер}}$ визначає швидкодію тригерів і, врешті-решт, швидкодію цифрових пристроїв, побудованих на їх основі.

Тригери являють собою елементарні послідовні автомати та характеризуються:

- числом інформаційних входів не більше трьох (більшість реалізованих схем тригерів мають не більше двох входів);
- числом внутрішніх станів для споживача інформації з тригера, рівним двом, чому відповідає одна внутрішня змінна, яку прийнято позначати символом Q ;
- числом вихідних змінних y не більше за одну, причому значення y співпадає зі значенням Q ; як правило, в тригерах разом зі значенням Q формується інверсна змінна;
- функцією переходів або зв'язку внутрішніх змінних для моменту часу t_{n+1} зі значеннями вхідних і вихідних змінних для моменту часу t_n , що називаються *характеристичними рівняннями*, які є повними, тобто тригери мають повну систему переходів:

$$Q_{n+1} = f(x_n, Q_n)$$

Дійсно, для всіх тригерів є стани входів, під впливом яких відбуваються зміни стану тригерів $Q_n \rightarrow Q_{n+1}$ всіх чотирьох видів: $0 \rightarrow 0$, $0 \rightarrow 1$, $1 \rightarrow 0$, $1 \rightarrow 1$. Переходи найчастіше позначають у вигляді двохзначного слова або числа, наприклад, $Q_n \rightarrow Q_{n+1}$ у вигляді $Q_n Q_{n+1}$; $0 \rightarrow 1$ у вигляді 01 і т.п.

Запис x_n означає, що сигнал x приймає якесь конкретне значення "0" або "1" у момент часу t_n і зберігає його до моменту часу t_{n+1} , наприклад $x_n = 1$ при $t_n < t < t_{n+1}$. Запис Q_{n+1} означає, що вихідний сигнал набуває якогось значення відразу ж після закінчення моменту часу t_{n+1} і зберігає його до моменту часу t_{n+2} , наприклад $Q_{n+1} = 0$ при $t_{n+1} < t < t_{n+2}$. Іноді визначають x_n і Q_n як значення змінних до приходу інформаційного (тактового) сигналу, а x_{n+1} , Q_{n+1} – після приходу інформаційного (тактового) сигналу.

Оскільки сигнали на виходах Q і \bar{Q} взаємно-зворотні, стан тригера визначено, якщо задано значення одного з вихідних сигналів, наприклад, на його прямому виході Q . Стан $Q = 1$; $\bar{Q} = 0$ називається одиничним, а $Q = 0$; $\bar{Q} = 1$ – нульовим. При деяких комбінаціях вхідних сигналів можуть з'явитися стани $Q = \bar{Q} = 1$ або $Q = \bar{Q} = 0$. Після закінчення дії таких комбінацій стани 00 або 11 зберігатися не можуть і тригер перейде або в стан 10, або в стан 01.

Комбінацію вхідних сигналів, після закінчення якої стан тригера невизначений, тобто з рівною ймовірністю може бути одиничним або нульовим, називають *забороненою комбінацією*.

В цьому випадку значення сигналів на виходах Q і \bar{Q} – фіктивні, невизначені і позначаються символами *, \times , ϕ або буквами a , b , ..., з яких бажаним являється використання символу ϕ , оскільки він по написанню нагадує нуль з накладеною на нього одиницею.

Таким чином, тригер може мати п'ять логічних станів на виході (0, 1, Q , \bar{Q} та ϕ), означаючих наступне:

- "0" – тригер постійно знаходиться в нульовому стані незалежно від зміни сигналів на його вході;
- "1" – тригер постійно знаходиться в одиничному стані незалежно від зміни сигналів на його вході;
- Q – стан, тригера не змінюється при зміні вхідних сигналів, причому може бути або
 - $Q = 0$, або $Q = 1$;
- \bar{Q} – стан тригера змінюється на протилежний при зміні вхідних сигналів, причому може бути зміна стану "1" на стан "0" або навпаки;

- ϕ - фіктивний, невизначений стан тригера.
- Правила функціонування тригерів можуть бути задані:
- словесним описанням;
- у вигляді таблиці переходів тригера, тобто таблиці інформаційних значень вхідних сигналів, внутрішніх станів і вихідних сигналів тригера;
- у вигляді характеристичних рівнянь – логічних функцій типу $Q_{n+1} = f(Q_n, x_{in})$, де $i = 1, 2, \dots, m$;
- у вигляді графа, що складається з вершин, число яких відповідає можливим станам тригера з урахуванням внутрішніх станів елементів пам'яті і спрямованих гілок, що починаються і закінчуються на вершинах; при цьому на гілках вказується набір вхідних сигналів, що призводять до даного переходу тригера з одного стану в інший або що підтверджують цей стан;
- у формі мікропрограмного автомата (в теорії кінцевих автоматів).

Тригери широко використовуються у формувачах імпульсів, генераторах одиничних сигналів, для побудови дільників частоти, лічильників, перелічувальних пристроїв, регістрів, накопичувальних суматорів, в пристроях керування і т.п.

У більшості серій інтегральних елементів містяться тригери різних типів, у тому числі і універсальні, тому нижче розглянуті лише прості, але найбільш поширені типи тригерів.

Тригери типу RS

RS-тригер – це пристрій, що має два інформаційні входи S і R (рис. 5.2). За умови:

- $S = 1$ і $R = 0$ на виході Q встановлюється "1" ($Q = 1$);
- $S = 0$ і $R = 1$ на виході Q встановлюється "0" ($Q = 0$);
- $S = R = 0$ тригер зберігає попередній стан ($Q^{t+1} = Q^t$), де Q^t – стан виходу тригера до подання сигналу на його вхід, а Q^{t+1} – стан виходу тригера після подання сигналу на його вхід.
- Стан $S = R = "1"$ – заборонений.

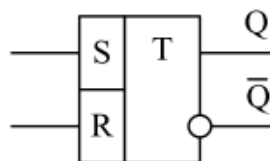


Рис. 5.2. Умовне позначення RS-тригера

З опису тригера слідує, що вхід S (від англ. "Set") – вхід встановлення в "1", а вхід R (від "Reset") – вхід встановлення в "0". Принципова схема тригера наведена на рис. 5.3.

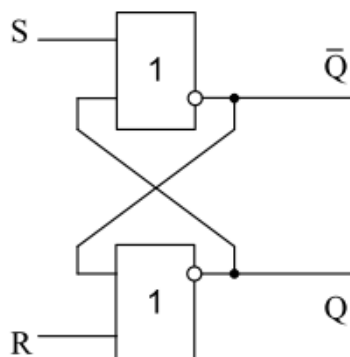


Рис. 5.3. Принципова схема RS-тригера

Окрім словесного описання алгоритму функціонування RS-тригера його роботу можна описати в табличній формі (таблиця. 5.1), в аналітичній формі або за допомогою часових діаграм (рис. 5.4).

Таблиця 5.1. Таблиця переходів RS-тригера

S	R	Q^t	Q^{t+1}
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	Заборонений
1	1	1	стан

Опис роботи RS-тригера в аналітичній формі має вигляд:

$$\begin{cases} q^{t+1} = S^t + \bar{R}^t, \\ R^t S^t = 0. \end{cases}$$

Часові діаграми, що пояснюють роботу RS-тригера, наведені на рис. 5.4.

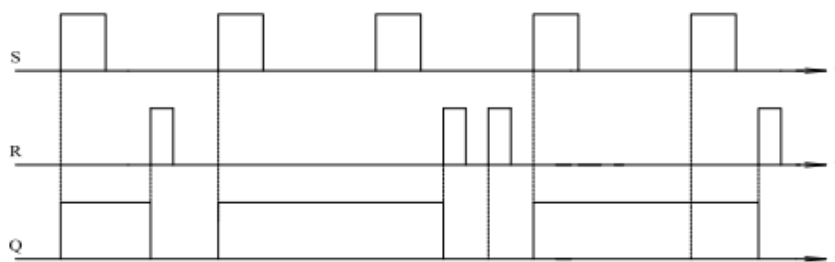


Рис. 5.4. Часові діаграми сигналів на входах і виході RS-тригера

RS-тригер з інверсними входами

RS-тригер з інверсними входами (рис. 5.5) – пристрій, що має два інформаційні входи S і R, що за умови:

- $S = 0$ и $R = 1 \rightarrow Q = 1$;
- $S = 1$ и $R = 0 \rightarrow Q = 0$;
- $S = R = 1 \rightarrow Q^{t+1} = Q^t$ (тригер зберігає попередній стан).
- Стан $S = R = 0$ – заборонений.

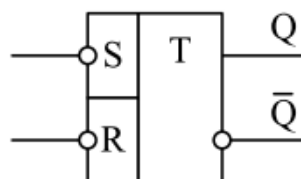


Рис. 5.5. Умовне позначення RS-тригера з інверсними входами

Таблиця 5.2. Таблица переходів RS-тригера з інверсними входами

S	R	Q^t	Q^{t+1}
1	1	0	0
1	1	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
0	0	0	Заборонений стан
0	0	1	стан

Принципова схема RS-тригера з інверсними входами наведена на рис. 5.6.

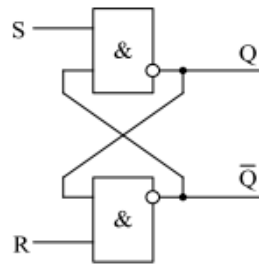


Рис. 5.6. Принципова схема RS-тригера з інверсними входами

Синхронний RS-тригер

У синхронних RS-тригерах (рис.5.7) всі перемикання відбуваються тільки в моменти часу, які відповідають наявності синхронізуючого сигналу CI (рис. 5.8).

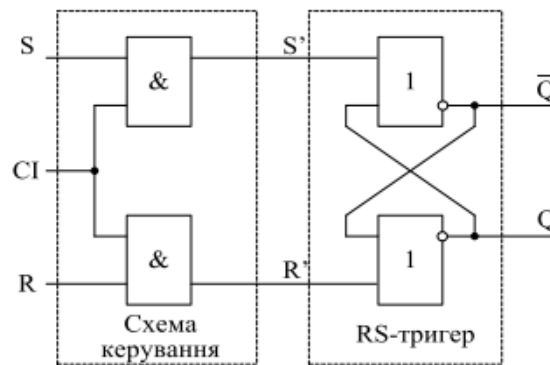


Рис. 5.7. Принципова схема синхронного RS-тригера

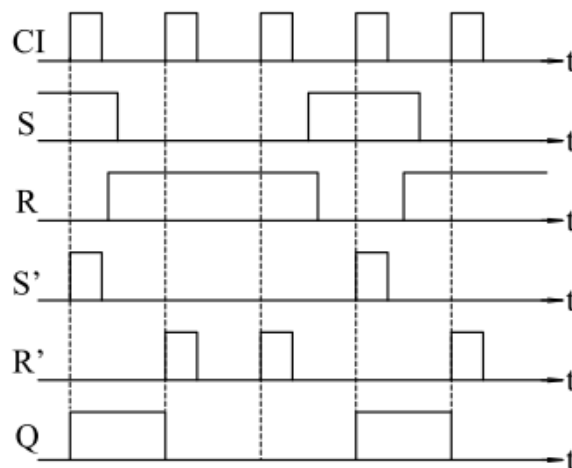


Рис. 5.8. Часові діаграми роботи синхронного RS-тригера

Т-тригер

Т-тригер (Лічильний тригер) (рис. 5.9) змінює свій стан на протилежний кожного разу, коли на його вхід С поступає сигнал (рис. 5.10).

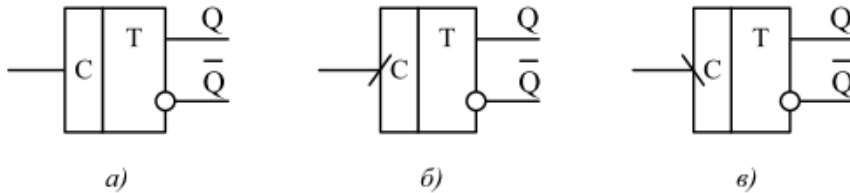


Рис. 5.9. Умовне позначення лічильного тригера: загальне (а), що спрацьовує за фронтом (б) та спадом (в) вхідного сигналу

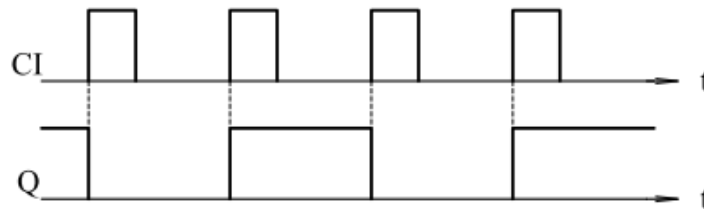


Рис. 5.10. Часові діаграми роботи лічильного тригера

Лічильні тригери в інтегральному виконанні не випускаються, а формуються з інших типів тригерів шляхом з'єднання їх виводів певним чином для кожного типу тригера.

D-тригер

D-тригер – пристрій, котрий запам'ятовує інформацію, яка присутня на вході D в момент приходу синхроімпульсу на вхід С.

Умовне позначення D-тригера наведено на рис. 5.11, часові діаграми роботи – на рис. 5.12. Схема включення D-тригера для роботи в режимі лічильного тригера наведена на рис. 5.13.

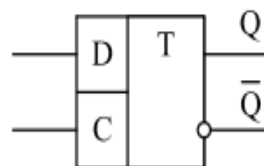


Рис. 5.11. Умовне позначення D-тригера

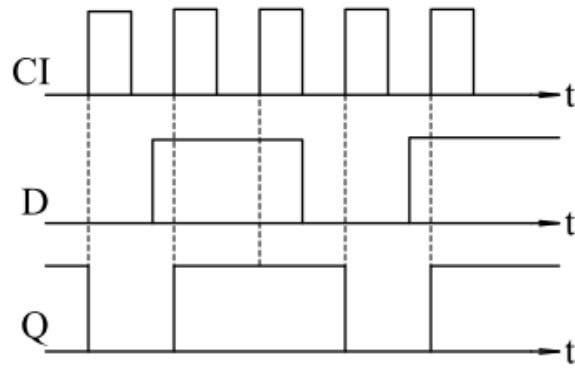


Рис. 5.12. Часові діаграми роботи D-тригера

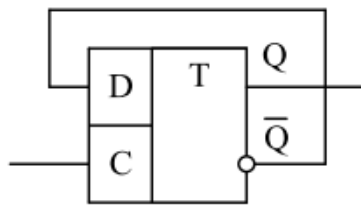


Рис. 5.13. D-тригер, працюючий в режимі лічильного тригера

Принципова схема D-тригера, реалізованого на елементах І-НІ, наведена на рис. 5.14.

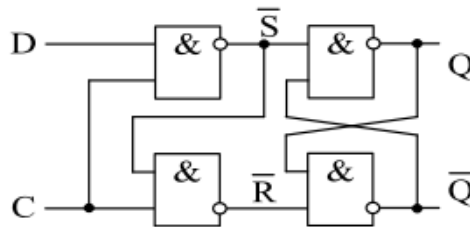


Рис.5.14. D-тригер, реалізований на елементах І-НІ

JK-тригер

JK-тригер має два інформаційні входи J і K та вхід синхронізації C (рис. 5.16). За умови $J = K = 1$ цей тригер працює як лічильний тригер (перемикається кожного разу в протилежний стан, коли синхроімпульс поступає на вхід C), а в інших випадках працює як синхронний RS-тригер, причому вхід J відповідає входу S, а вхід K – входу R (таблиця. 5.3).

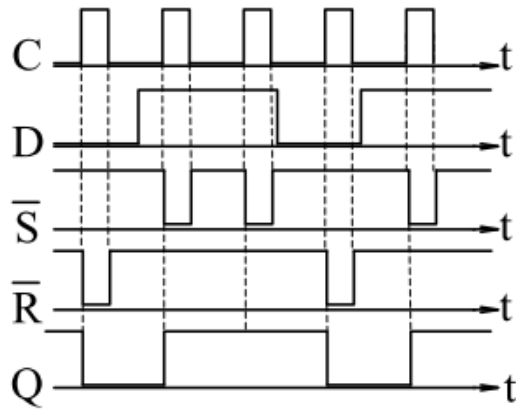


Рис. 5.15. Часові діаграми роботи D-тригера, реалізованого на елементах I-III

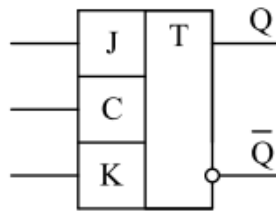


Рис. 5.16. Умовне позначення JK-тригера

На рис. 5.17 наведена схема включення JK-тригера для роботи в режимі лічильного тригера, а на рис. 5.18 – для роботи в режимі D-тригера.

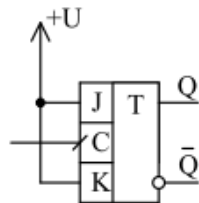


Рис. 5.17. Схема включення JK-тригера для роботи в режимі лічильного тригера

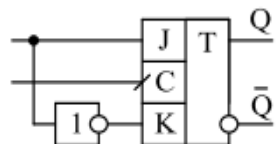


Рис. 5.18. JK-тригер, працюючий в режимі D-тригера

Таблиця 5.3. Стани JK-тригера при різних поєднаннях сигналів на входах

J	K	Q^t	Q^{t+1}
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	1	1
1	1	1	0

RSD-тригер

RSD-тригер за умови $R = S = 0$ працює як D-тригер, а в інших випадках – як асинхронний RS-тригер. Функціональне позначення RSD-тригера наведено на рис. 5.19, а його принципова схема, виконана на елементах І-НІ – на рис. 5.20.

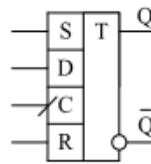


Рис. 5.19. Функціональне позначення RSD-тригера

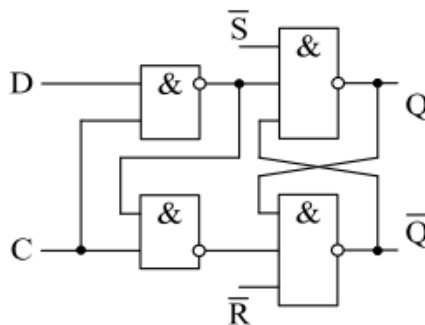


Рис. 5.20. RSD-тригер, реалізований на елементах І-НІ

RSJK-тригер

RSJK-тригер (рис. 5.21) працює як JK-тригер за умови $S = R = 0$, а в інших випадках працює як RS-тригер.



Рис. 5.21. Умовне позначення RSJK-тригера

Моделювання роботи тригерів за допомогою програми NI Multisim

За допомогою програми NI Multisim змодельуємо роботу RS-тригера з прямими та інверсними входами. Для цього дослідимо принципові схеми для вивчення RS-тригера.

Для того, щоб змоделювати потрібну схему, необхідно розмістити елементи схеми на робочому аркуші. Для розміщення елемента досить клацнути лівою кнопкою “миші” на піктограмі потрібної бібліотеки або через меню Place/Component вибрати необхідний елемент. За замовчуванням панель компонентів відображається у вікні програми.

Слідуючи вище описаним діям, дослідимо принципові схеми для вивчення RS-тригера з прямими (рис. 5.22) та інверсними входами (рис. 5.23), які містяться в файлах rs_triger_pryami_vhodi.ms10 та rs_triger_inversni_vhodi.ms10. У першому випадку використовуватимемо готову мікросхему RS-тригера, а в другому випадку зберемо RS-тригер на логічних елементах і використаємо інтегральну мікросхему для порівняння їх роботи.

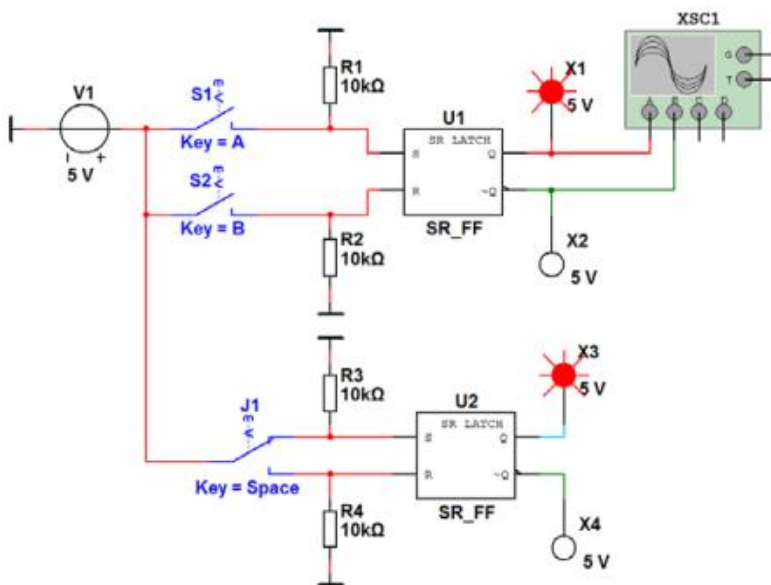


Рис. 5.22. Принципова схема моделі для дослідження RS-тригера з прямими входами
(файл rs_triger_pryami_vhodi.ms10)

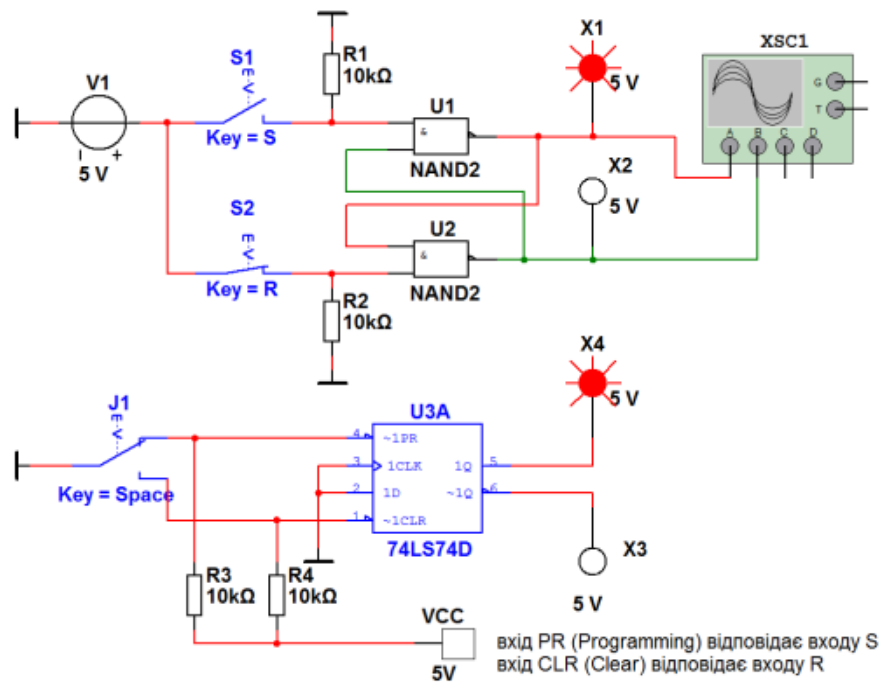


Рис. 5.23. Принципова схема моделі для дослідження RS-тригера з інверсними входами
(файл rs_triger_inversni_vhodi.ms10)

Для того, щоб запустити моделювання, необхідно натиснути на значок піктограми із зображенням зеленого трикутника або на вимикач, розташований у правій верхній частині робочого вікна програми, або через меню Simulate викликати команду Run.

Після запуску моделювання необхідно два рази клацнути на зображення осцилографа лівою кнопкою “миші” для того, щоб подивитися результати моделювання. Щоб часові діаграми відображалися на білому фоні необхідно у вікні осцилографа натиснути на кнопку Reverse.

Для більшої інформативності використовуються індикатори, котрі показують наявність сигналу певного рівня. При рівні логічного 0 індикатор не світиться, а при рівні логічної 1 – світиться. Рівень при якому спрацьовує індикатор може задаватись користувачем.

Дослідимо роботу RS-тригера з прямими входами. Для цього в першому випадку, після запуску моделювання, замкнемо ключ S1. На вхід S поступає логічна 1, а на вхід R – логічний 0. В результаті на виході Q отримаємо логічну 1, а на виході \bar{Q} – логічний 0.

Результати моделювання в першому випадку наведені на рис. 5.24. У другому випадку, після запуску моделювання, замкнемо ключ S2. На вхід S логічний 0, а на вхід R – логічна 1. В результаті на виході Q отримаємо логічний 0, а на виході \bar{Q} – логічну 1.

Результати моделювання в другому випадку наведені на рис. 5.25. Якщо на входи S і R поступає логічний 0, то зберігається попередній стан.

Потрібно відзначити, що на рис. 5.24,б та рис.5.25,б показані часові діаграми перемикання тригера після замикавання ключів S1 і S2 відповідно з урахуванням деякого початкового стану.

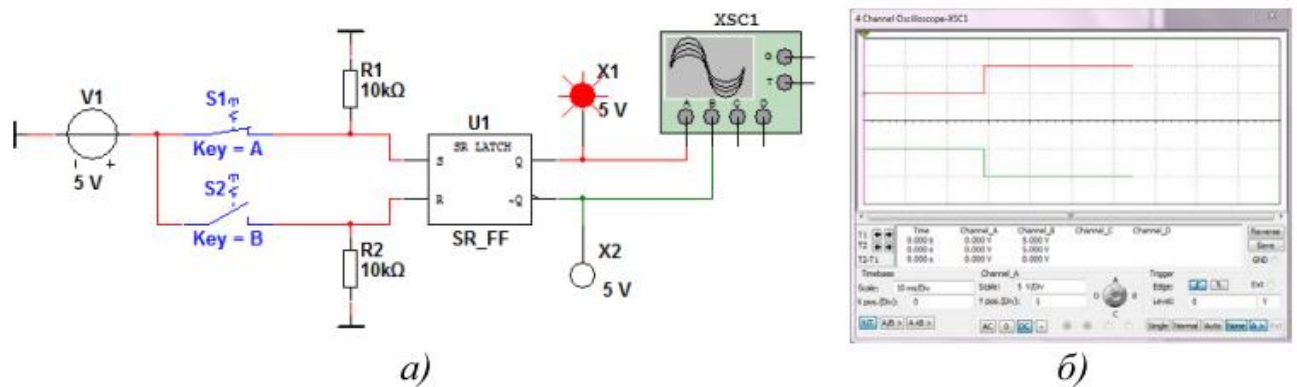


Рис. 5.24. Результати моделювання схеми дослідження RS-тригера з прямими входами при замкнутому ключі S1, отримані за допомогою індикаторів (а) та осцилографа (б)

Перевірити стан тригера при подачі логічного 0 на обидва входи ви можете самостійно. Також самостійно перевірте роботу роботи тригера на мікросхемі U2 на рис. 5.22.

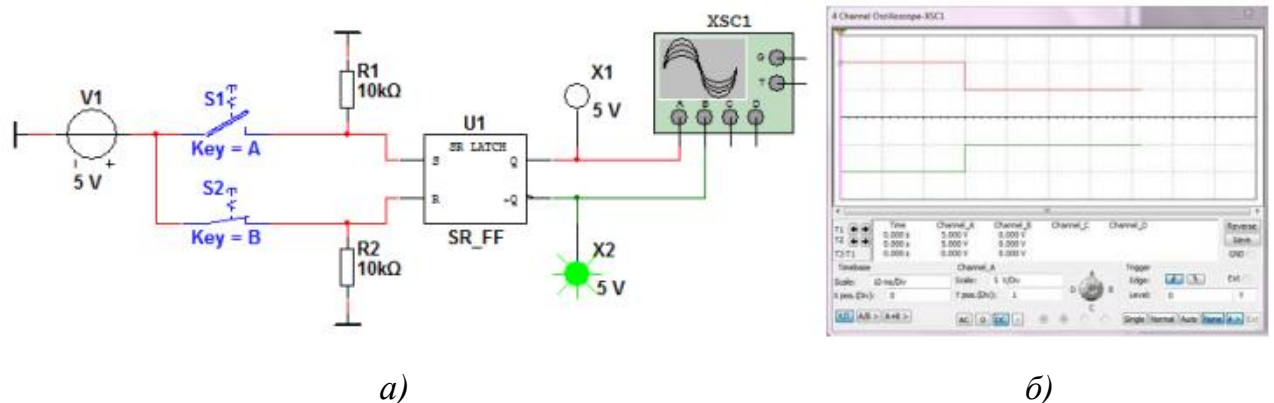
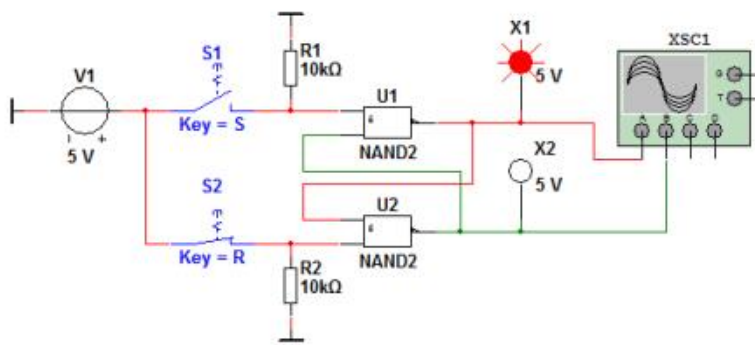


Рис. 5.25. Результати моделювання схеми дослідження RS-тригера з прямими входами при замкнутому ключі S2, отримані за допомогою індикаторів (а) та осцилографа (б)



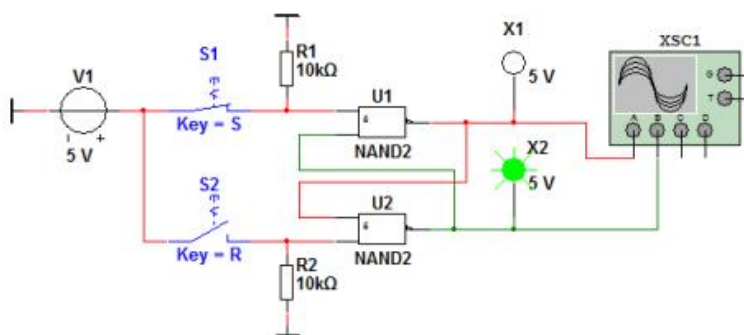
a)



б)

Рис. 10.26. Результати моделювання схеми дослідження RS-тригера з інверсними входами при розімкненому ключі S1, отримані за допомогою індикаторів (а) та осцилографа (б)

Дослідимо роботу RS-тригера з інверсними входами. Для цього перед запуском моделювання замкнемо ключі S1 і S2 (рис. 5.23). У першому випадку, після запуску моделювання, розімкнемо ключ S1. На вхід S поступає логічний 0, а на вхід R – логічна 1. В результаті на виході Q отримаємо логічну 1, а на виході \bar{Q} – логічний 0. Результати моделювання у першому випадку наведені на рис. 5.26. У другому випадку, після запуску моделювання, розімкнемо ключ S2. На вхід S поступає логічна 1, а на вхід R – логічний 0. В результаті на виході Q отримаємо логічний 0, а на виході \bar{Q} – логічну 1. Результати моделювання в другому випадку наведені на рис. 5.27. Якщо на входи S і R поступає логічна 1, то зберігається попередній стан. Потрібно відзначити, що на рис. 5.26,б та рис. 5.27,б показані часові діаграми перемикання тригера після розмикання ключів S1 і S2 відповідно з урахуванням деякого початкового стану.



a)



б)

Рис. 5.27. Результати моделювання схеми дослідження RS-тригера з інверсними входами при розімкненому ключі S2, отримані за допомогою індикаторів (а) та осцилографа (б)

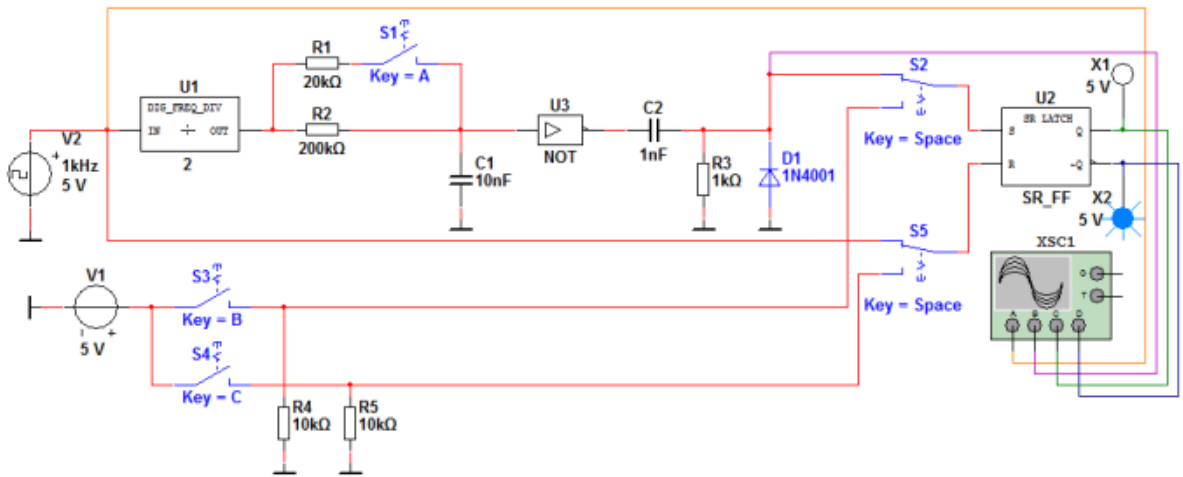


Рис. 5.28. Принципова схема моделі для дослідження асинхронного RS-тригера (03_asinhron_rs_triger.ms10)

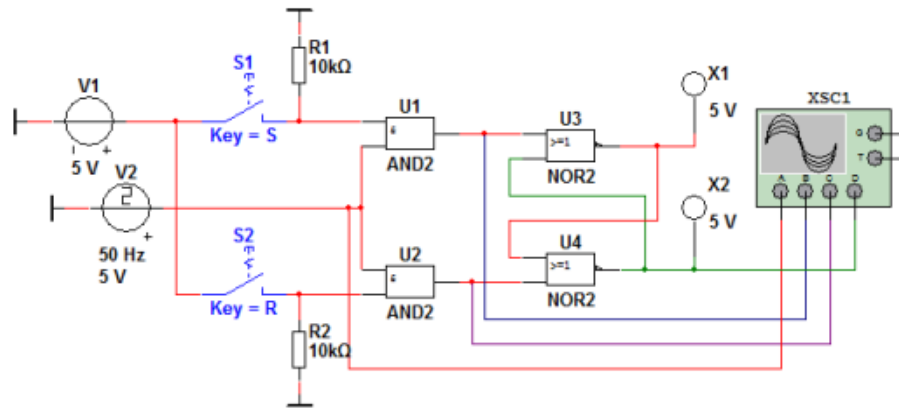


Рис. 5.29. Принципова схема моделі для дослідження синхронного RS-тригера (03_sinhronn_rs_triger.ms10)

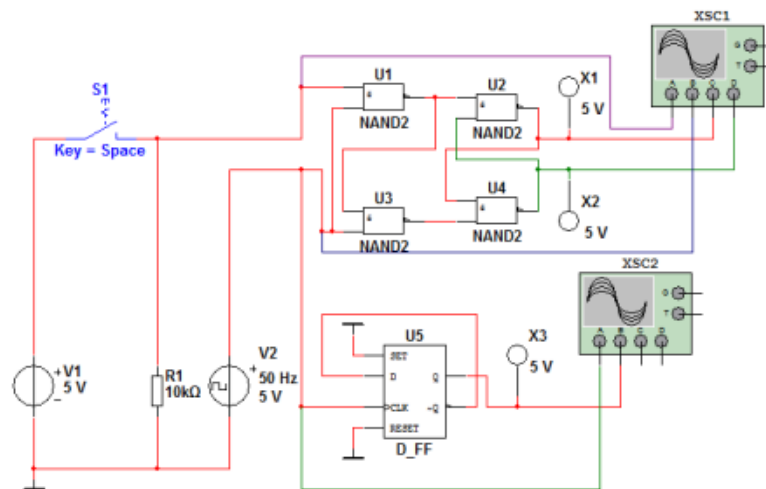


Рис. 5.30. Принципова схема моделі для дослідження D-тригера (03_d_triger.ms10)

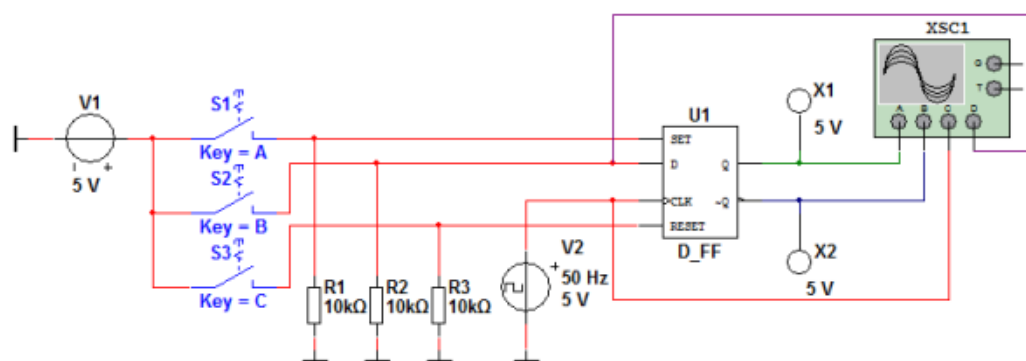


Рис. 5.31. Принципова схема моделі для дослідження RSD-тригера (03_rsd_triger.ms10)

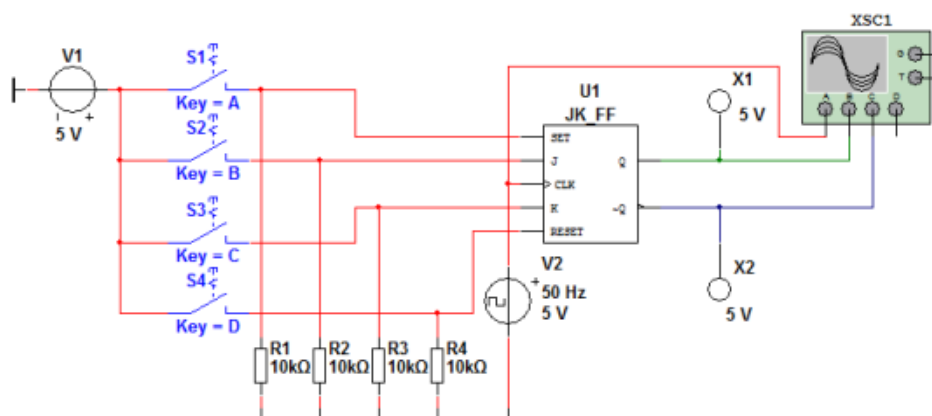


Рис. 5.32. Принципова схема моделі для дослідження RSJK-тригера (03_rsjk_triger.ms10)

Порядок виконання роботи

1. Для вивчення принципу роботи асинхронного RS-тригера дослідити схему, зображену на рис. 5.28, яка міститься в файлі 03_asinhron_rs_triger.ms10, у програмі NI Multisim. Комбінуючи положення перемикачів S2, S5 дослідити роботу асинхронного RS-тригера в динамічному та статичному режимах. За допомогою індикаторів та осцилографа отримати результати моделювання даного кола. Пояснити отримані результати.
2. Для вивчення принципу роботи синхронного RS-тригера дослідити схему, зображену на рис. 5.29, яка міститься в файлі 03_sinhronn_rs_triger.ms10, у програмі NI Multisim. Комбінуючи положення перемикачів дослідити роботу синхронного RS-тригера в різних режимах. За допомогою індикаторів та осцилографа отримати результати моделювання даного кола. Пояснити отримані результати.
3. Для вивчення принципу роботи D-тригера дослідити схему, зображену на рис. 5.30, яка міститься в файлі 03_d_triger.ms10, у програмі NI Multisim. За допомогою перемикача S1 дослідити принцип роботи D-тригера зібраного на елементах І-НІ. Також дослідити принцип роботи D-тригера U5 в режимі лічильного. За допомогою індикаторів та

осцилографів отримати результати моделювання даного кола. Пояснити отримані результати.

4. Для вивчення принципу роботи RSD-тригера дослідити схему, зображену на рис. 5.31, яка міститься в файлі 03_rsd_triger.ms10, у програмі NI Multisim. Комбінуючи положення перемикачів дослідити роботу RSD-тригера в різних режимах. За допомогою індикаторів та осцилографа отримати результати моделювання даного кола. Пояснити отримані результати.

5. Для вивчення принципу роботи RSJK-тригера дослідити схему, зображену на рис. 5.32, яка міститься в файлі 03_rsjk_triger.ms10, у програмі NI Multisim. Комбінуючи положення перемикачів дослідити роботу RSJK-тригера в різних режимах. За допомогою індикаторів та осцилографа отримати результати моделювання даного кола. Пояснити отримані результати.

Звіт про виконання лабораторної роботи

У звіті треба навести часові діаграми сигналів для кожного з досліджуваних тригерів. Малюється умовне позначення тригера, а після нього діаграми сигналів на його входах та виході. Пояснити чому змінюється тривалість імпульсу на виході RS-тригера (рис. 5.28) при замиканні перемикача S1 (перемикачі S2 та S5 у верхньому положенні)/ Пояснення ілюструвати часовими діаграмами.

Контрольні запитання

1. Що таке тригер? Які приклади його застосування?
2. Пояснити принцип роботи RS-тригера з прямими та інверсними входами. Навести приклади часових діаграм, які характеризують роботу RS-тригера. Навести приклади побудови RS-тригера на логічних елементах.
3. Пояснити принцип роботи T-тригера. Навести приклади часових діаграм, які характеризують роботу T-тригера.
4. Пояснити принцип роботи D-тригера. Навести приклади часових діаграм, які характеризують роботу D-тригера. Навести приклад побудови D-тригера на логічних елементах.
5. Пояснити принцип роботи JK-тригера.
6. Пояснити принцип роботи RSD-тригера. Навести приклад побудови RSD-тригера на логічних елементах.
7. Пояснити принцип роботи RSJK-тригера.