

**Практичне заняття 3**  
**Синтез комбінаційної схеми**  
**(логічна функція чотирьох змінних)**  
**Теоретичні відомості**

Логічні вирази, що записані в ДДНФ та ДКНФ, не доцільно використовувати для побудови цифрових пристроїв. Схеми, як правило, не оптимальні з погляду їх практичної реалізації. Вони потребують велику кількість логічних елементів, що впливає на швидкодію, надійність, використану потужність, вартість, та інші параметри. При проектуванні цифрових пристроїв бажано виконати мінімізацію булевих функцій для побудови економічних схем. Загальна задача мінімізації полягає в тому, що необхідно знайти аналітичний вираз для булевої функції в формі, яка описується мінімальним числом логічних змінних.

Тому виникає необхідність *спростити вирази*. Процес спрощення має назву *мінімізації*. Критерій, відповідно до якого виконують мінімізацію, далеко не однозначний і залежить як від типу задачі, так і від рівня розвитку технології.

*Процес побудови цифрового пристрою називають логічним синтезом.*

Основними вимогами до задачі синтезу є: мінімальне число елементарних кон'юнкцій або диз'юнкцій у логічній формі й однорідність використовуваних операцій.

Крім вимог мінімізації є ряд обмежень і умов на *вибір елементної бази для синтезованого пристрою*.

Найпростіші логічні функції (І, АБО, НЕ, І-НЕ, АБО-НЕ )які описують дію пристрою мають назву – **БАЗИС**

Мінімальна форма запису (*МДНФ* так і *МКНФ*) логічного виразу описує принцип дії логічної схеми.

В основу метода покладено зображення булевої функції спеціальними діаграмами (картами) Карно.

В 1953 році Моріс Карно запропонував систему графічного представлення (карти Карно) й спрощення булевих виразів. При мінімізації логічних функцій в карті Карно обводять прямокутними контурами всі одиниці й далі записують мінімізовану функцію у вигляді суми логічних добутоків, які описують ці контури.

Еталонні карти Карно для булевих функцій чотирьох і п'яти змінних зображені на рис. 1. Кожна клітинка діаграми відповідає набору змінних булевих функцій згідно з таблицею істинності. Карта заповнюється за допомогою таблиці істинності чи логічних виразів ДДНФ або ДКНФ.

В клітку діаграми записується одиниця, якщо булева функція на цьому наборі дорівнює одиниці. Нульові визначення булевих функцій на діаграмі не записуються.

		$x_3 x_4$			
	$x_1 x_2$	00	01	11	10
00		0	1	3	2
01		4	5	7	6
11		12	13	15	14
10		8	9	11	10

Рис. 1 Карта Карно для функцій чотирьох змінних

При проведенні контурів притримуються правил:

- 1) контур повинний бути прямокутним;
- 2) всередині контуру повинні бути тільки клітини, заповнені одиницями;
- 3) число клітин, які знаходиться всередині контуру, повинно бути цілою степеню числа 2, тобто можна об'єднувати 1, 2, 4, 8, ...,  $2^k$  членів;
- 4) одні й ті ж клітини, заповнені одиницями, можуть входити в декілька контурів, тобто контури можуть пересікатись;
- 5) при проведенні контурів самий нижній й самий верхній рядки таблиці вважаються сусідніми, теж само - для крайнього лівого й крайнього правого стовпців;
- 6) число контурів повинно бути як можна меншим, а самі контури як можна більшими.

7) Кожен член МДНФ містить лиш ті аргументи, які для кожного контура мають значення або без інверсії або з інверсією.

8) Число кон'юнктивних членів в МДНФ рівне сумі об'єднань клітин.

Методику мінімізації розглянемо на прикладі булевої функції чотирьох змінних, яка приймає одиничні значення на наборах 3,7,11,12,13,14,15 і нульові значення – на інших.. Нанесемо дану функцію на карту Карно (рис. 3.1).

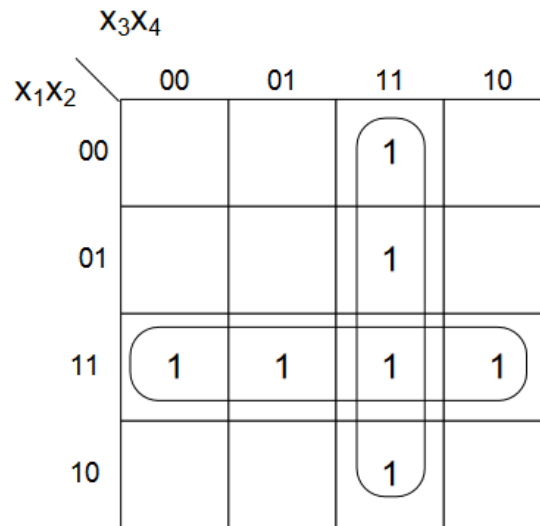


Рис. 3.2. Задана функція на карті Карно.

Для запису виразу мінімальної форми необхідно використовувати такі правила.

Всі клітини, в яких записані 1, об'єднують у замкнуті області, які являють собою прямокутники з числом клітин  $2^k$ , де  $k = 0, 1, 2, \dots$ , і виконують їх склеювання. Після цього записують мінімальний вираз в диз'юнктивній нормальній формі. Охоплюючи клітини карти замкненими областями потрібно прагнути до мінімального числа областей, а кожна область повинна містити якомога більше число клітин.

Для даної функції (рис. 1.2) маємо дві області, кожна з яких містить по чотири клітки ( $k = 2$ ). Тому мінімальна форма для даної функції може бути записана у вигляді

$$F = x_1x_2 + x_3x_4$$

Переведемо отриманий вираз в базис І-НІ

$$F = x_1x_2 + \overline{x_3x_4} = x_1x_2 \cdot \overline{x_3x_4}$$

Будуємо електричну принципову схему (

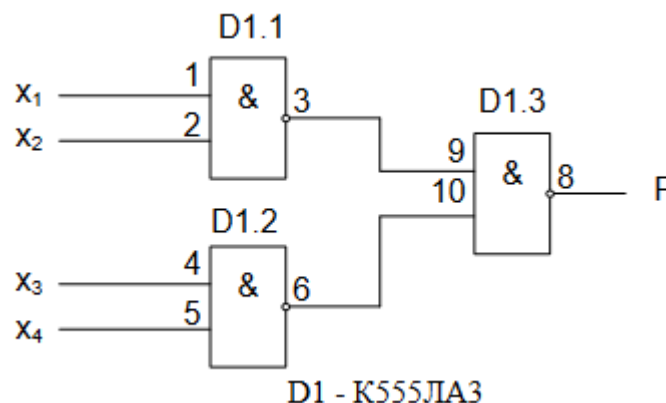


Рис. 3.3. Електрична принципова схема

Методику мінімізації розглянемо на прикладі булевої функції, заданої таблицею істинності.

Таблиця 3.1.

Номер набору	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
<b>F</b>	1	1	1	0	1	0	0	0	0	0	0	0	0	1	1	1
Номер набору	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31
<b>F</b>	1	1	0	0	1	1	0	1	0	*	0	0	1	0	0	0

Після мінімізації отримаємо:

$$F = x_2 x_3 x_4 + x_1 x_2 x_3 x_5 + x_1 x_2 x_4 x_5 + x_1 x_2 x_3 x_4 + x_1 x_2 x_3 x_5 + x_1 x_2 x_3 x_4 x_5 + x_1 x_2 x_3 x_4 x_5$$

На рис. 3. наведена електрична принципова схема булевої функції, заданої таблицею істинності.

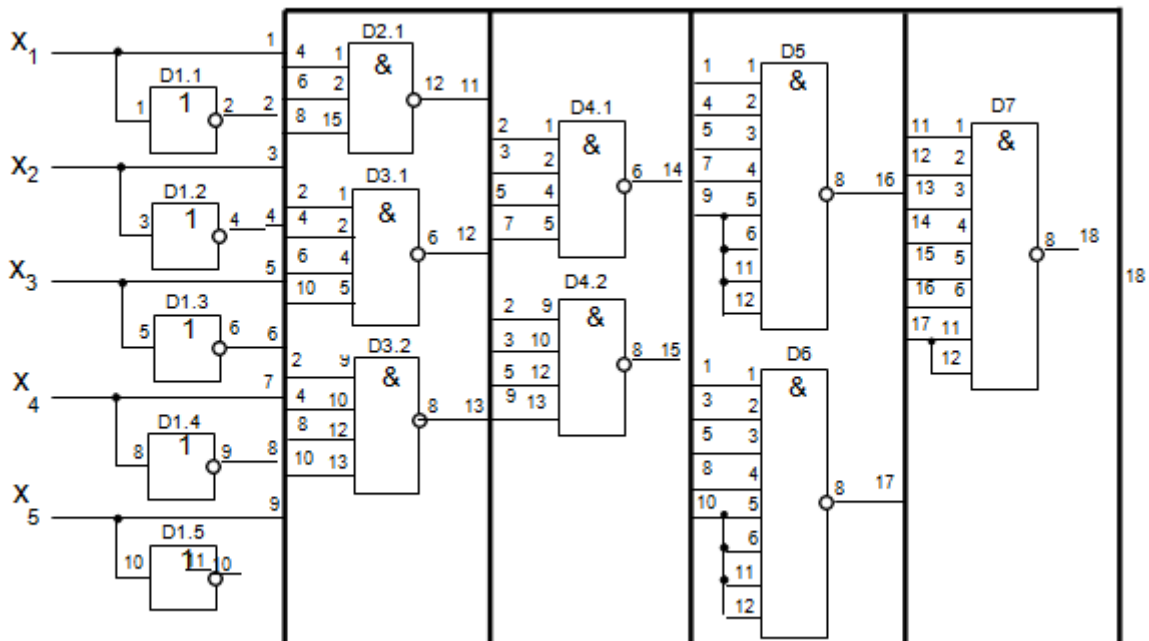


Рис. 3.4. Електрична принципова схема булевої функції, заданої таблицею істинності 3.2.

**Завдання .**

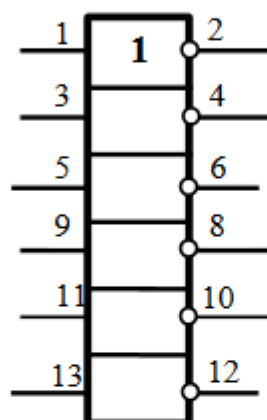
1. Згідно з заданим викладачем варіантом (табл.3.2) запишіть вираз для мінімальної форми логічної функції чотирьох змінних константи одиниці і невизначеності (позначені значком \* ), використовуючи Карті Карно на 4-ри змінних.
2. Переведіть обидва вирази у базіс «АБО-НІ» (за правилом Де Моргана). Порівняйте їх й оберіть оптимальний за кількістю елементів.
3. Побудуйте принципову електричну схему для реалізації обраного виразу у шинній реалізації та запишіть назви використаних мікросхем та позначте їх виводи, використовуючи Додаток В.
4. Зробити висновки.

Таблиця 3.2.

Номер вар-ту	Номер набору																
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	
1	F <sub>1</sub>	0	0	1	1	0	0	0	0	1	1	0	1	1	1	1	
2	F <sub>2</sub>	1	0	1	1	0	0	1	1	0	0	0	0	0	1	0	1
3	F <sub>3</sub>	1	0	0	0	0	1	1	1	1	0	0	0	1	1	1	1
4	F <sub>4</sub>	1	1	1	1	1	0	1	0	0	1	0	1	0	0	0	0
5	F <sub>5</sub>	0	1	0	0	1	1	0	0	0	1	1	1	0	0	1	1
6	F <sub>6</sub>	1	1	0	0	1	1	0	0	0	0	1	1	0	0	0	1
7	F <sub>7</sub>	1	0	1	0	1	0	1	0	0	1	0	0	0	1	1	1
8	F <sub>8</sub>	0	1	0	0	1	0	1	0	0	0	1	1	1	0	1	1
9	F <sub>9</sub>	0	0	1	1	1	1	0	1	0	0	0	0	1	1	0	0
10	F <sub>10</sub>	1	0	0	0	0	1	0	0	1	0	1	0	1	1	1	0
11	F <sub>11</sub>	1	0	1	0	0	1	0	0	1	1	1	0	0	1	0	1
12	F <sub>12</sub>	1	0	0	1	0	0	0	1	1	1	0	0	1	1	0	0
13	F <sub>13</sub>	1	1	1	0	0	0	0	1	1	1	0	0	0	0	0	1
14	F <sub>14</sub>	0	1	0	1	1	0	1	0	0	1	0	1	1	0	0	0
15	F <sub>15</sub>	0	1	0	1	0	1	0	1	1	1	0	0	0	0	0	1
16	F <sub>16</sub>	1	0	1	1	0	1	0	0	1	0	1	1	0	1	0	0
17	F <sub>17</sub>	1	0	0	1	1	0	0	1	1	0	0	1	1	0	1	0
18	F <sub>18</sub>	1	0	0	0	1	1	0	1	0	0	0	1	0	1	0	1
19	F <sub>19</sub>	0	1	1	0	0	1	0	1	0	1	0	0	0	1	1	1
20	F <sub>20</sub>	0	0	0	1	1	1	0	1	1	0	0	1	0	0	0	1
21	F <sub>21</sub>	0	1	1	0	1	1	1	0	0	1	1	0	0	0	1	0
22	F <sub>22</sub>	1	1	1	1	0	0	0	0	0	0	0	0	1	1	0	1
23	F <sub>23</sub>	0	1	0	1	1	1	1	1	1	0	0	1	0	0	0	1
24	F <sub>24</sub>	1	1	0	1	0	0	1	0	0	0	0	0	1	1	1	1
25	F <sub>25</sub>	0	0	1	0	1	1	0	1	1	1	1	1	0	0	0	0
26	F <sub>26</sub>	0	0	1	0	1	1	1	0	0	0	1	0	0	0	1	1
27	F <sub>27</sub>	0	1	1	1	1	0	1	0	0	1	0	0	1	0	1	0
28	F <sub>28</sub>	0	1	0	0	0	1	1	0	1	0	1	0	1	1	1	0
29	F <sub>29</sub>	1	1	1	0	0	0	1	1	1	1	0	0	0	1	0	0
30	F <sub>30</sub>	0	1	1	1	1	0	0	0	0	1	1	1	1	0	0	0

ПАРАМЕТРИ І ХАРАКТЕРИСТИКИ  
ЛОГІЧНИХ ЕЛЕМЕНТІВ СЕРІЙ СИСТЕМИ *ТТЛ/ТТЛШ*

У додатку приведені технічні дані на мікросхеми елементів, що можуть бути використані при рішенні завдань контрольної роботи. Мікросхеми узяті з найбільш розповсюджених серій **155 (К155, КМ155), К531, 555 (К555, КМ555), КР1531 та КР1533**. Цоколювка мікросхем в усіх серіях однакова.



**Інвертори** – елементи, що виконують логічну операцію *НИ*. В усіх зазначених серіях *ІМС* є мікросхема *ЛН1*, в якій мається набір з 6 інверторів. Її умовне зображення наведено на рисунку В1.1, типові параметри – в таблиці В1.1. Аналогічні параметри мають і більшість інших мікросхем, що наведені в подальшому.

Рисунок В1.1

Таблиця В1.1

Параметр	Серія		
	155	531	555
Час затримки поширення сигналу $t_{зпр}$ , нс	22	5	15
Вихідний струм $I_{вих}^0$ , мА	16	20	8
Максимальний струм споживання $I_{сн}^*$ , мА	11	2,2	18

Примітка. \* – струм від джерела живлення, що споживається одним інвертором у стані напруги «0» на виході. При  $U_{вих} = «1»$  струм споживання зменшується приблизно в 2,2 рази.

**Елемент Шеффера** – елемент, що виконує логічну операцію *І-НИ*. Він є базовим для всіх серій системи *ТТЛ/ТТЛШ*. В

межах серії вони відрізняються по числу входів. Їх цоколювка показана на рисунку А1.2.

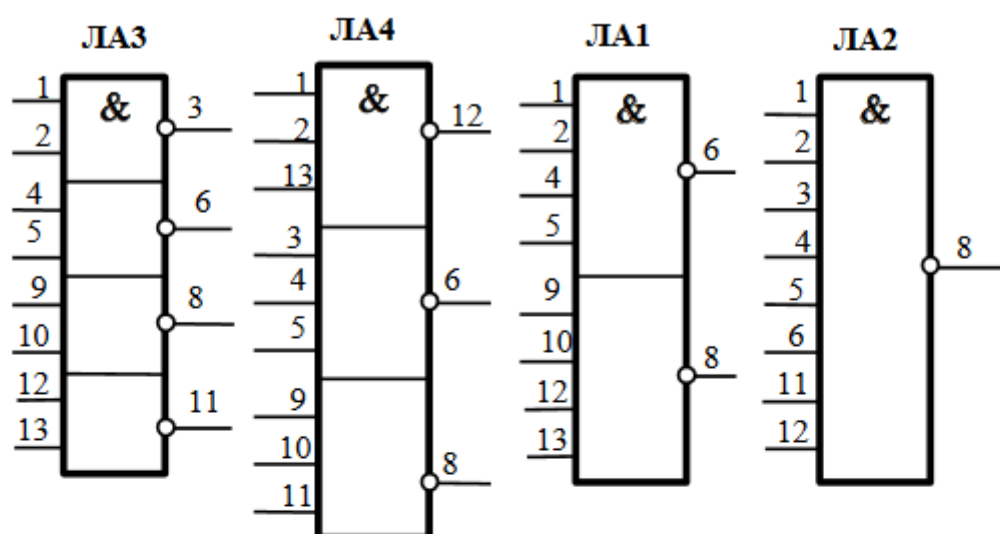


Рисунок В1.2

Цоколювка *ІМС*, що виконують логічну операцію *І-АБО-НІ*, представлена на рисунку В1.3. В мікросхемах *ЛР1*, *ЛР3* і *ЛР4* елемент *АБО* має виходи колектора і емітера. Їх використовують для нарощування (розширення) числа входів. Для цього з'єднують ідентичні виводи декількох мікросхем.

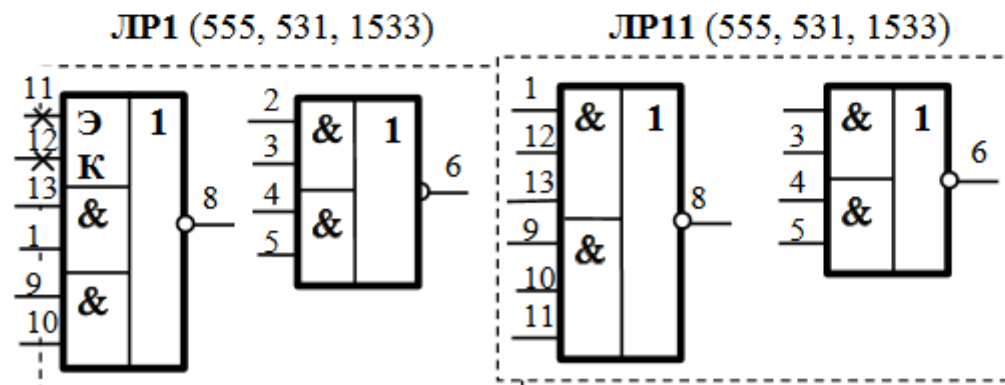


Рисунок В1.3,а

ЛР3 (155, 555)    ЛР4 (155, 555)    ЛР9(10) (531)    ЛР13 (555, 1533)

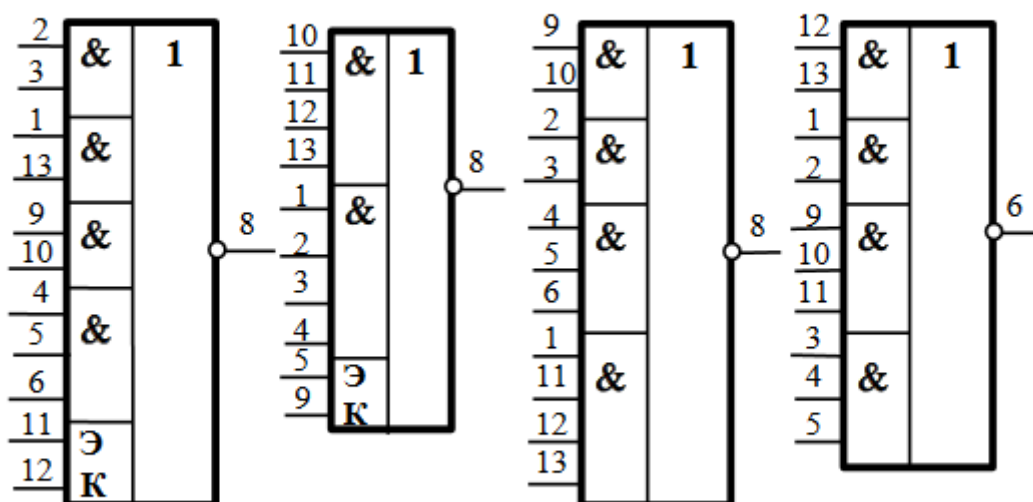


Рисунок В1.3,6