

Лабораторна робота №5

ДОСЛІДЖЕННЯ ЛОГІЧНИХ ЕЛЕМЕНТІВ

Мета: Закріпити знання про основні булеві функції. Сформувати практичні навички та початкові уміння побудови та аналізу комбінаційних схем пристроїв. Дослідити роботу інтегральних схем, які виконують основні логічні функції.

Хід роботи

1. Дослідити реальні логічні елементи згідно з варіантом (табл.1.1) за допомогою Логічного перетворювача, побудувати таблиці істинності, логічні вирази.

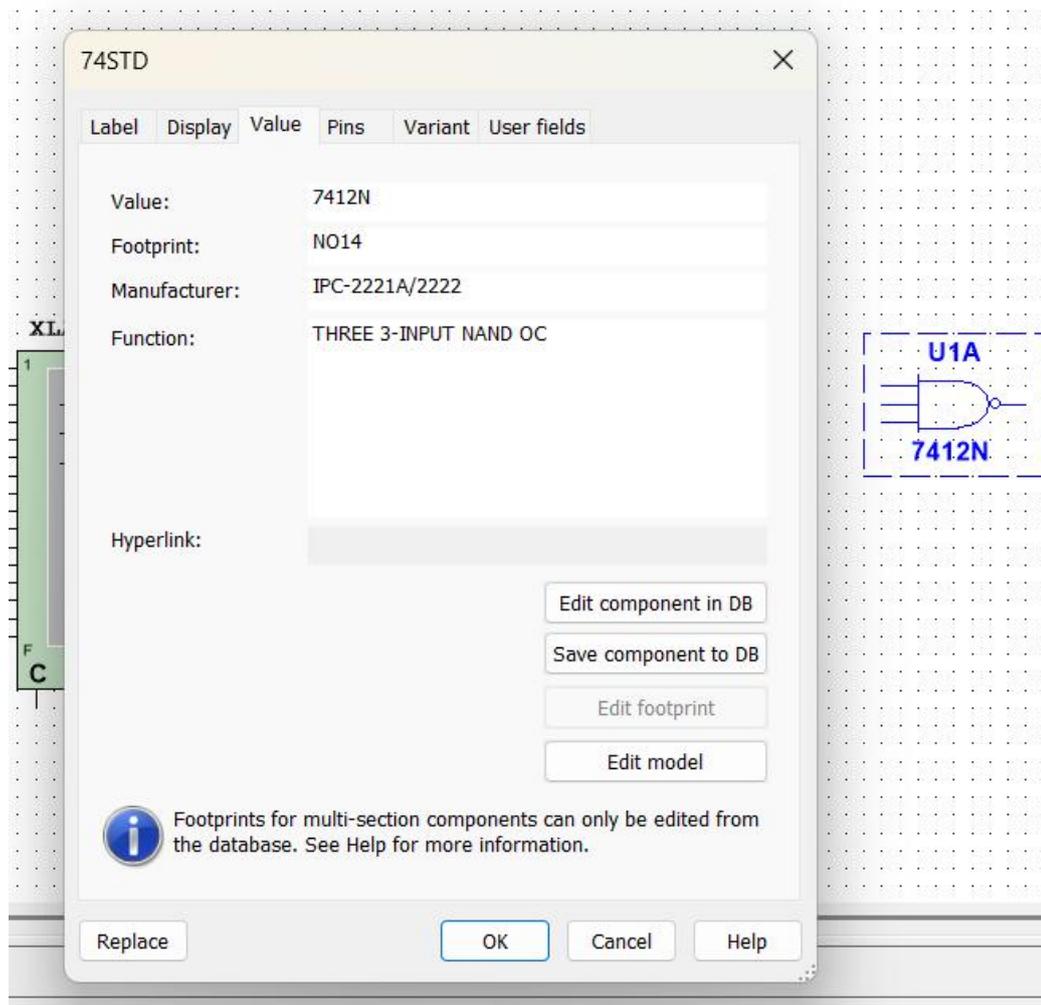


Рис 5.1 – зовнішній вигляд та характеристики 7412N

| | | | | | | | | |
|-----------|------|-----------------|--------|------|---|---|------|---------|
| | | | | | <i>MIAI.420 003.003-3Л5</i> | | | |
| Змн | Арк. | № докум. | Підпис | Дата | Звіт з практичної роботи Електроніка та мікропроцесорна техніка | Лім. | Арк. | Аркушів |
| Розроб. | | Медведський А,О | | | | | 1 | 7 |
| Перевір. | | Воронова Т. С. | | | | | | |
| Н. Контр. | | | | | | | | |
| Затверд. | | | | | | | | |
| | | | | | | ДУ «Житомирська політехніка», AI-1 | | |

♦ Параметры логических элементов К155ЛА10, КМ155ЛА10 (7412)

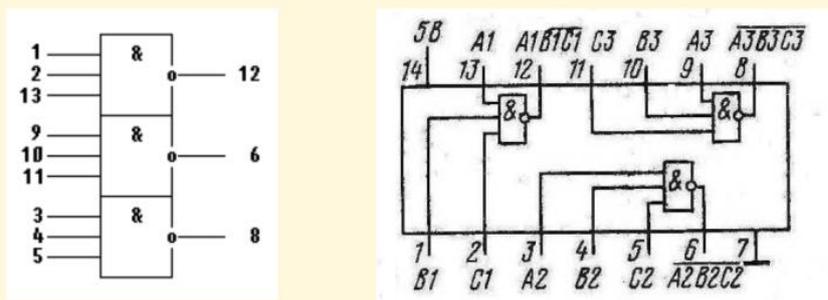
| | | |
|----|--|------------|
| 1 | Номинальное напряжение питания | 5В ± 5% |
| 2 | Выходное напряжение низкого уровня | ≤ 0,4 В |
| 3 | Выходное напряжение высокого уровня | ≥ 2,4 В |
| 6 | Входной ток низкого уровня | ≤ -1,6 мА |
| 7 | Входной ток высокого уровня | ≤ 0,04 мА |
| 8 | Входной пробивной ток | ≤ 1 мА |
| 10 | Ток потребления при низком уровне выходного напряжения | ≤ 16,50 мА |
| 11 | Ток потребления при высоком уровне выходного напряжения | ≤ 6 мА |
| 12 | Потребляемая статическая мощность на один логический элемент | ≤ 19,7 мВт |
| 13 | Выходной ток низкого уровня | ≤ 16 мА |
| 14 | Время задержки распространения при включении | ≤ 15 нс |
| 15 | Время задержки распространения при выключении | ≤ 45 нс |

♦ Состояние микросхемы К155ЛА10, КМ155ЛА10, 7412

| Вход | | | Выход |
|--------------|--------------|--------------|---------------------------------------|
| A1 (A2) (A3) | B1 (B2) (B3) | C1 (C2) (C3) | $\overline{A1B1C1} (A2B2C2) (A3B3C3)$ |
| В | В | В | Н |
| Н | х | х | В |
| х | Н | х | В |
| х | х | Н | В |

Рис 5.2 – параметры з інтернета

К155ЛА10, КМ155ЛА10 (7412)



Микросхемы К155ЛА10, КМ155ЛА10 (7412) представляет собой три логических элемента 3И-НЕ с открытым коллектором. Корпус К155ЛА10 (7412) типа 201.14-1, масса около 1 грамма и у КМ155ЛА10 (7412) типа 201.14-8, масса около 2,2 грамма.

Зарубежным аналогом микросхем К155ЛА10 КМ155ЛА10 является микросхема 7412.

Рис 5.3 – схема 7412

| | | | | |
|------|------|----------|--------|------|
| | | | | |
| Змн. | Арк. | № докум. | Підпис | Дата |

МІАІ.420 003.003-3Л5

Арк.

2

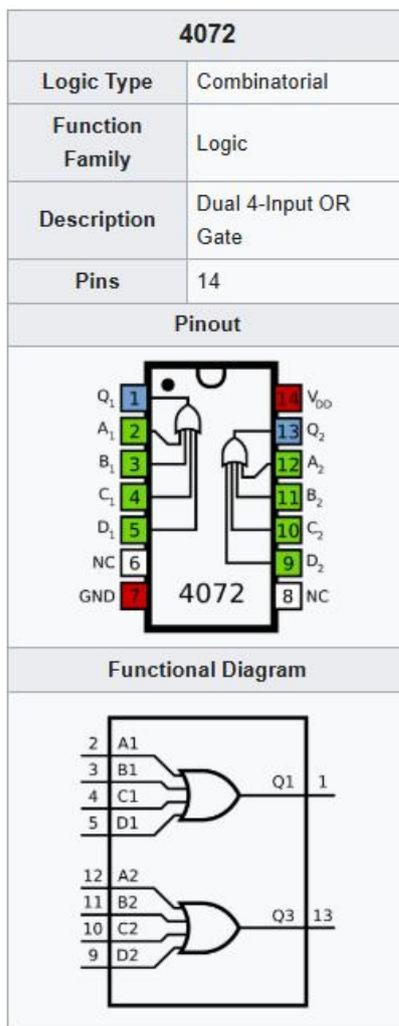


Рис 5.4 – схема 4072

| A | B | C | D | Q |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 0 | 1 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 | 1 |

Рис 5.5 – таблиця істинності 4072

2. Скласти схему, наведену на рис. 1.2. Проаналізувати схему за допомогою генератора слів і побудувати часові діаграми всіх вхідних і вихідних сигналів. Визначити вихідний сигнал схеми

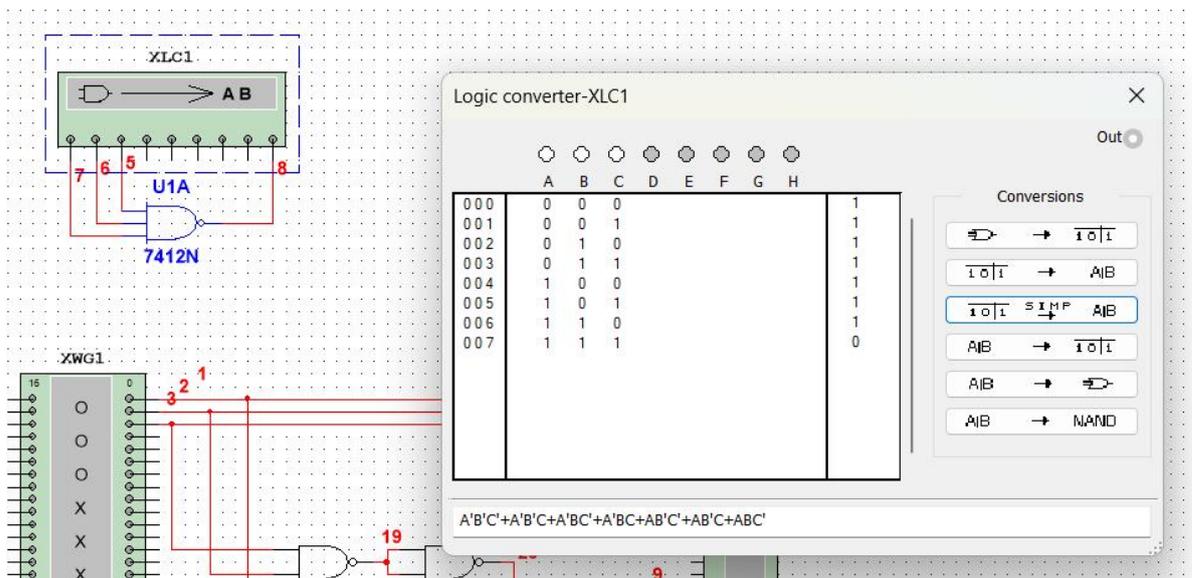


Рис 5.9

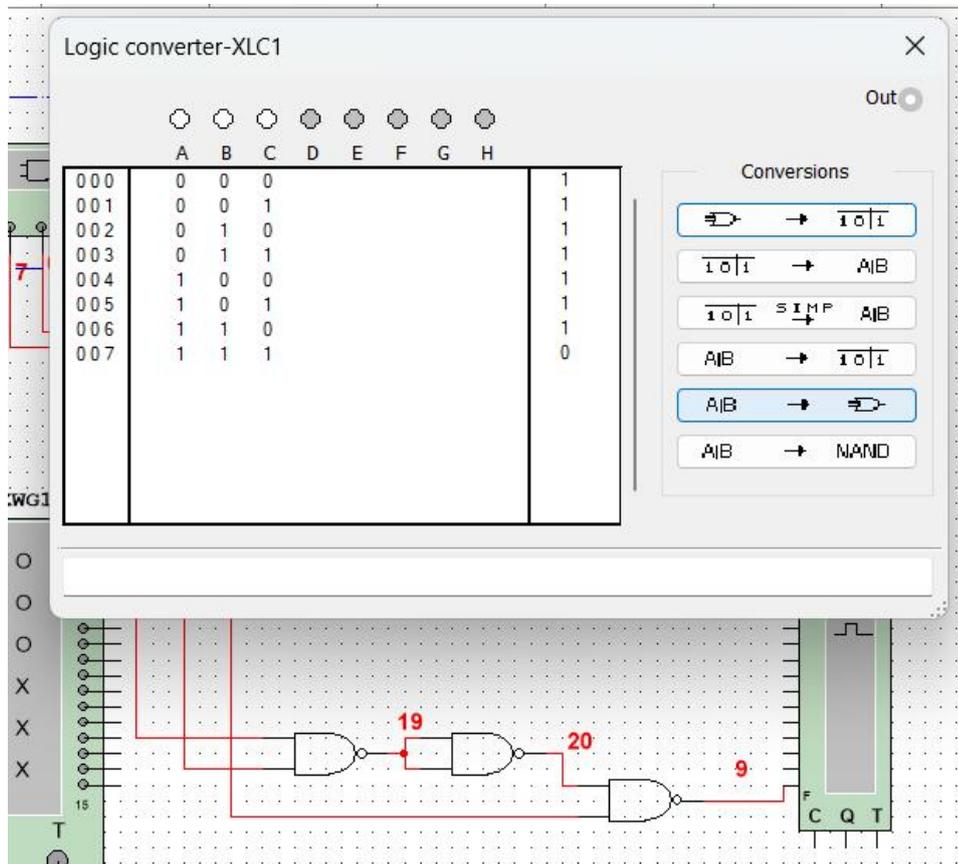


Рис 5.10

3. У мікрокомп'ютері логічна схема, наведена на рис. 1.10, генерує вихідний сигнал MEM, який активізує мікросхеми пам'яті. Визначте входні умови, необхідні для активізації MEM.

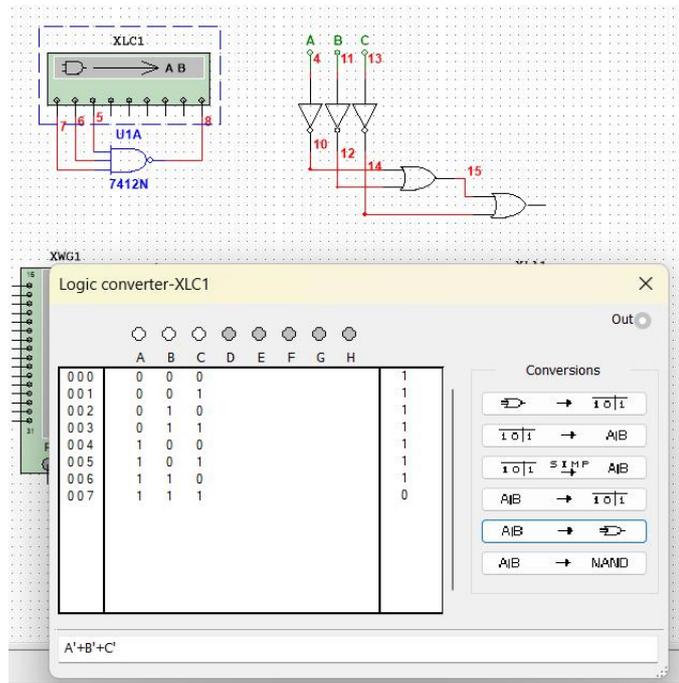


Рис 5.11

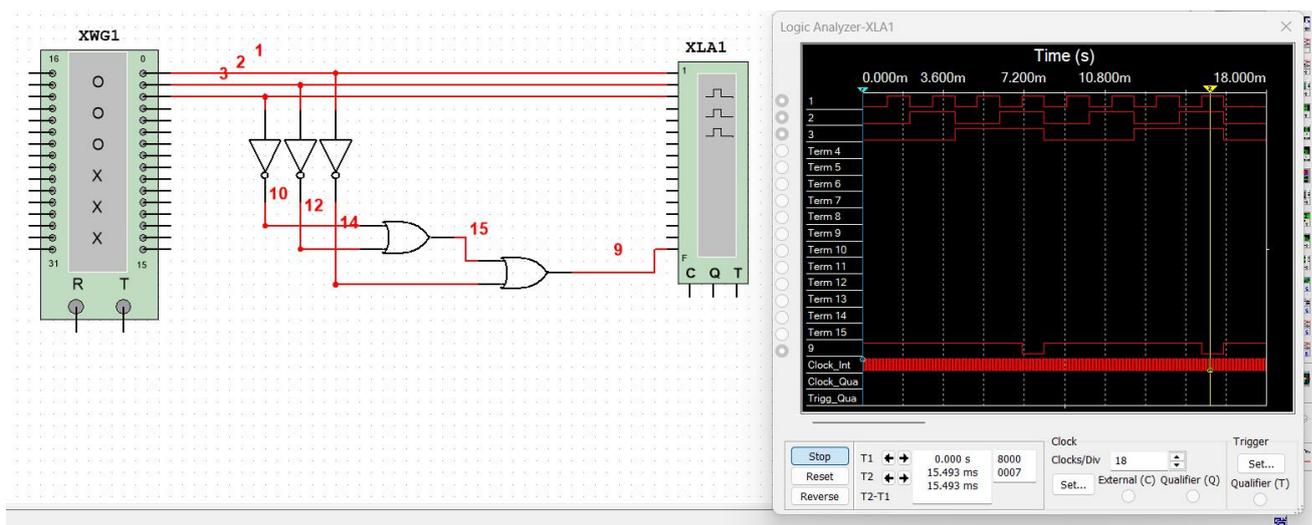


Рис 5.12

4. Скласти схему згідно індивідуального варіанту завдання (табл.1.2) та побудувати часові діаграми вхідних і вихідних сигналів.

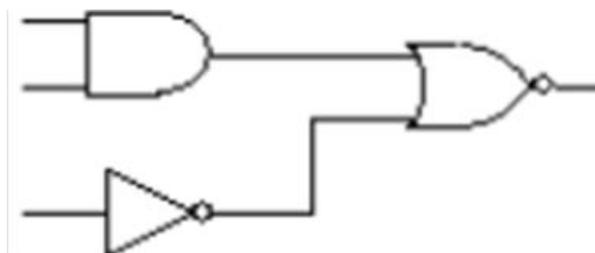


Рис 5.13 – Варіант для схеми

| | | | | |
|------|------|----------|--------|------|
| Змн. | Арк. | № докум. | Підпис | Дата |
|------|------|----------|--------|------|

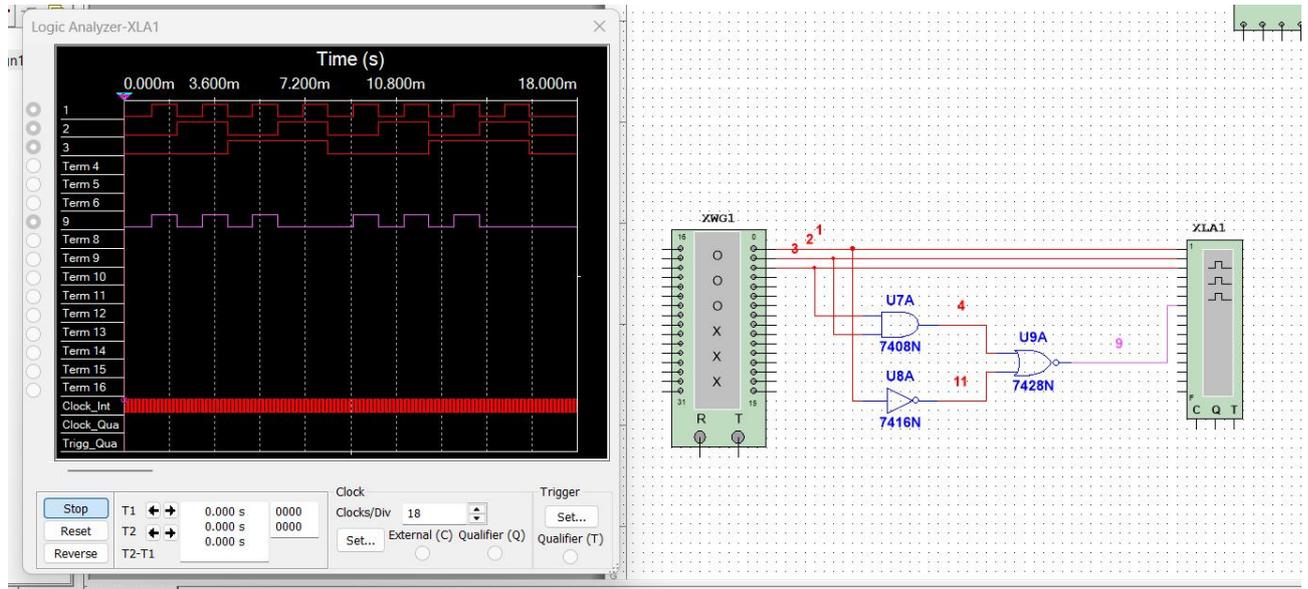


Рис 5.14 – Виконання схеми

Висновок: У ході виконання лабораторної роботи було закріплено знання про основні булеві функції та принципи роботи логічних елементів. Було сформовано навички аналізу та побудови комбінаційних схем, а також досліджено роботу інтегральних схем, що реалізують основні логічні операції. Отримані результати сприяють глибшому розумінню роботи цифрових пристроїв і їх використання в техніці.

| | | | | |
|------|------|----------|--------|------|
| | | | | |
| Змн. | Арк. | № докум. | Підпис | Дата |

МІАІ.420 003.003-3Л5

Арк.

7