

ЛАБОРАТОРНА РОБОТА 2

Синтез комбінаційної схеми

Мета:

- вивчити метод мінімізації за допомогою карт Карно;
- навчитися синтезувати комбінаційні схеми;
- навчитися будувати електричні схеми та досліджувати їх роботу.

Хід роботи

Таблиця 2.1. Вихідні дані

Номер варіанту	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
16	1	0	1	1	0	1	0	0	1	0	1	1	0	1	0	0

2.1. За допомогою карти Карно мінімізуємо та записуємо рівняння.

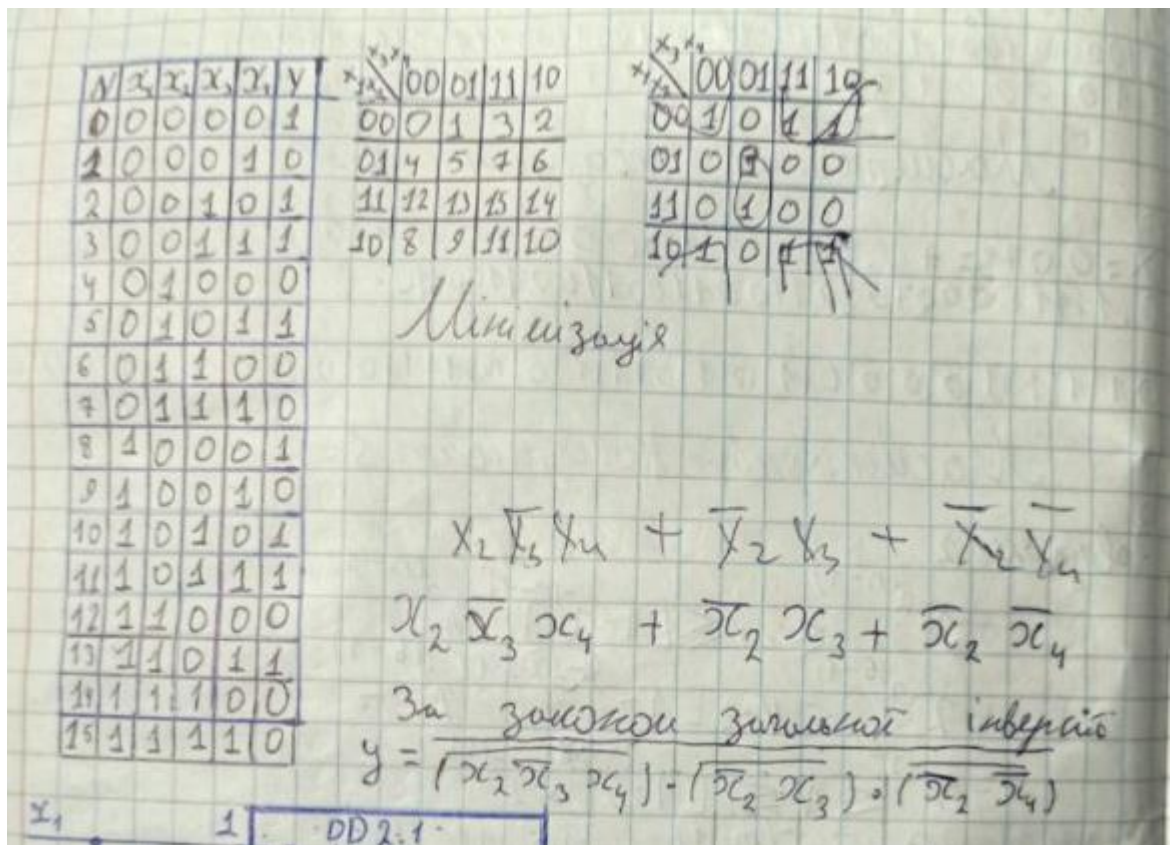


Рис. 2.1

					МММТ.420.016.016-3Л2		
Змн.	Арк.	№ докум.	Підпис	Дата			
Розроб.		Лісовик Є.А.			Літ.	Арк.	Аркушів
Перевір.		Воронова Т.С.				1	6
Н. Контр.					Електроніка та МПТ Звіт лабораторної роботи		
Затверд.							
					ДУ "Житомирська політехніка", МТ-5		

2.2. Ознайомлення з елементами в Logic Converter:

2.2.1. При активації кнопки $\overline{1011} \rightarrow AB$ у нижній стрічці перетворювача виникає булевий вираз функції (рис. 2.2) від аргументів та їхніх версій, який визначається за допомогою заданої таблиці істинності. Інверсії позначаються штрихами у верхньому правому кутку біля аргументу. Вираз пишеться у досконалій диз'юнктивній нормальній формі (ДДНФ).

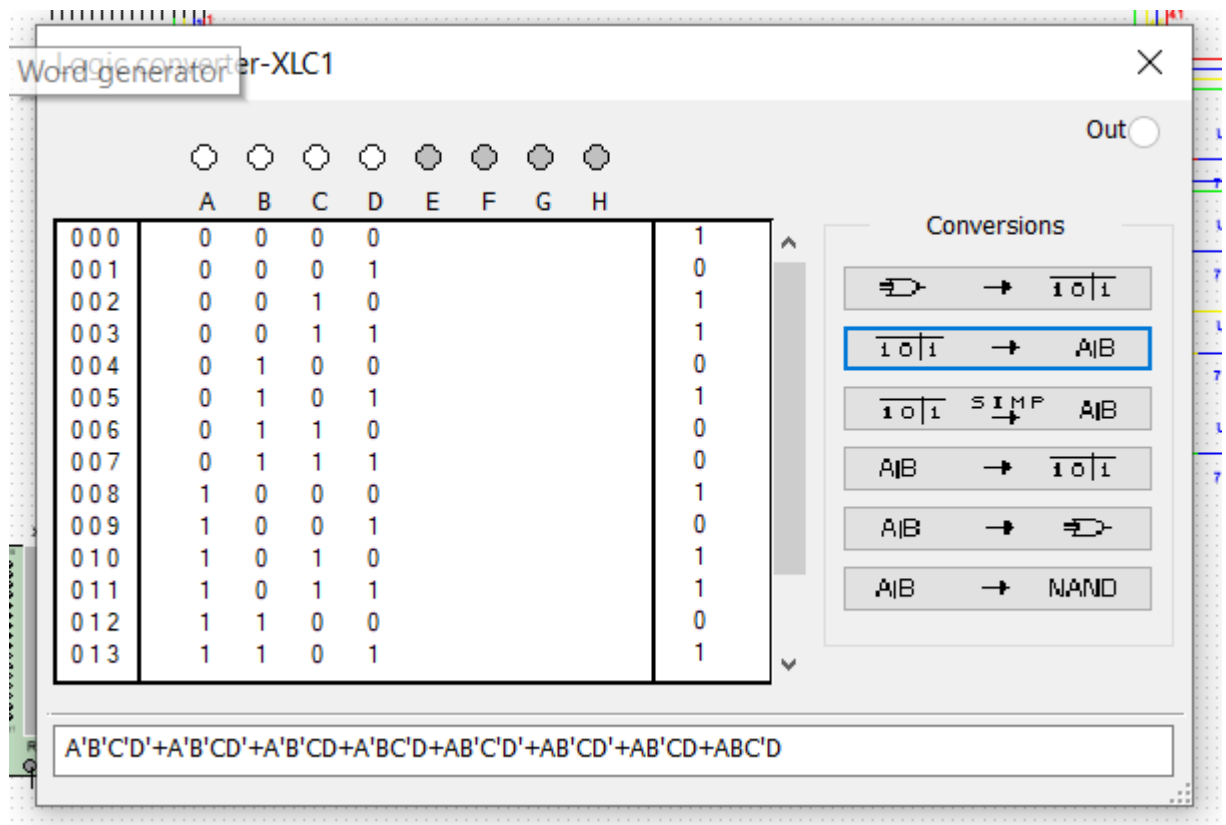


Рис. 2.2 Результат натиснутої $\overline{1011} \rightarrow AB$

2.2.2. ДДНФ найчастіше може бути скорочений або іншими словами спрощений (мінімізований). Мінімізація проводиться за допомогою активації кнопки $\overline{1011} \xrightarrow{SIMPL} AB$. При цьому враховуються також введені невизначеності, які приймаються рівними 1, якщо це приводить до більш компактного виразу. У наведеному прикладі (рис. 2.3) скорочений вираз має мінімізований вид.

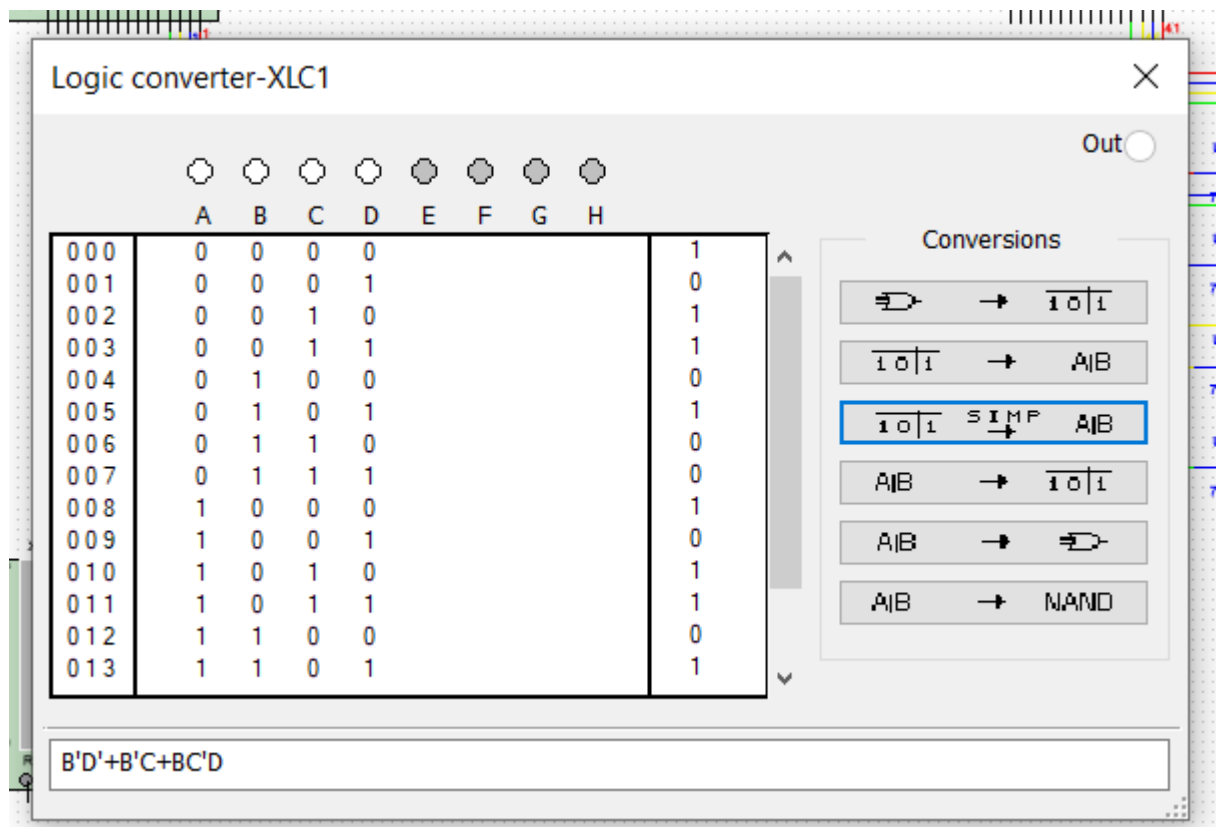




Рис. 1.6 Результат натиснутої 

2.2.3. Натиснення кнопки  дає змогу згенерувати схему щодо булевого виразу який заданий під час мінімізації самим конвертером (рис. 2.4).

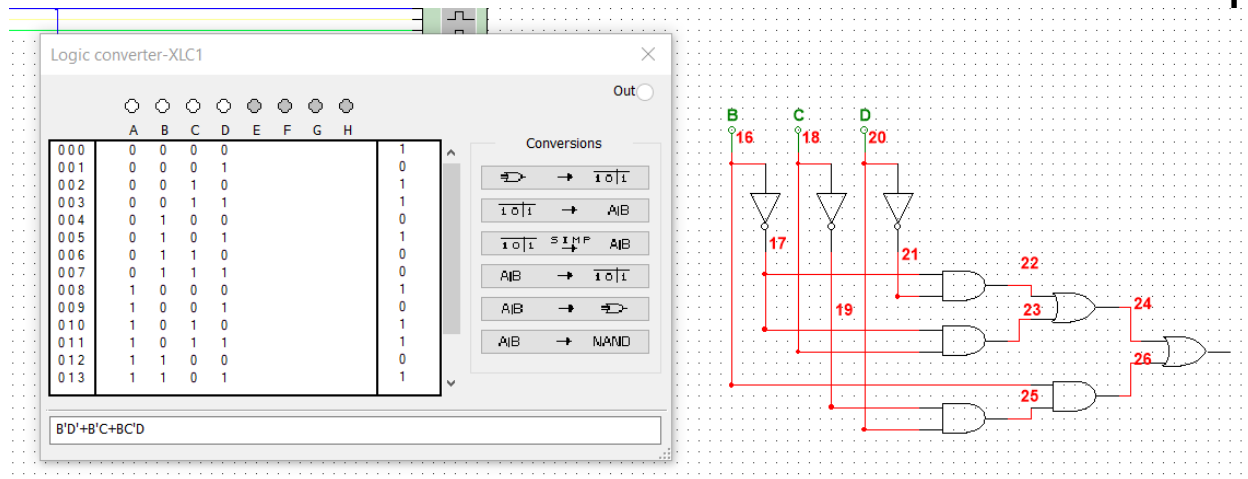



Рис. 2.4. Результат натиснутої 

2.2.4. Натиснення кнопки  дає аналогічний результат кнопки вказаної у пункті 2.2.3, але для генерування схеми щодо булевого виразу який був заданий під час мінімізації самим конвертером використовуються ЛЕ ні-типу. (рис. 2.5).

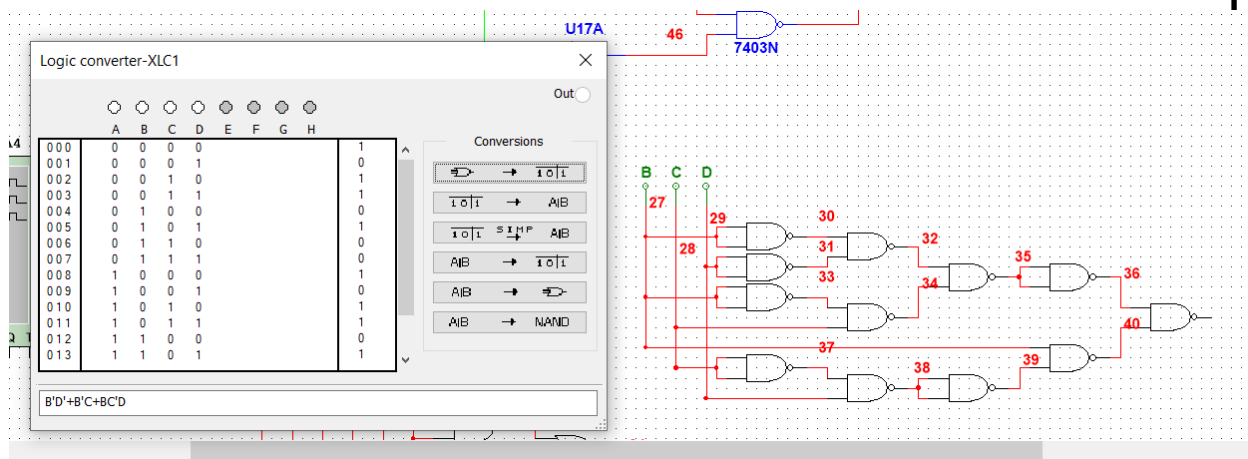


Рис. 2.5. Результат натиснутої $A \oplus B \rightarrow NAND$

2.2.5. Щодо кнопок $\leftrightarrow \rightarrow \text{NOT}$ та $A \oplus B \rightarrow \text{NOT}$, перша зі схеми перетворює у логічний набір, інша з рівняння заданого у конверторі.

2.3. Проведемо дослідження на розрахованій за допомогою карти Карно схемі (рис. 2.6), для отримання результатів Logic Analyser (рис 2.7).

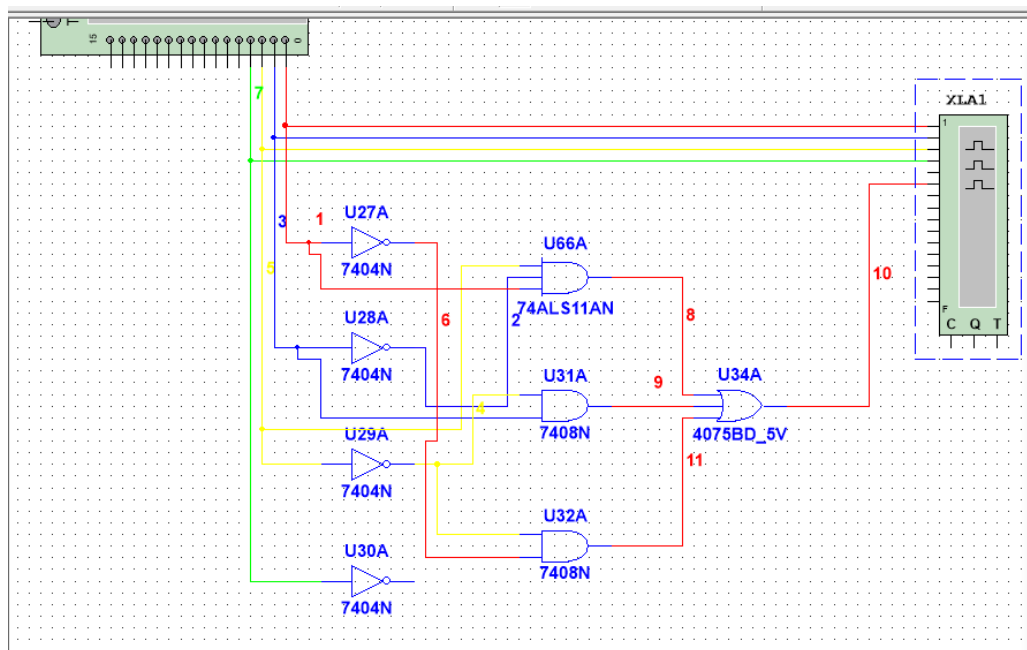


Рис. 2.6 Власноруч зібрана схема за результатами мінімізації карти Карно

Змн.	Арк.	№ докум.	Підпис	Дата

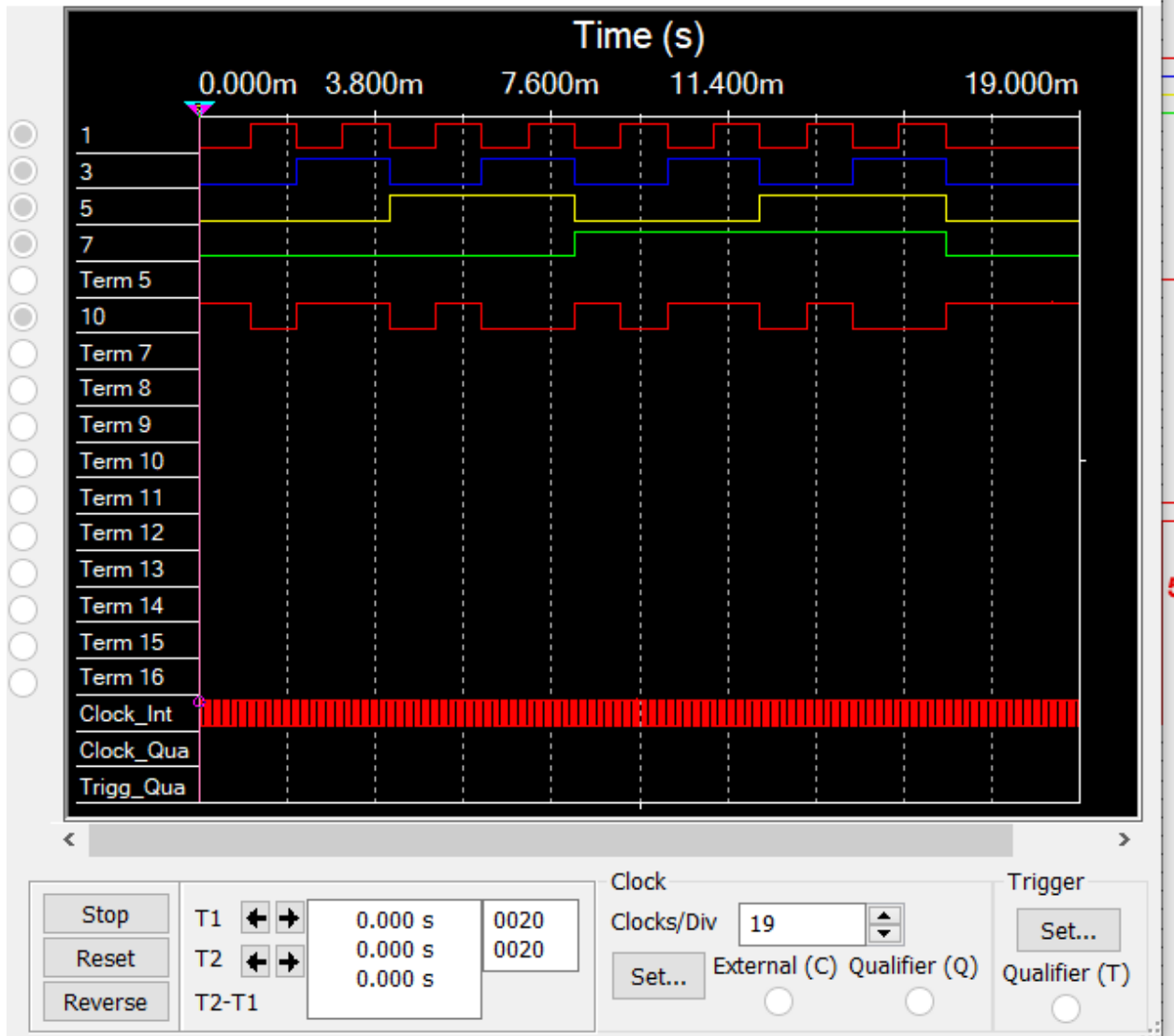


Рис. 2.7. Результати Logic Analyzer

2.4. Проведемо дослідження на схемі зібраної з конвертора (рис. 2.8), для отримання результатів Logic Analyser (рис 2.9).

Змн.	Арк.	№ докум.	Підпис	Дата

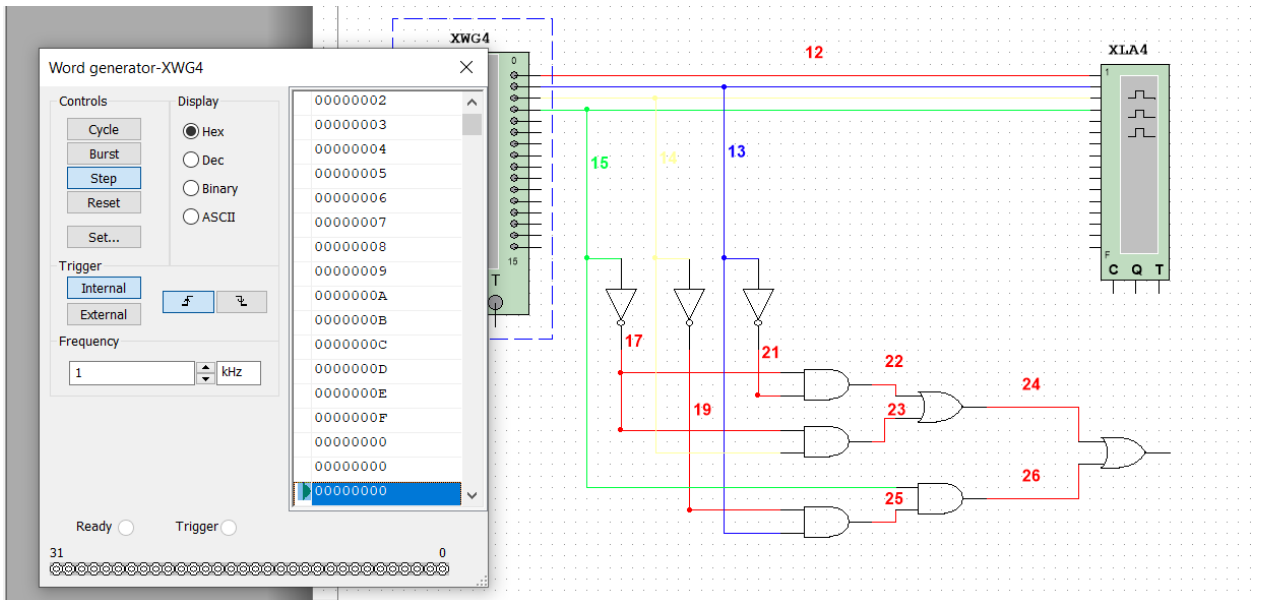


Рис. 2.8. Згенерова за допомогою конвертора схема

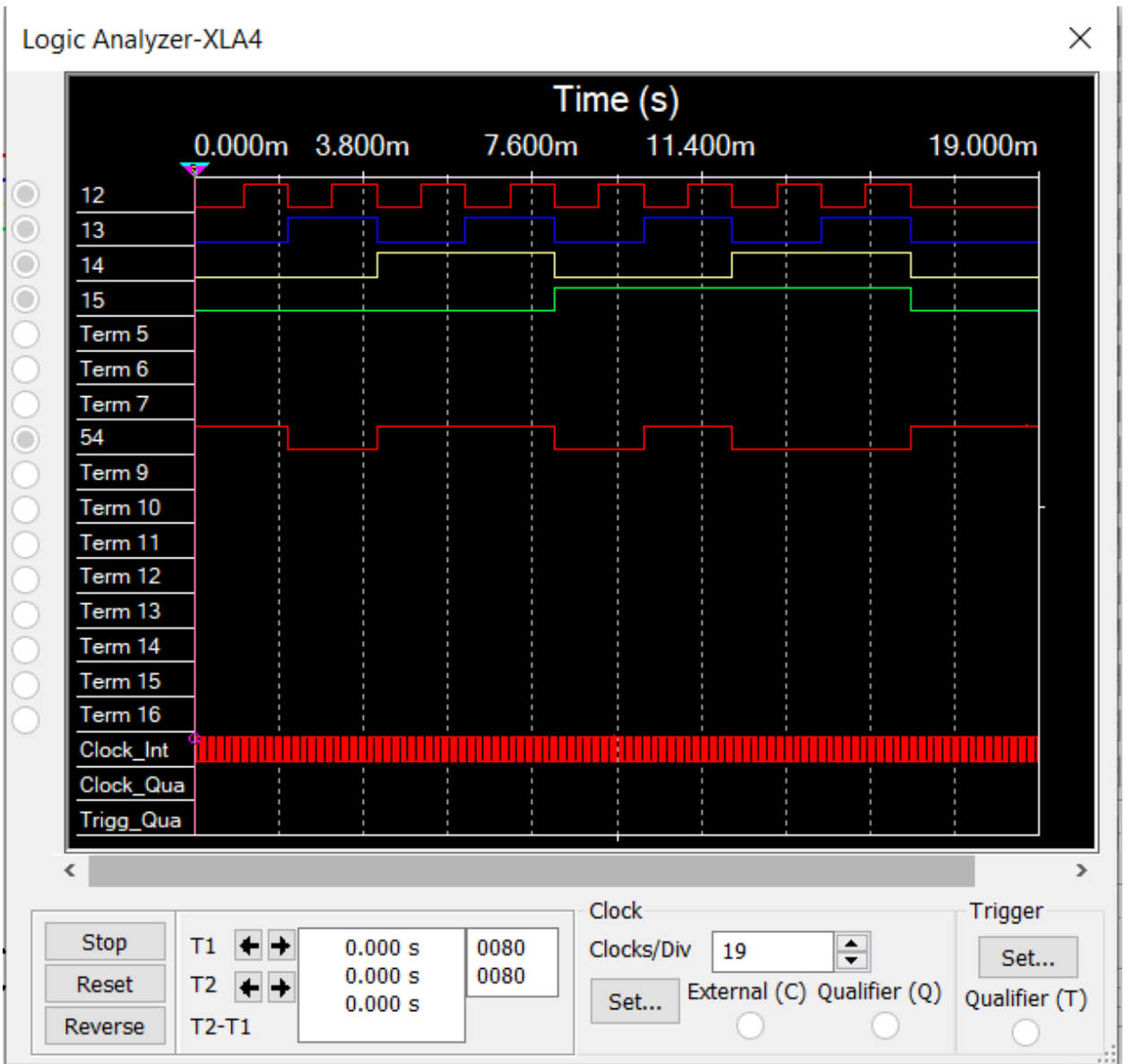


Рис. 2.9. Результати Logic Analyzer

Змн.	Арк.	№ докум.	Підпис	Дата

2.5. Проведемо дослідження на схемі зібраній за законами інверсії (рис. 2.10.), для отримання результатів Logic Analyser (рис. 2.11).

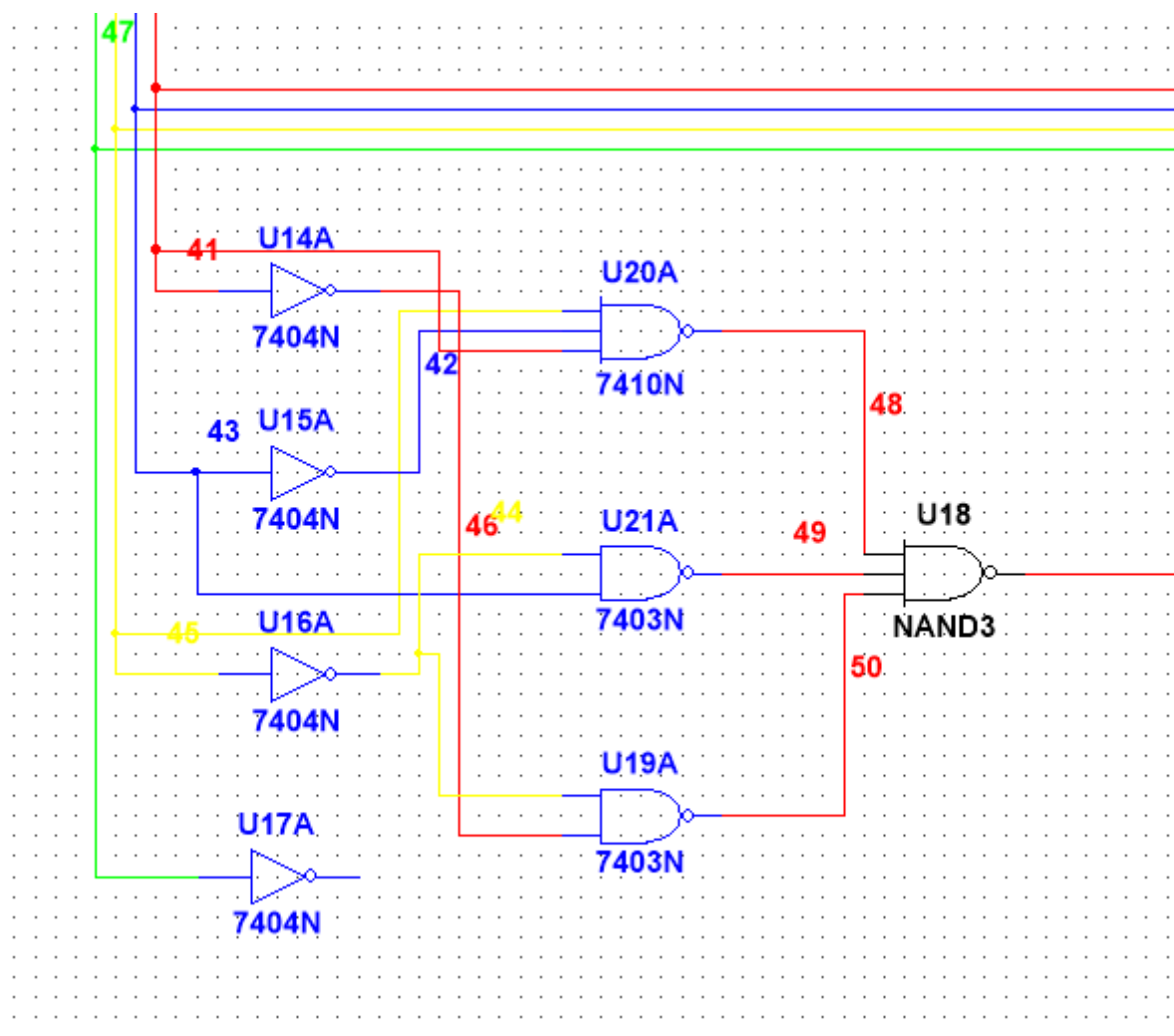


Рис. 2.10. Власноруч зібрана схема за законами загальної інверсії

Змн.	Арк.	№ докум.	Підпис	Дата

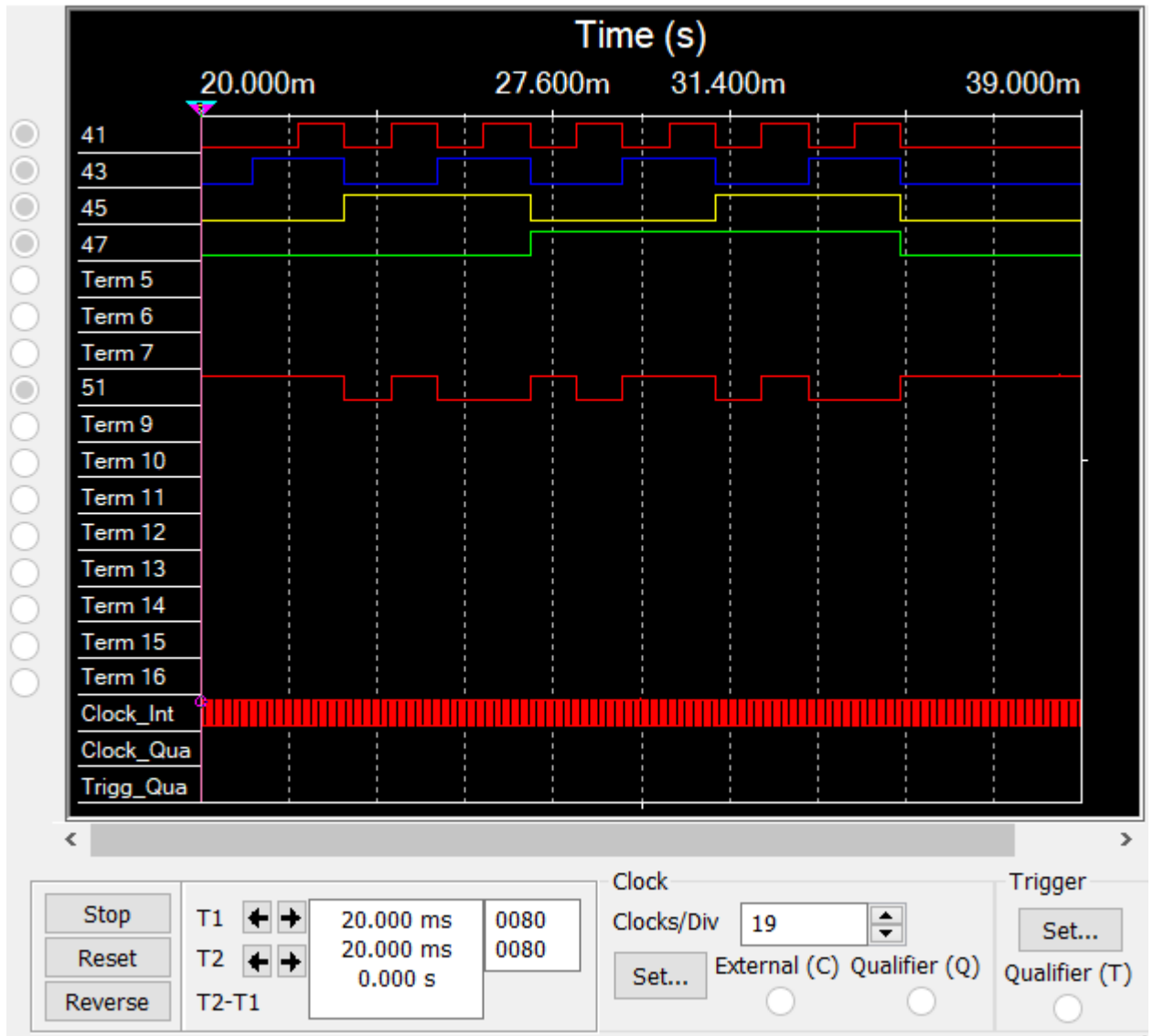


Рис. 2.11. Результати Logic Analyzer

Висновок: з дослідів проведених у пунктах 2.4 та 2.5 різниці в результатах немає, тому робимо висновок, що конвертор можна використовувати для швидкої мінімізації та генерації схеми, але власноруч розрахована і зібрана схема є більш гнучкою та ефективнішою з точки зору підбирання елементів.

Змн.	Арк.	№ докум.	Підпис	Дата