

ЛАБОРАТОРНА РОБОТА №2

Тема: Дослідження логічних елементів

Мета: освоїти спосіб завдання булевих функцій таблицями істинності; експериментальне визначення таблиць істинності основних логічних елементів (ЛЕ) шляхом їх дослідження в середовищі програми EWB5; вивчити принципи включення ЛЕ в корпуси реальних інтегральних мікросхем (ІМС, МС); освоєння приладу програми , призначеного для відображення цифрових сигналів.

Хід роботи :

1. Дослідити та на заставі отриманих даних скласти таблиці істинності декількох з основних логічних елементів, які представлені у програмі умовними графічними зображеннями, які використовуються у програмі. Конкретні типи ЛЕ (УГЗ) надані у табл. 2.1 згідно варіанту.

Таблиця 2.1

№ вар.	1	2	3	4
<i>ЛЕ (УГЗ)</i>	I; АБО-НІ	I НІ; АБО	I-НІ; викл АБО	I-НІ; викл АБО- НІ
<i>Мікросхеми</i>	7410	4025	4073	4075
<i>ІМС з ЗС</i>	74125	74368	74368	74240

Таблиця 2.2

I-НІ			Викл АБО-НІ		
X1	X2	Y	X1	X2	Y
0	0	1	0	0	1
0	1	1	0	1	0
1	0	1	1	0	0
1	1	0	1	1	1

					<i>МММТ.420.004.005-3Л2</i>						
<i>Змн.</i>	<i>Арк.</i>	<i>№ докум.</i>	<i>Підпис</i>	<i>Дата</i>	<i>Електроніка та МІТ</i> <i>Звіт практичної роботи</i>			<i>Літ.</i>	<i>Арк.</i>	<i>Акрушів</i>	
<i>Розроб.</i>		<i>Коваль А.Є.</i>								1	7
<i>Перевір.</i>		<i>Воронова Т.С.</i>									
<i>Н. Контр.</i>		<i>П.І.Б.</i>						<i>ДУ “Житомирська політехніка”, МТ-4</i>			
<i>Затверд.</i>											

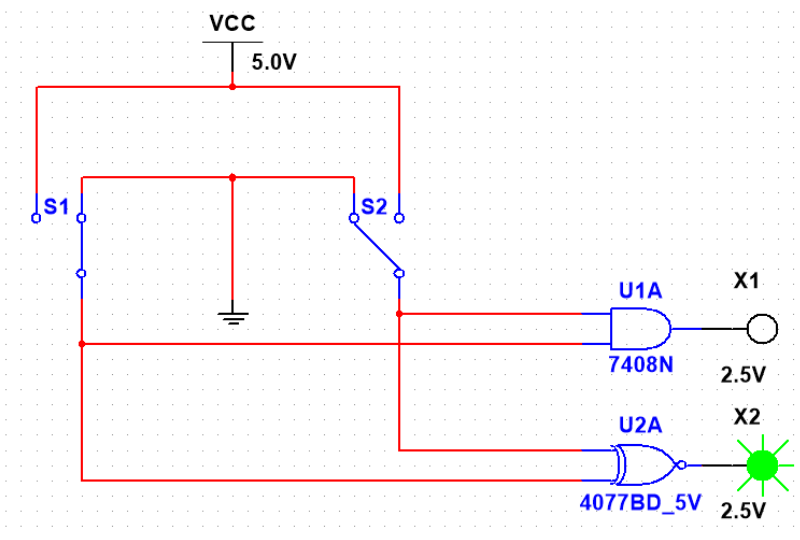


Рисунок 2.1 - 1 та 2 вимикач у стані вимкнутих

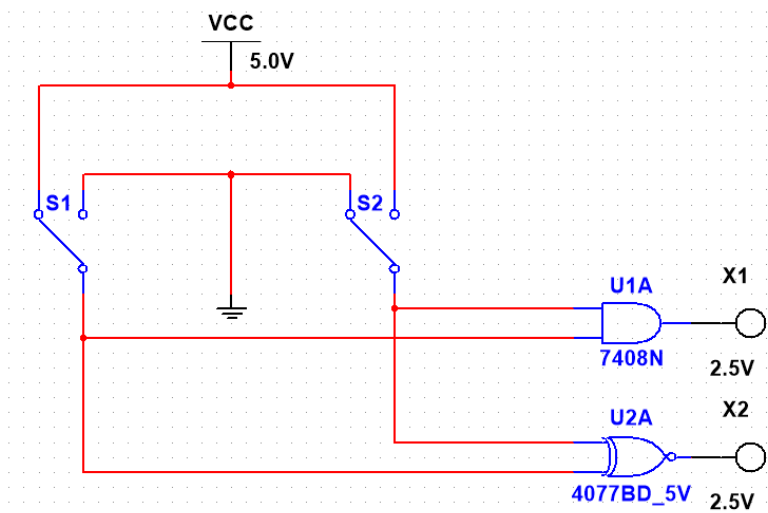


Рисунок 2.2 - 1 увімкнутий вимикач , а 2 у стані вимкненого

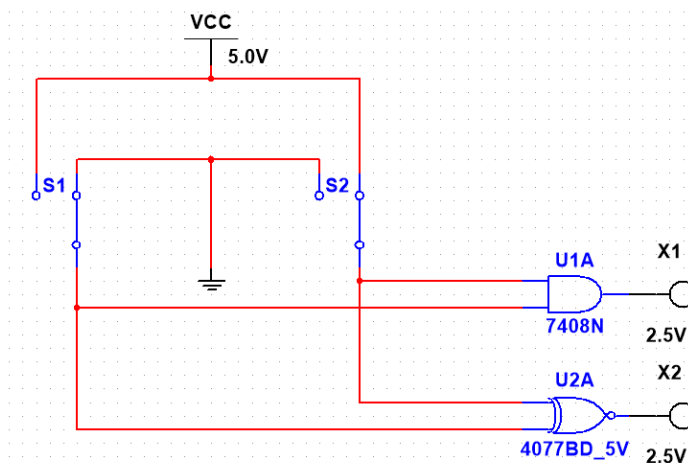


Рисунок 2.3 - 1 вимкнений вимикач , а 2 у стані увімкненого

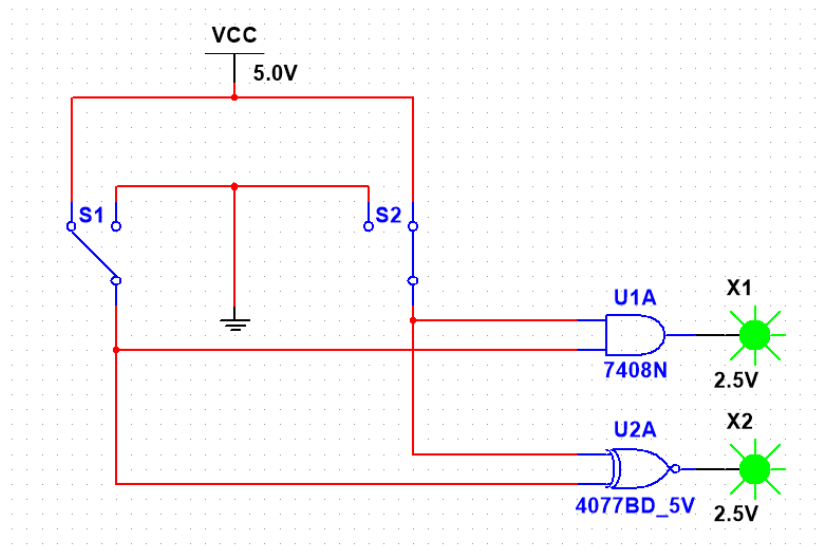


Рисунок 2.4 - 1 та 2 вимикач у стані увімкнених

2. Приєднати відповідні виводи до землі і джерела живлення. Визначити приєднання входів та виходів елементів до виводів корпус і дослідити таблицю істинності одного з елементів.

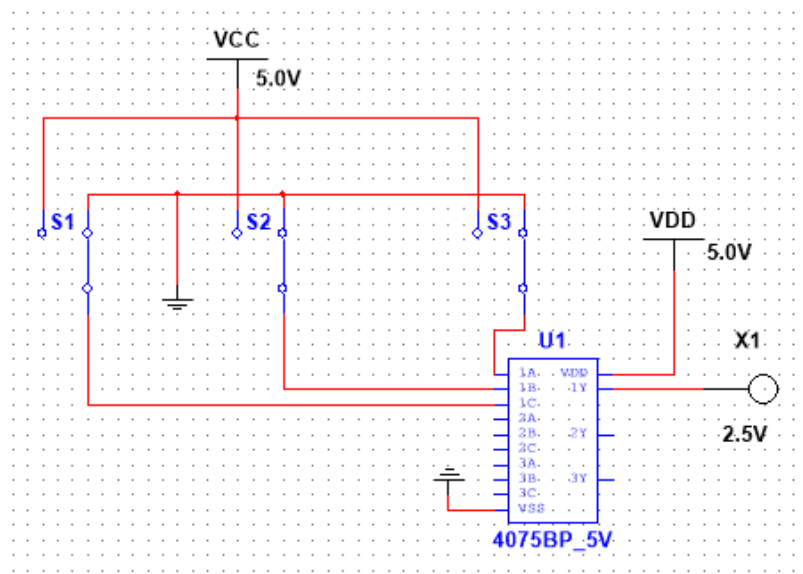


Рисунок 2.5 - 1, 2 та 3 вимикач у стані вимкнених

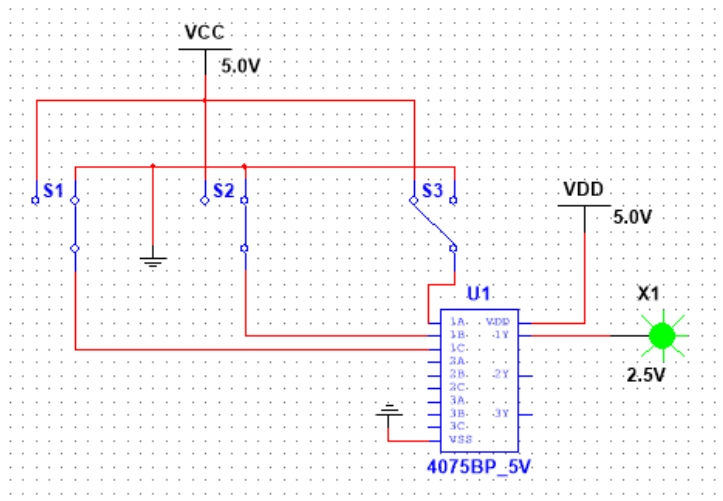


Рисунок 2.6 – 1 та 2 вимикачі у стані вимкнених, 3 увімкнтий

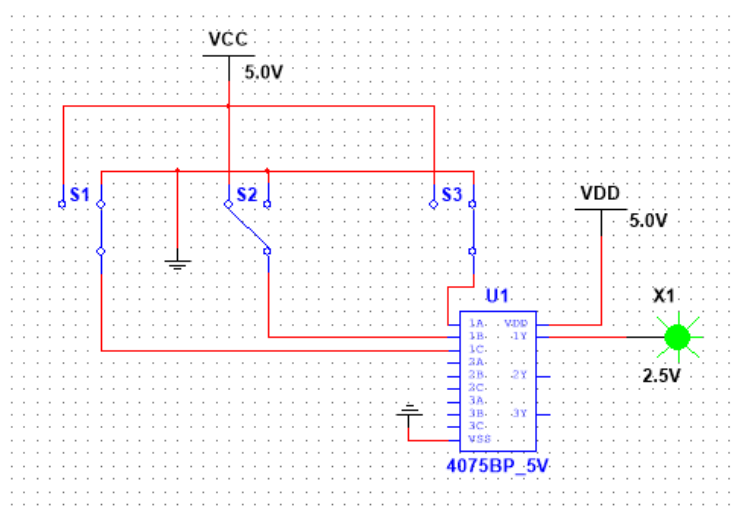


Рисунок 2.7 – 1 та 3 вимикачі у стані вимкнених, 2 увімкнтий

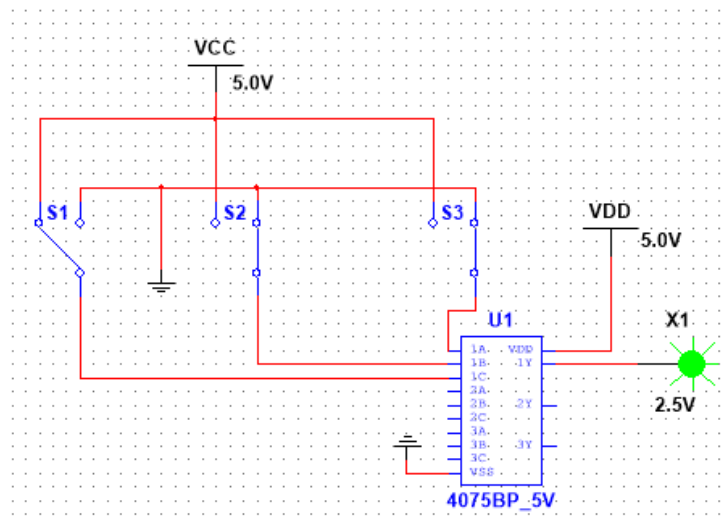


Рисунок 2.8

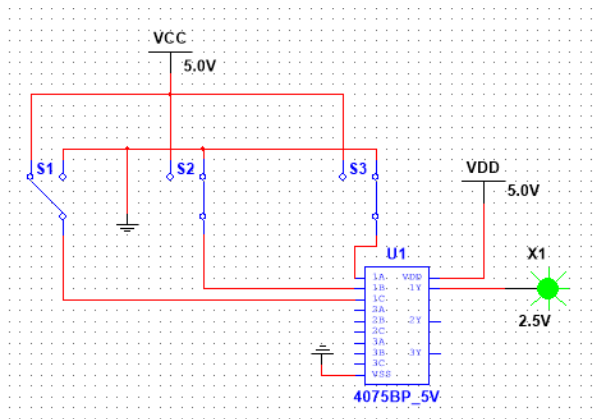


Рисунок 2.9

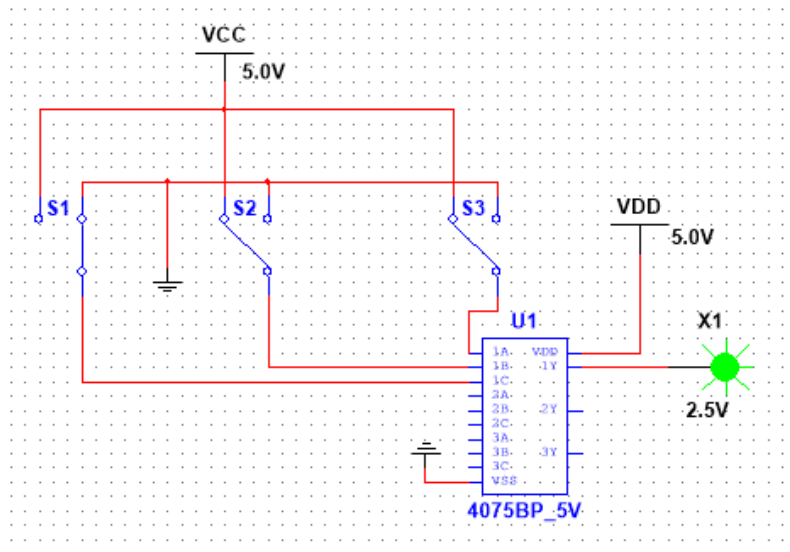


Рисунок 2.10 - 1 вимикач у стані вимкненого, 2 та 3 вимикач увімкнений

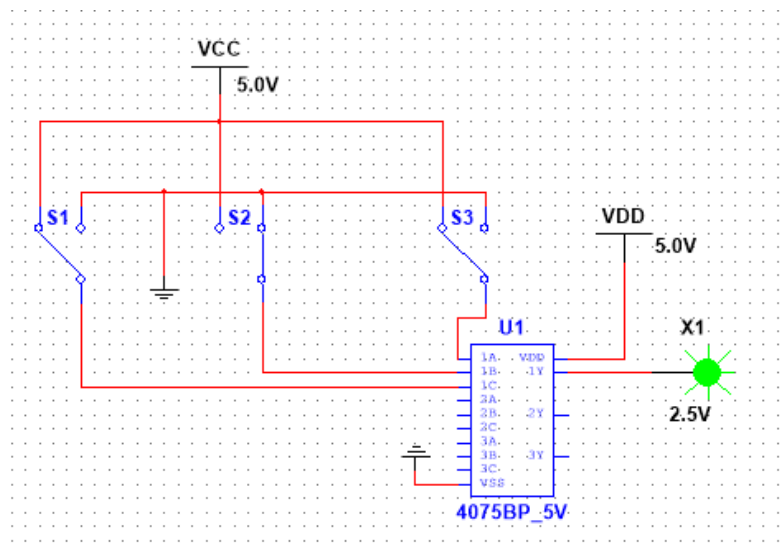


Рисунок 2.11 - 2 вимикач вимкнутий, 1 та 3 вимикач увімкнений

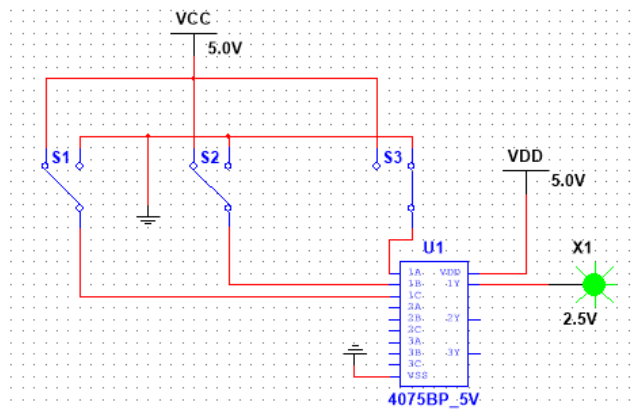


Рисунок 2.12 - 3 вимикач вимкнугий, 1 та 2 вимикач увімкнений

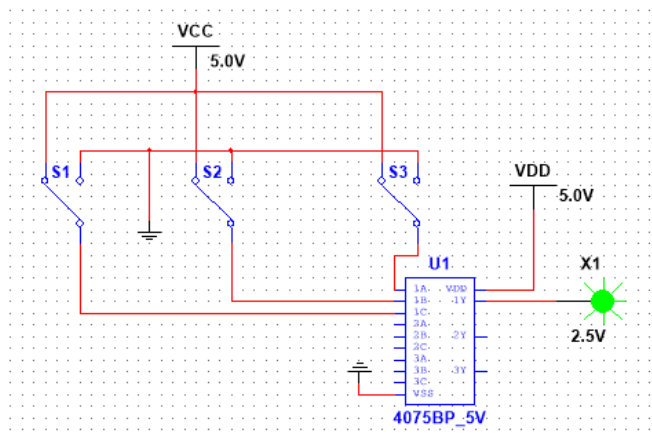


Рисунок 2.13 - Всі 3 вимикачі увімкнені

3. Дослідити цю ж мікросхему, використовуючи Генератор слів та Логічний аналізатор. Зібрати схему рис.2.8. Приєднати до входів елементів генератори прямокутних імпульсів амплітудою 5 В (зазвичай така амплітуда встановлена «за замовчуванням»). Частоту першого генератора F1 встановити $(1000+N)$ Гц, другого F2 – $(400+N)$ Гц, де N – номер варіанту.

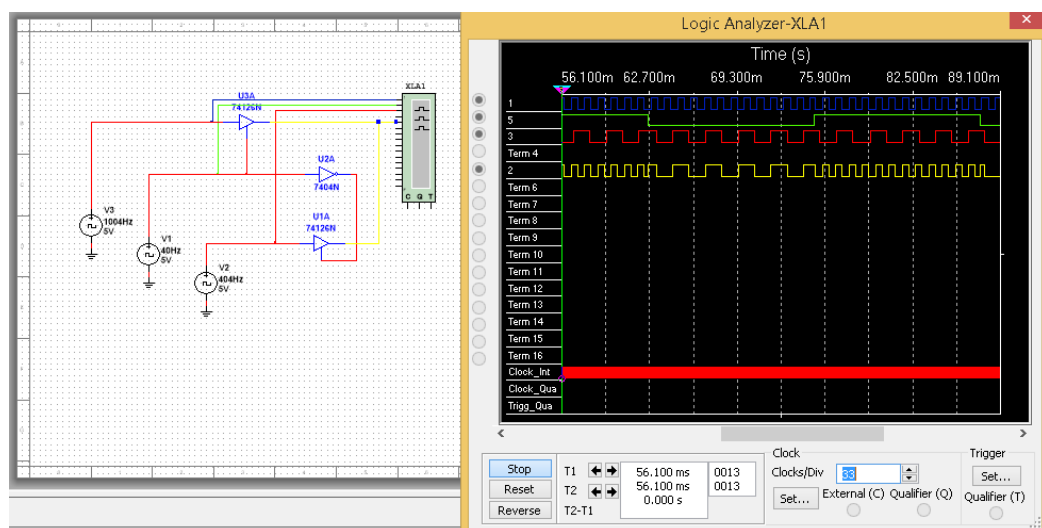


Рисунок 2.14 – Інтегральна мікросхема з ЗС і Логічним аналізатором

4. Дослідити роботу схеми з двома буферними елементами використовуючи мікросхему, вказану у табл. 2.1. Для індикації використайте Логічний аналізатор.

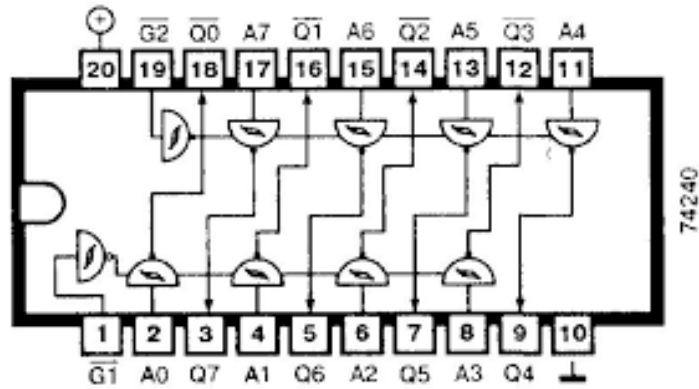


Рисунок 2.15 – Розміщення ЛЕ в корпусі мікросхеми 74240 та їх зображення згідно ДСТУ

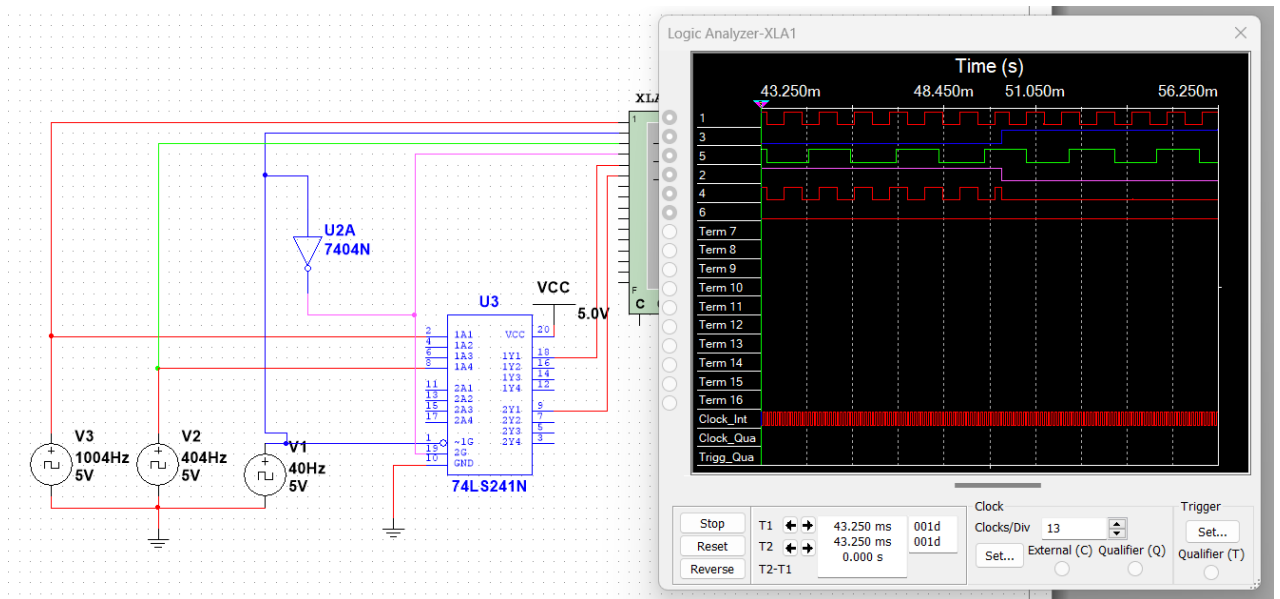


Рисунок 2.16 - Схема ІМС 74240 з ЗС та Логічним аналізатором

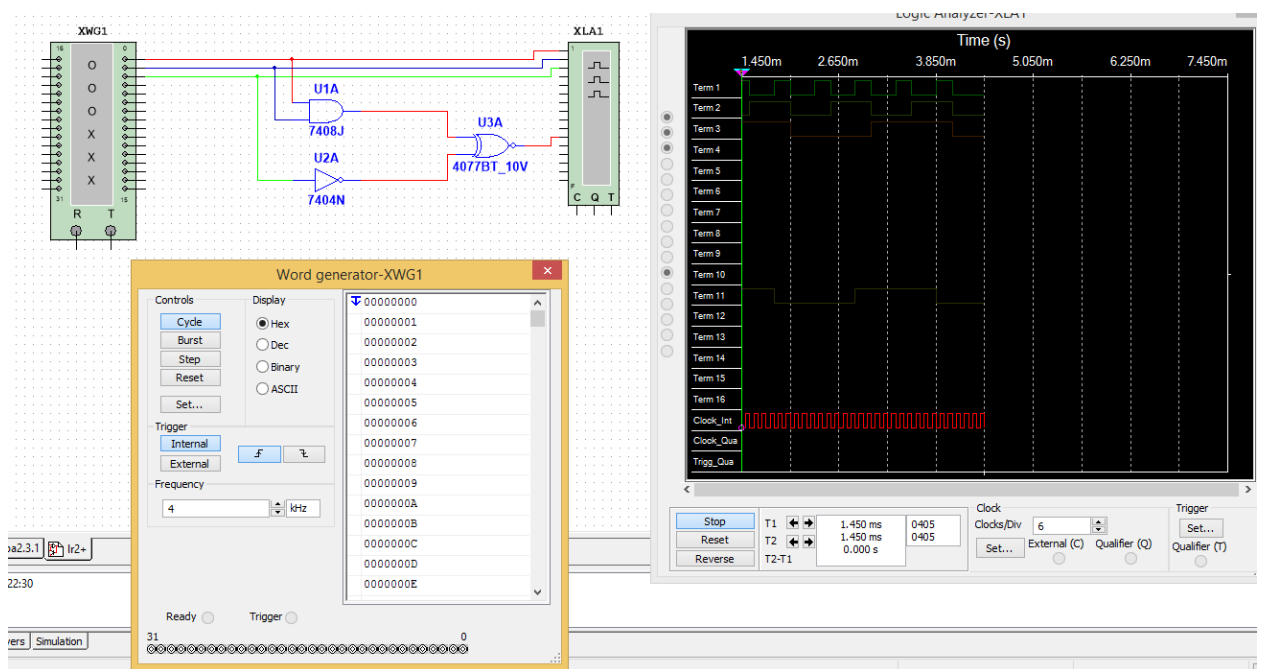


Рис.2.17 – Реалізація схеми табл.4

Висновок : засвоїла спосіб завдання булевих функцій таблицями істинності та дослідила схему згідно заданого варіанту І-НІ, викл АБО-НІ, освоїла приладпрограми, призначеного для відображення цифрових сигналів.