

Лекція 1 Характеристики ARM і Cortex процесорів
Передумови створення ARM. Процесори Cortex
Переваги RISC – процесорів

Аналіз коду програм, генерованого компіляторами мов високого рівня, показав, що найчастіше використовується тільки обмежений набір простих команд таких форматів, як «регістр», «регістр → регістр» і «регістр ↔ пам'ять». Компілятори неефективно транлюють складні команди, створюючи при цьому надлишковий програмний код. Це спостереження сприяло формуванню концепції процесорів із скороченим набором команд, так званих RISC – процесорів (RISC – Reduced Instruction Set Computer). Це призводить до зменшення розміру кристалу. Звернення до пам'яті виконується за допомогою спеціальних команд завантаження регістра й запису. Простота структури і невеликий набір команд дозволяє реалізувати повністю їх апаратне виконання й ефективний конвеєр при невеликому обсязі обладнання. Арифметику RISC - процесорів відрізняє високий ступінь дроблення конвеєра. Цей прийом дозволяє збільшити тактову частоту а, отже, і продуктивність комп'ютера: чим елементарніші дії виконуються в кожній фазі роботи конвеєра, тим вище частота його роботи. RISC – процесори з самого початку орієнтовані на реалізацію всіх можливостей для прискорення арифметичних операцій, тому їхні конвеєри мають більш високою швидкість, ніж у CISC - процесорах. Відповідно до цього RISC – процесори у 2–4 рази швидше за CISC – процесори при тій самій тактовій частоті та звичайною системою команд і продуктивніші, незважаючи на більший обсяг програм (рис.1).

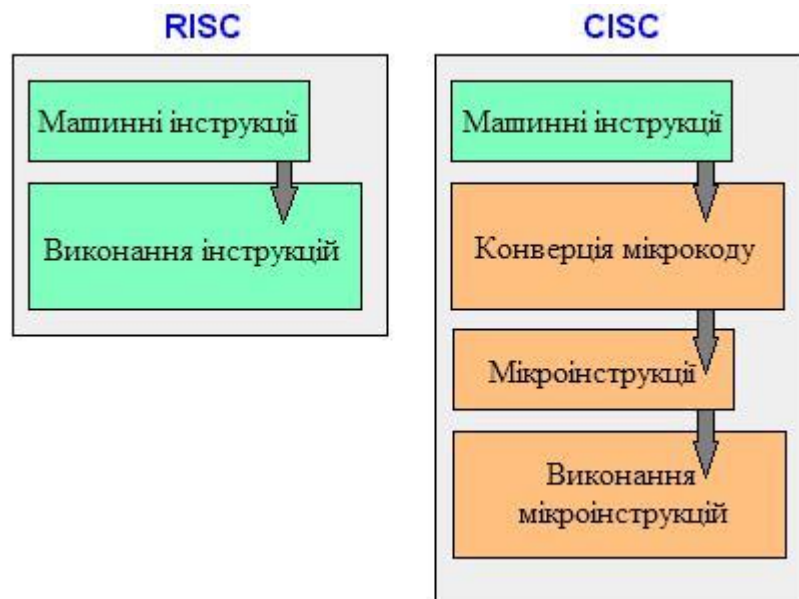


Рис. 1. Виконання інструкцій у RISC та CISC процесорах

З цього впливають чотири основних принципу RISC:

1. Будь-яка операція має бути виконаною за 1 такт незалежно від її типу.
2. Система команд має містити мінімальну кількість команд, що мають найчастіше застосування з однаковою довжиною.
3. Операції обробки даних реалізуються у форматі «регістр-регістр» (операнди обираються з оперативних регістрів процесора й результат записується також у регістр, а обмін між оперативними регістрами й пам'яттю здійснюється за допомогою команд завантаження/запису.
4. Склад команд має бути зручним для компіляції операндів мов висоого рівня.

Отже, характерні особливості RISC – процесорів:

1. Фіксована довжина машинних інструкцій і простий формат команди.
2. Спеціалізовані команди для операцій з пам'яттю: читання або запису. Операції виду «Читання Модифікація Запис» відсутні. Будь-які операції «Зміна» виконуються лише над вмістом регістрів, а результат поміщається тільки в регістр .
3. Велика кількість регістрів загального призначення (32 і більше).
4. Відсутність підтримки операцій виду «Зміна» над укороченими типами даних таких як байт і 16-ти бітне слово. Так, наприклад, система команд DEC Alpha містила лише операції над 64-бітними словами, і вимагала розробки та подальшого виклику процедур для виконання операцій над байтами, 16-ти і 32-ти бітними словами.
5. Відсутність мікропрограм всередині самого процесора. Те, що в CISC - процесорі виконується за допомогою мікропрограм, то в RISC - процесорі виконується як звичайний машинний код, не відрізняється принципово від коду ядра операційної системи та додатків.

Характеристики ARM процесорів

Саме необхідність в процесорі підвищеної потужності, здатному працювати з графічним інтерфейсом користувача, призвела на початку 80-х років минулого сторіччя британську компанію Acorn Computers до думки про необхідність відмови від готових, але малопотужних рішень, пропонованих партнерами MOS Technology і Motorola, і запуску розробки нового власного процесора.

Учасники проекту BBC Micro створили для Acorn мікропроцесор на архітектурі RISC RISC-архітектура пропонувала оптимізацію обчислювального процесу за рахунок реалізації складних функцій не за допомогою єдиної комплексної команди, як це робилося в CISC, а за допомогою набору більш простих команд. При такому підході арифметико-логічний пристрій істотно спрощується, що дозволяє додати в схему процесора більшу кількість регістрів. Збільшення кількості регістрів знижує необхідність частого звернення до повільною оперативної пам'яті.

У фірмі ARM обрали вектор розвитку мікропроцесорів спрямований у бік технологій ASIC і ASSP.

Технологія ASSP (Application-specific standard products) передбачає розробку простих, але в той же час універсальних по застосуванню компонентів - наприклад, апаратних декодерів звуку і відео.

Технологія ASIC (Application-specific integrated circuit) на противагу ASSP передбачає створення інтегральних мікросхем, що спеціалізуються на вирішенні деякого обмеженого кола завдань. До ASIC-рішень можна віднести роутери, мобільні телефони й ігрові консолі.

В основі ASIC-системи лежить процесорне ядро, контролери пам'яті і периферійних пристроїв.

Отже, завдяки такій самодостатності та поєднанню технологій ASIC та ASSP можна за дуже короткий термін можна створити новий пристрій довільної конфігурації, адаптований саме для використання під конкретно визначені задачі

Вперше 32-розрядна архітектура ARM першої версії (ARMv1) була застосовано в процесорі ARM1 і використовувалася як заміна малопотужним CISC-процесорам в комп'ютері BBC. Micro Група завершила розробку зразків під назвою ARM1 у квітні 1985 року, і першу «реальну» робочу систему ARM2 вже в наступному році.

ARM2 архітектура характеризувалася:

- 32- розрядною шиною даних,
- 26-розрядним (64 Мбайт) адресним простором;
- шістнадцятью 32х розрядних регістрів.

ARM2 є найпростішим із використовуваних 32- бітних мікропроцесорів у світі, робота якого забезпечена лише 30 тис. транзисторами (для порівняння : рання модель Motorola 68000 містила близько 70тис. транзисторів). Така простота походила від відсутності мікропрограм (що становить приблизно від однієї чверті до однієї третини процесору 68000), ARM2 не містив кеш-пам'яті. Це призвело до нижчої швидкості виконання, ніж у процесора Intel 80286. Наступний процесор ARM3, був випущений із 4Кбайтою кеш-пам'яттю, що поліпшило показники.

Найуспішнішої реалізації набув процесор ARM7TDMI, який присутній у майже кожному побутовому приладі, так як став основою для сотень мільйонів мікроконтролерів. ARM Holdings розробляє набір інструкцій та архітектуру процесорів , проте не виробляє самих кристалів. Компанія періодично випускає оновлення для своїх ядер.

Еволюція серій процесорів та їх ядра ARM наведений у табл.1.

Таблиця 1 Характеристики ARM процесорів

Серія	Версія архітектур	Ядро	Модернізація	Кеш Кб	f, МГц
ARM1	ARMv1	ARM1	базовий	-	8
ARM2	ARMv2	ARM2	Додана інструкція множення MUL		
	ARMv2a	ARM250	Інтегрований МЕМС (Блок керування пам'яттю), Графічний процесор та процесор вводу-виводу. Архітектура 2a додала SWP і SWPB (своп) інструкції.	-	12
ARM3	ARMv2a	ARM2a	Додано процесорний кеш	4	25
ARM6	ARMv3	ARM60	32 бітна шина даних	-	12
		ARM600	Співпроцесорна шина для FPA10 розрахунків.	4	33
		ARM610	Відсутня співпроцесорна шина	4	20
ARM7	ARMv3	ARM700	-	8	40
		ARM710	-	8	40
		ARM710a	-	8	40
		ARM7100	Інтегрована система на кристалі	8	18
		ARM7500	Інтегрована система на кристалі	4	40
		ARM7500 FE	Інтегрована система на кристалі. Додано FPA та EDO.	4	56
ARM7TD MI	ARMv4T	ARM7TD MI(-S)	Конвеєр з трьох етапів, thumb.	-	16,8
		ARM710T	-	8	40
		ARM720T	-	8	59,8
		ARM740T	-	-	59,8
	ARMv5TEJ	ARM7EJ-S	Конвеєр з 5 етапів, вдосконалені інструкції з обробки цифрових сигналів, Jazelle DBX.	-	59,8
Strong ARM	ARMv4	SA-110	-	16	203
		SA-1110	-	16	233
ARM8	ARMv4	ARM810	Конвеєр з 5 етапів, пам'ять із подвійною пропускнуою шиною	8	72
ARM9 TDMI	ARMv4T	ARM9 TDMI	Конвеєр з 5 етапів	-	180
		ARM920T	-	16	180
		ARM922T	-	8	180
		ARM940T	Блок захисту пам'яті.	4	180
ARM9E	ARMv5TE	ARM946 E-S	Вдосконалені інструкції обробки цифрових сигналів.	Є	220
		ARM966 E-S		-	220

		ARM968 E-S		-	220
	ARMv5TEJ	ARM926 EJ-S	Вдосконалені інструкції обробки цифрових сигналів. Jazelle DBX.	€	220
	ARMv5TE	ARM996 HS	Самотактовий процесор, вдосконалені інструкції обробки цифрових сигналів	-	220
ARM10E	ARMv5TE	ARM1020 E	Конвеєр шести рівнів, вдосконалені інструкції обробки цифрових сигналів, VFP.	32	220
		ARM1022 E	VFP.	16	220
	ARMv5TEJ	ARM1026 EJ-S	Вдосконалені інструкції обробки цифрових сигналів. Jazelle DBX.	€	220
XSCALE	ARMv5TE	80200 IOP310 OP315	-	€	220
		80219	-	€	400/ 600
		IOP321	-	€	600
		IOP33x	-	€	600
		IOP34x	1-2 ядра, прискорення RAID.	32	600
		PXA210	Конвеєр семи рівнів. Прикладний процесор.	32	400
		PXA255	-	32	400
		PXA26x	-	-	400/ 624
		PXA27x	Прикладний процесор.	32	624
		PXA800	-	32	624
		Monahans	-	32	1250
		PXA900	-		
		IXC1100	Процесор панелі керування.		
		IXP2400 IXP2800			
		IXP2850			
		IXP2325 IXP2350			
		IXP42x			
		IXP460 IXP465			
ARM11	ARMv6	ARM1136 J(F)-S	SIMD, Jazelle DBX, (VFP), Конвеєр восьми етапів.	€	532/ 665
	ARMv6T2	ARM1156 T2(F)-S	SIMD, Thumb-2, (VFP), Конвеєр дев'яти етапів.	€	665
	ARMv6KZ	ARM1176 JZ(F)-S	SIMD, Jazelle DBX, (VFP).	€	665
	ARMv6K	ARM11	1-4 ядра SMP, SIMD, Jazelle DBX,	€	665

		MP Core	(VFP).		
Cortex	ARMv7-A	Cortex-A8	Прикладний процесор, VFP, NEON, Jazelle RTC, Thumb-2, Конвеєр з тринадцяти етапів.	€	600/ 1000
		Cortex-A9	Прикладний процесор, VFP, NEON, Jazelle RTC та DBX, Thumb-2, багатократний, суперскалярний конвеєр з восьми етапів, виконання поза порядком.	€	600/ 1000
		Cortex-A9 MPCore	Те, що й Cortex-A9, ядро SMP.	€	600/ 1000
	ARMv7-R	Cortex-R4	Поглиблено-вбудований процесор FPU.	€	
	ARMv7-M	Cortex-M3	Профіль мікроконтролеру, Thumb-2	-	100
	ARMv6-M	Cortex-M0	Профіль мікроконтролеру, Thumb-2 (16-ти бітні команди та BL, MRS, MSR, ISB, DSB, DMB).	-	
		Cortex-M1	Для застосування в FPGA, профіль мікроконтролеру, Thumb-2 (BL, MRS, MSR, ISB, DSB, DMB).	-	170

Процесори CORTEX

На відміну від інших ядер ARM, сімейство Cortex являє собою закінчене процесорне ядро зі стандартним CPU і системною архітектурою. Сімейство Cortex має три основних профіля: профіль A для високопродуктивних додатків, R - для додатків реального часу, M - для бюджетних додатків.

Процесори ARM Cortex-M є сімейством енергоефективних, простий у використанні процесорів, призначених для допомоги розробникам у задоволенні потреб створення нових пристроїв для вирішення сучасних завдань електроніки. Cortex-M мають більше можливостей на відміну від попередніх серій за нижчою ціною, мають можливість підключення до багатьох систем, володіють здатністю використанням повторного коду та підвищення ефективності використання енергії.

Сімейство Cortex-M оптимізовано для використання з дорогими, потужними й чутливими MCU та для інших сигнальних пристроїв задля створення кінцевих додатків, таких як smart вимірювання, пристрої введення/виведення інформації, автомобільних і промислових систем управління, побутової техніки, споживчих товарів і медичних приладів. На рис.2 показаний напрям розвитку сімейства Cortex-M. З цього рисунку видно, що збільшення розмірів кристалу та модернізація його ядра супроводжується зменшенням вартості.

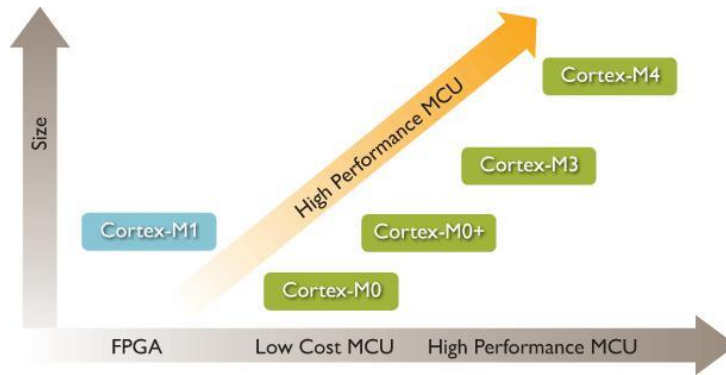


Рис. 2

ARM Cortex Microcontroller Software Interface Standard (CMSIS) є програмним інтерфейсом для роботи з периферійними модулями ядра з використанням мови C при роботі з регістрами. Його використання передбачено у інтегрованих програмних середовищах таких як Keil, CoCo. Детальніше про CMSIS буде розглянуто пізніше.

Серія Cortex Cortex-M0

Процесор ARM Cortex-M0 є найменшим процесором ARM серед усіх доступних. Виключно невелика площа кремнію, низьке енергоспоживання і мінімальний код дозволяє розробникам досягти продуктивності 32-ти розрядного за ціною 8-ми бітного. Завдяки ultra-low gate count особливості процесор Cortex-M0 часто використовується у аналогових і змішаних сигнальних пристроях. Структурна схема зображена на рис 3.

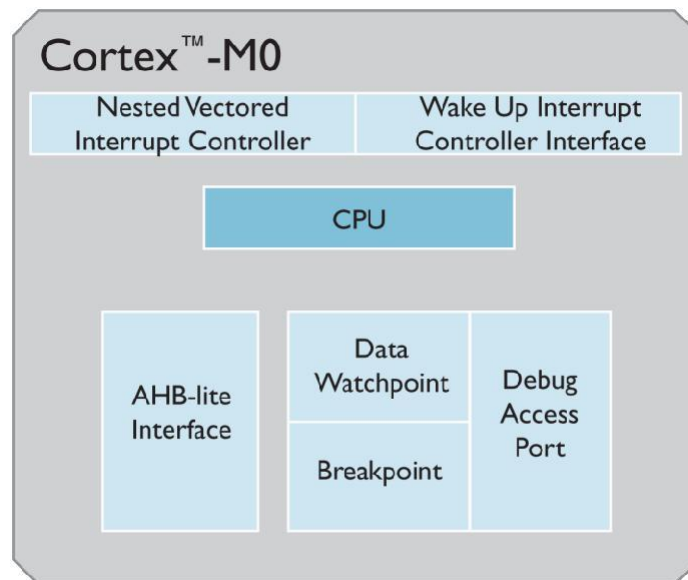


Рис. 3 Структурна схема Cortex-M0

Відповідно до рисунку, процесор Cortex-M0 складається з наступних блоків:

- NVIC контролер;

- WVIC інтерфейс;
- Ядро;
- АНВ інтерфейс;
- Debug пристрій.

Спеціалізація Cortex-M0 процесора у пристроях, де необхідна найбільша енергоефективність. На мінімальних налаштуваннях споживання енергії встановлено на рівні 16 мкВт/МГц.

Швидкодія процесора пов'язана з наявністю всього 56 інструкцій. Завдяки архітектурі Cortex-M0 можливо оперувати інструкціями за допомогою мови Cі. Є можливість достатньо просто порахувати час виконання кожної команди.

Cortex-M0+

Відмінністю від Cortex-M0, є додавання до структури схеми наступних блоків (рис 4..) :

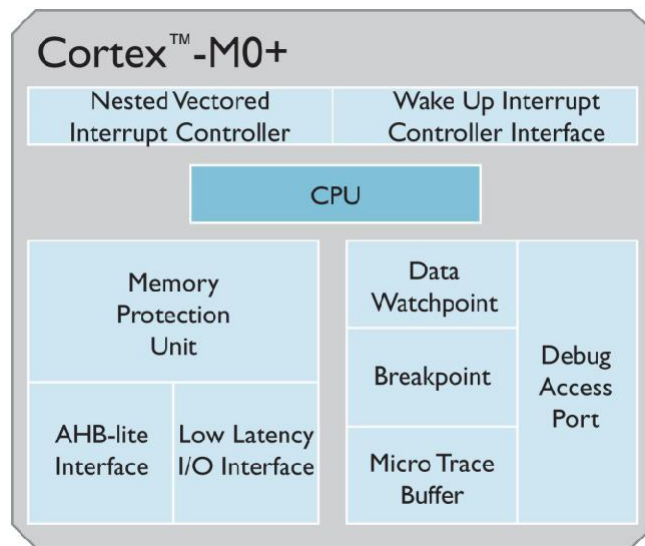


Рис. 4. Структурна схема **Cortex-M0+**

- Блок захисту пам'яті;
- швидкодіючий інтерфейс введення/виведення;
- Буфер мікротрасування у блоці відладки.

Незважаючи на додавання нових елементів, енергоспоживання вдалося зменшити на 6,2 мкВт/МГц і складає 9,8 мкВт/МГц.

Cortex-M1

Процесор Cortex-M1 є першим ARM процесором, який був спроектований спеціально для впровадження до FPGA (Field-Programmable Gate Array). Більшість FPGA пристроїв містить процесор Cortex-M1, що дає змогу широкого використання сучасних інструментів FPGA для оптимальної розробки. Процесор Cortex-M1 дозволяє OEM-виробникам досягти значної економії коштів за рахунок раціоналізації програмного забезпечення.

Основні блоки даного процесора показані на рис. 5.

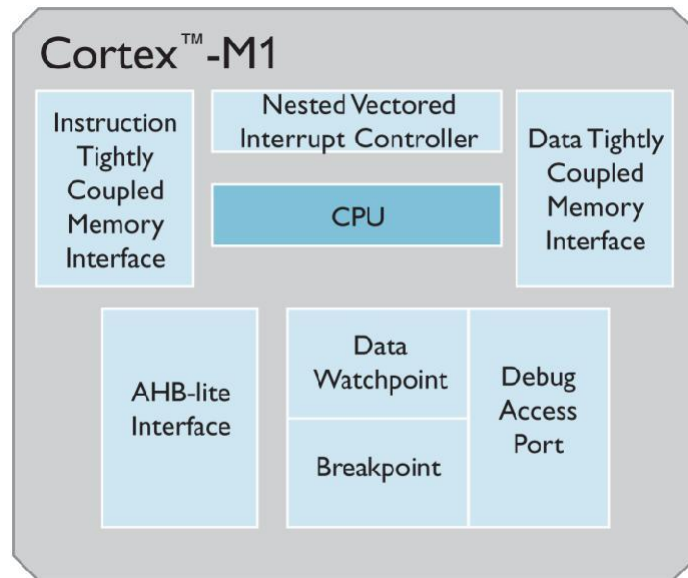


Рис. 5. Структурна схема Cortex-M1

Переваги використання ARM Cortex-M1 в FPGA:

- Стандартна архітектура процесора;
- незалежність від постачальника – даний процесор підтримує всіх FPGA виробників;
- проста міграція шляху з FPGA до ASIC;
- проста міграція до новіших FPGA пристроїв.

Інші області застосування: засоби комунікації, трансляції; автомобілі, військова техніка, повітряна техніка тощо.

Cortex-M3

Процесор ARM Cortex-M3 є 32-х бітним процесором для додатків, яким необхідна точна real-time інтеграція. Використовується розробниками у широкому колі пристроїв, таких як мікроконтролери, автоматизовані системи, промислові системи керування, бездротовий зв'язок, сенсори тощо. Процесор забезпечує високу обчислювальну продуктивність і негайну реакцію системи на певні події маючи при цьому низьке споживання енергії.

Налаштування Cortex-M3 не викликає складностей тим самим надає широкий спектр для застосування у пристроях, які вимагають захисту пам'яті та складного трасування та які потребують мінімальної площі друкованої плати.

Структурні блоки, з яких складається Cortex-M3 зображені на рис.6

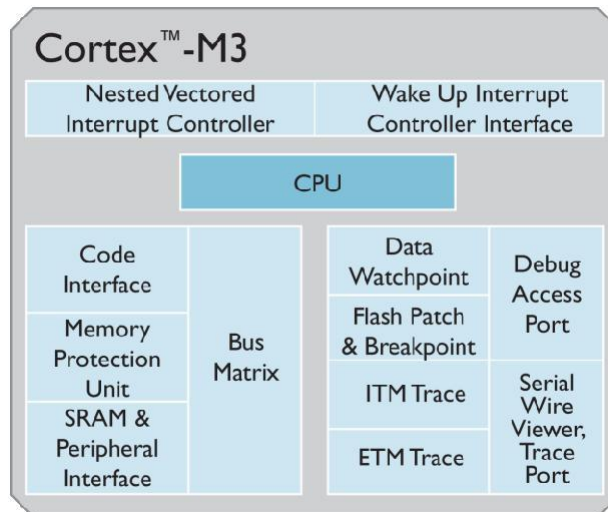


Рис. 6. Структурна схема Cortex-M3

У порівнянні з попередніми процесорами Cortex-M, до Cortex-M3 входять:

- Шинна матриця, яка складається з декількох шин;
- блок пам'яті SRAM та периферійного інтерфейсу;
- інтерфейс для зручності написання коду;
- спеціальний порт для трасування й відладки.

Найширше застосування Cortex-M3 знайшов у мікроконтролерних системах завдяки своїй гнучкості в налаштуваннях, компактності коду (застосовано технологію Thumb-2 інструкцій, що дозволяє виконувати складні інструкції заміною на більш прості) та енергоефективності. У даному процесорі присутні функції сплячого та активного режиму, який також має низьке споживання енергії. Процесор містить NVIC, що підтримує налаштування до 240 переривань та модуль USB OTG.

Cortex-M4

Сучасною серією Cortex-M процесорів є процесор Cortex-M4. Він спеціально розроблений для задоволення потреб ринку у пристроях з обробкою сигналів управління, а саме цифрових, маючи при цьому високу продуктивність за низьким споживанням енергії, вигідну ціну. Відповідно до цього ARM розробило Cortex-M4 для ефективного використання у пристроях керування двигуном, в автомобілях, керування живленням, відтворення звукової та відео інформації.

Фактично Cortex-M3 та Cortex-M4 мають різницю лише в ядрі (рис. 2.7.), тому більшість переваг Cortex-M3 зберігаються й у Cortex-M4.

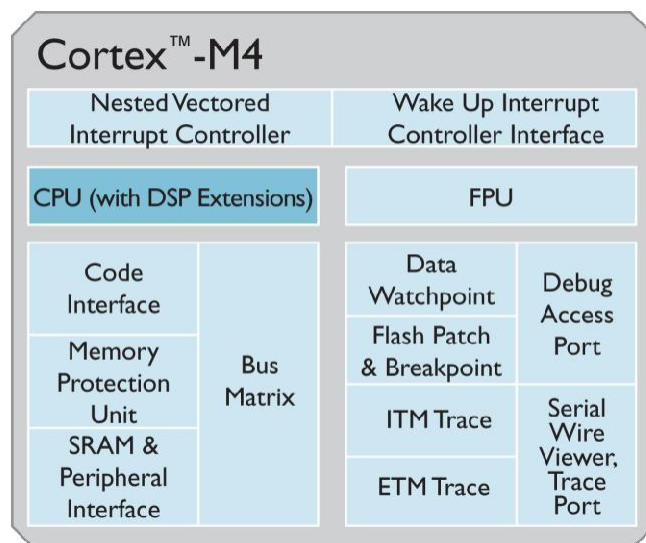


Рис. 7. Структурна схема **Cortex-M4**

Cortex-M4 має CPU із модулем DSP (Digital Signal Processing) та співпроцесор FPU (Floating Point Unit). DSP дає можливість оброблювати цифрові сигнали, а FPU виконувати точні та швидкі обчислення чисел із плаваючою комою. Оптимізована робота арифметики. SIMD. Відповідно до цього Cortex-M4 спеціалізується на пристроях із цифровою обробкою інформації.

Мікроконтролер STM32F407VG

Нова серія мікроконтролерів STM32F4 є розширенням платформи STM32 заснованим на останній версії ядра ARM Cortex-M4.

У новій серії STM32 F4 додано DSP інструкції, що виконуються за один такт, що покращують обчислювальну здатність для особливо вимогливих в цьому плані пристроїв, таких як медичне обладнання, управління двигунами і охоронне устаткування. Забезпечуючи апаратну (повний збіг пінів) і програмну сумісність з серією STM32 F2, і в той же час, маючи більший обсяг SRAM, підвищену продуктивність і кращу завадостійкість периферії, серія F4 дозволить розробникам поліпшити кінцевий продукт, якщо їм необхідно більше обсягу пам'яті, продуктивності або особливостей периферії.

STM32F407 має наступні переваги перед мікроконтролерами цієї серії: розширена периферія, на додаток до периферії STM32F405 доданий другий USB-OTG інтерфейс, інтегрований Ethernet MAC 10/100 з підтримкою MII і RMII, від 8 до 14-ти розрядний інтерфейс камери, що дозволяє зробити з'єднання з КМОП-камерами при роботі на швидкості до 67.2 Мбайт/с. Мікроконтролери STM32F407 доступні в чотирьох типах корпусів - LQFP100, LQFP144, LQFP / BGA176, і Flash-пам'яттю від 512 Кбайт до 1 Мбайта.

Структурна схема ARM Cortex-M4 наведена на рис.8.

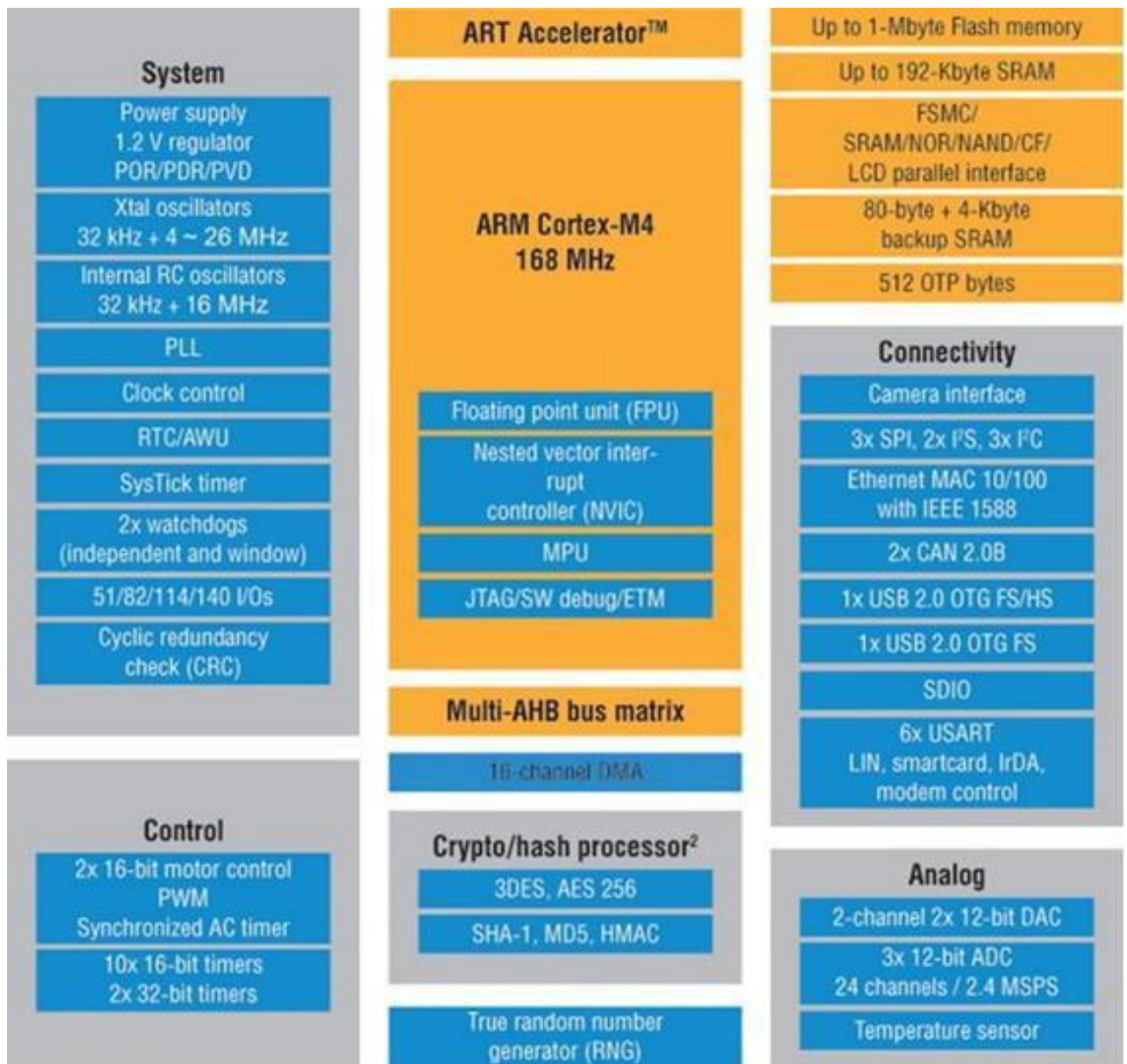


Рис. 8. Структурна схема мікроконтролера STM32F407VG

Схема містить

Блок ядра (ARM Cortex-M4 168 MHz):

Ядро ARM 32-bit Cortex-M4 CPU;

Частота тактування 168 МГц, 210 DMIPS / 1.25 DMIPS / МГц
(Dhrystone 2.1);

Підтримка DSP-інструкцій

Блок ART прискорювача (ART Accelerator);

Блок високопродуктивної АНВ-матриці шин (Multi-AHB bus matrix)

Блок пам'яті (Memory):

До 1 МБайт Flash-пам'яті;

До 196 кбайт SRAM-пам'яті;

Контролер SDIO (карти SD, SDIO, MMC, CE-ATA);

FSMC-контролер (Compact Flash, SRAM, PSRAM, NOR, NAND і LCD 8080/6800);

Системний блок (System):

Напруга живлення 1,8 ... 3,6 (POR, PDR, PVD і BOR);

Внутрішні RC-генератори на 16МГц і 32кГц (для RTC);

Зовнішнє джерело тактування 4 ... 26МГц і для RTC -

32,768кГц; Апаратне обчислення CRC, 96-бітний унікальний

ID; Зовнішній осцилятор 32kHz +16 MHz Xtal осцилятори

32kHz

Регулятор POR/PDR/PVD

51/82/114/140 I/Os

Clock control

Блок роботи з аналоговими сигналами (Analog):

Три 12-бітних АЦП на 24 входних каналу (швидкість до 7,2 мегасемплів, температурний датчик);

Два 12-бітових ЦАП;

Блок DMA-контролера на 16 потоків з підтримкою пакетної передачі (16-channelDMA);**Блок управління (Control):**

17 таймерів (16 і 32 розрядні);

Два сторожових таймера (WDG і IWDG);

мікроконтролер STM32F407VG

Блок комунікації (Connectivity)

Комунікаційні інтерфейси: I2C, USART (ISO 7816, LIN, IrDA), SPI, I2S;
CAN (2,0 В Active);

USB 2.0 FS / HS OTG;

10/100 Ethernet MAC (IEEE 1588v2, MII / RMII);

Інтерфейс цифрової камери (8/10/12/14-бітові

режими); Апаратний генератор випадкових чисел;

Блок криптопроцесора (Crypto/hash processor)

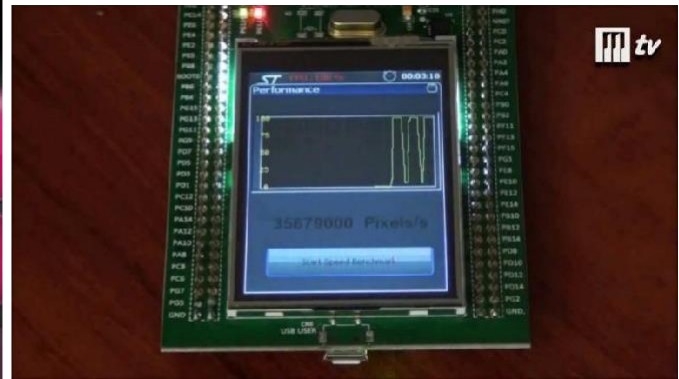
Модуль шифрування AES 128, 192, 256, Triple DES, HASH (MD5, SHA-1), HMAC;

Розширений температурний діапазон $-40 \dots 105 \text{ }^\circ\text{C}$

Зовнішній вигляд STM32F407VG та STM32F407VG з TFT-драйвером наведено на рис. 9 а та б.



а



б

Рис. 9. Зовнішній вигляд STM32F407VG (а) та STM32F407VG з TFT-драйвером (б)