

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-1-2024
	Екземпляр № 1	Арк 17 / 1

ЗАТВЕРДЖЕНО

Науково-методичною радою
Державного університету
«Житомирська політехніка»

протокол від ___ __ 20__ р. № ___

МЕТОДИЧНІ РЕКОМЕНДАЦІЇ для самостійної роботи з вибіркової навчальної дисципліни фахової підготовки «Цифрова техніка та ПЛІС»

для здобувачів вищої освіти освітнього ступеня «бакалавр»

Рекомендовано на засіданні
кафедри комп'ютерних технологій
у медицині та телекомунікаціях
26 серпня 2024 р., протокол №8

Розробник: к.т.н., доцент кафедри комп'ютерних технологій у медицині та
телекомунікаціях ЦИПОРЕНКО Віталій

Житомир
2024

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-1-2024
	Екземпляр № 1	Арк 17 / 2

ЗМІСТ

Вступ.....	3
Принцип роботи та побудова цифрової елементної бази.....	[3]
Методи мінімізації логічних функцій.....	[1,2]
Синтез цифрових пристроїв. Побудова перетворювачів кодів. Виробництво цифрової елементної бази та пристроїв.....	[1,2,5]
Проектування ПЛІС в середовищах Xilinx Vivado. Мова проектування апаратури Verilog.....	[3,4]
Синтез логічних схем в ПЛІС в графічному режимі з використанням САПР Altera QUARTUS II.....	[4]
Синтез логічних схем в ПЛІС мовою Verilog з використанням САПР Altera QUARTUS II.....	[4]
Синтез логічних схем в ПЛІС мовою VHDL з використанням САПР Altera QUARTUS II.....	[3]
Література	3
Тести з предмету	4

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-1-2024
	Екземпляр № 1	Арк 17 / 3

Вступ

Метою навчальної дисципліни є освоєння студентами теоретичних основ функціонування та побудови сучасної цифрової елементної бази, розробки цифрових засобів радіотехнічних та телекомунікаційних систем на ПЛІС та їх програмування.

Завданнями вивчення навчальної дисципліни є:

- Навчитись використовувати базові методи, способи та засоби отримання, передавання, обробки та зберігання інформації;
- Навчитись розробці в галузі обчислювальної і мікропроцесорної техніки та програмування, програмних засобів для розв’язання спеціалізованих задач та практичних проблем у галузі професійної діяльності;
- Оволодіти вмінням проектувати, в т.ч. схемотехнічно нові (модернізувати існуючі) елементи (модулі, блоки, вузли) телекомунікаційних та радіотехнічних систем, систем телевізійного й радіомовлення тощо.

Основна література


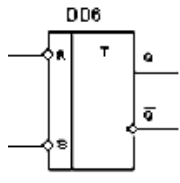
1. Цифрова схемотехніка. Навчальний посібник./ М.Г. Лорія, П.Й. Єлісеєв, О.Б. Целіщев. – Северодонецьк: Вид-во Східноукр. нац. ун-ту імені Володимира Даля, 2016. – 280 с., 112 іл., 9 табл., 30 бібліогр. назв.
2. Мірошник М. А., Клименко Л. А., Корольова Я. Ю. Технології та автоматизація проектування цифрових пристроїв складних комп’ютерних систем на ПЛІС: Навч. посібник. – Харків: УкрДУЗТ, 2021. – 220 с.
3. Основи та методи цифрової обробки сигналів: від теорії до практики: навч. посібник / Ушенко Ю.О., М.С. Гавриляк, М.В. Талах, В.В. Дворжак. – Чернівці : Чернівецький нац. ун-т ім. Ю. Федьковича. – 2021. – 308 с.
4. Лахно В.А., Гусєв Б.С., Смолій В.В., Місюра М.Д., Касаткін Д.Ю. Технології проектування комп’ютерних систем (частина 1) – К.: НУБіП України, 2019. – 205 с.
5. Alessio S.M. Digital Signal Processing and Spectral Analysis for Scientists, 1-st Edition - Switzerland: Springer Cham, 2016. – 924p.

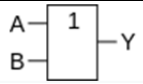
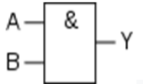
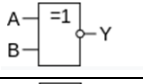
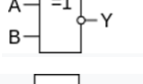
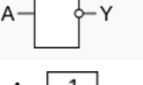

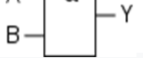
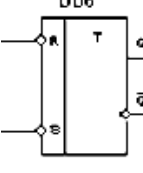
Інформаційні ресурси в Інтернеті

1. Файли дисципліни: <https://learn.ztu.edu.ua/course/view.php?id=6043>

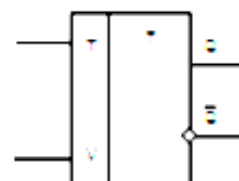
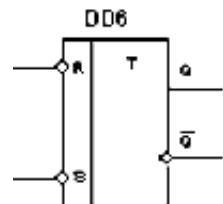
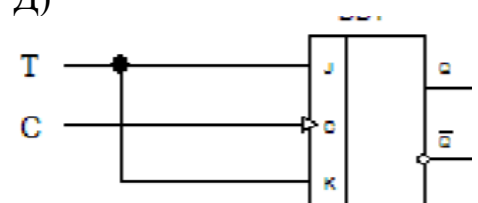
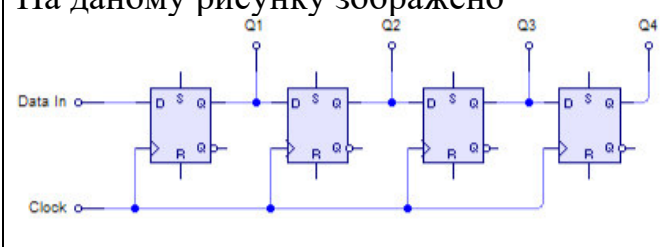
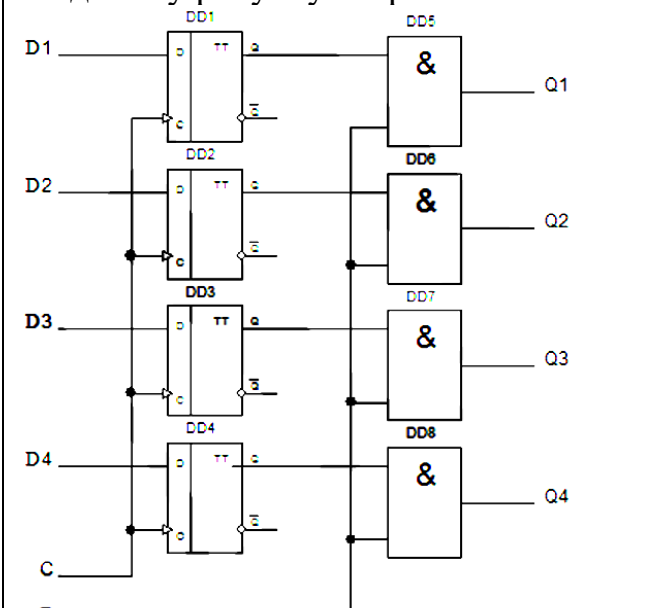
Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-1-2024
	Екземпляр № 1	Арк 17 / 4

Тести з предмету

№ п/п	Текст завдання	Варіанти відповідей
1.	Число 11 у двійковій системі зчислення дорівнює	А) 20200 Б) 1110 В) 1011 Г) ВВ Д) 22
2.	Число 5A у двійковій системі зчислення дорівнює	А) 01011010 Б) 02022022 В) 12122121 Г) 510 Д) 2021
3.	Число 6 у вісімковій системі зчислення дорівнює	А) 8 Б) 0110 В) 6 Г) 08 Д) 80
4.	При арифметичному множенні двійкових чисел $1001 * 1$ дорівнює	А) 1 Б) 9 В) 1001 Г) 0 Д) 10011
5.	Постійна напруга цифрової одиниці може бути, Вольт	А) 3 Б) 4 В) 0 Г) 1 Д) -5
6.	Цифрова елементна база працює згідно з	А. Арифметикою Б. Алгеброю логіки В. Геометрією Г. Математикою Д. Раціональною арифметикою
7.	Умовне графічне позначення повторювача	А.  Б. 

		<p>В. </p> <p>Г. </p> <p>Д. </p>
8.	Умовне графічне позначення елемента «Виключне Або- НЕ»	<p>А. </p> <p>Б. </p> <p>В. </p> <p>Г. </p> <p>Д. </p>
9.	Який з тригерів має один інформаційний вхід	<p>А) Т</p> <p>Б) RS</p> <p>В) JK</p> <p>Г) PLM</p> <p>Д) D</p>
10.	Який з двохходових тригерів не має заборонених комбінацій?	<p>А) Т</p> <p>Б) D</p> <p>В) RS</p> <p>Г) В</p> <p>Д) JK</p>
11.	Постійна напруга цифрового нуля може бути, Вольт	<p>А) 1.6</p> <p>Б) 2</p> <p>В) 4</p> <p>Г) -1</p> <p>Д) 0</p>
12.	Як конструктивно реалізується послідовна шина на відстань до 100 метрів?	<p>А) Простий кабель</p> <p>Б) Круглий кабель</p> <p>В) Коаксіальний кабель</p> <p>Г) Волоконно-оптичний кабель</p> <p>Д) телефонний канал</p> <p>Д. Однонапрявлена.</p>

13.	Умовне графічне позначення RS - тригера	<p>А) Б)</p> <p>В) Г)</p> <p>Д)</p>
14.	Закон виключеного третього алгебри логіки, це	<p>А) $1+0=1$</p> <p>Б) $a+a=a$</p> <p>В) $a+(\text{не } a) = 1$</p> <p>Г) $1+1=1$</p> <p>Д) $a*a=a$</p>
15.	Закон універсальної множини алгебри логіки, це	<p>А) $1+0=1$</p> <p>Б) $a+a=a$</p> <p>В) $1+a=1$</p> <p>Г) $1*0=0$</p> <p>Д) $a*a=a$</p>
16.	Логічне протиріччя алгебри логіки, це	<p>А) $1+0=1$</p> <p>Б) $a+a=a$</p> <p>В) $1+a=1$</p> <p>Г) $a*(\text{не } a) = 0$</p> <p>Д) $a*a=a$</p>

<p>17. Умовне графічне позначення JK - тригера</p>	<p>А) </p> <p>Б) </p> <p>В) Стьйкість, універсальність, точність</p> <p>Д) </p>	<p>А) послідовний реєстр зсуву з паралельним виходом.</p> <p>Б) 4-х розрядний дешифратор.</p> <p>В) паралельний реєстр.</p> <p>Г) лічильник.</p> <p>Д) D – тригер на 4 розряди.</p>
<p>18. На даному рисунку зображено</p>		<p>А) послідовний реєстр зсуву з паралельним виходом.</p> <p>Б) 4-х розрядний дешифратор.</p> <p>В) паралельний реєстр.</p> <p>Г) лічильник.</p> <p>Д) D – тригер на 4 розряди.</p>
<p>19. На даному рисунку зображено</p>		<p>А) послідовний реєстр зсуву з паралельним виходом.</p> <p>Б) 4-х розрядний шифратор.</p> <p>В) лічильник.</p> <p>Г) паралельний реєстр на тактованих D – тригерах.</p> <p>Д) D – тригер на 4 розряди.</p>

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-1-2024
	Екземпляр № 1	Арк 17 / 8

20.	Які є типи лічильників	А. Прості, складні. Б. Хаотичні, синхронні. В. Підсумовуючі, піднімальні, реверсивні. Г. Періодичні, неперіодичні. Д. Цифрові, аналогові, комбіновані.															
21.	Скільки основних варіантів реалізації алгоритмів функціонування цифровими пристроями	А) 1 Б) 2 В) 3 Г) 4 Д) 5															
22.	Визначте основну перевагу апаратного методу реалізації алгоритму.	А) Висока точність Б) Швидкодія В) Низька ціна Г) Гнучкість Д) Малий об'єм															
23.	Визначте основний недолік програмного методу реалізації алгоритму функціонування	А) Низька точність Б) Низька швидкодія В) Складність реалізації Г) Великий об'єм Д) Можливість збудження															
24.	Які цифрові елементи є базовими?	А) процесор, АЦП Б) тригер, мультиплексор В) І, Не, або. Г) мікроконтролер, процесор, блок живлення Д) мікросбірка, ВІС															
25.	Запам'ятовуючі пристрої цифрової схемотехніки за функціональними ознаками можна поділити на:	А) Флеш, постійні Б) ВІС, НВІС, малої інтеграції В) послідовні, паралельні. Г) НОЗП, ОЗП, ПЗП, ППЗП Д) ОЗП, ПЗП, Flash, МОН															
26.	Який з логічних елементів має наступну таблицю істинності: <table border="1" data-bbox="354 1771 746 1984"> <thead> <tr> <th>А</th> <th>В</th> <th>А∧В</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	А	В	А∧В	0	0	0	0	1	0	1	0	0	1	1	1	А) Or Б) & В) NAND Г) Inverter Д) Nor
А	В	А∧В															
0	0	0															
0	1	0															
1	0	0															
1	1	1															
27.	Який з логічних елементів має наступну таблицю істинності:	А) Виключне «Або» Б) Виключне «Або-Не»															

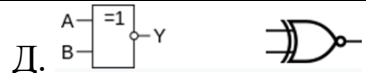

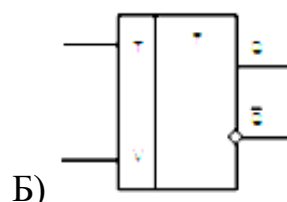
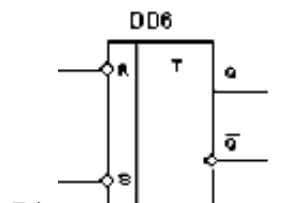
Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-1-2024
	Екземпляр № 1	Арк 17 / 9

	<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>A∨B</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	A∨B	0	0	0	0	1	1	1	0	1	1	1	1	<p>В) «Або» Г) «І-Не» Д) «Не»</p>
A	B	A∨B															
0	0	0															
0	1	1															
1	0	1															
1	1	1															
28.	<p>Який з логічних елементів має наступну таблицю істинності:</p> <table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>A∧B</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	A∧B	0	0	0	0	1	0	1	0	0	1	1	1	<p>А) Виключне «Або» Б) «І» В) «Не» Г) Або Д) Повторювач</p>
A	B	A∧B															
0	0	0															
0	1	0															
1	0	0															
1	1	1															
29.	<p>Який з тригерів має наступну таблицю істинності:</p> <table border="1"> <tbody> <tr> <td>0</td> <td>0</td> <td>Q^n</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>$\overline{Q^n}$</td> </tr> </tbody> </table>	0	0	Q^n	0	1	0	1	0	1	1	1	$\overline{Q^n}$	<p>А) MUX Б) JK В) RS Г) DV Д) T</p>			
0	0	Q^n															
0	1	0															
1	0	1															
1	1	$\overline{Q^n}$															
30.	<p>Як зробити D тригер з JK.</p>	<p>А) Вхід J через суматор підключити до K входу. Б) Входи J та K з'єднати в D. В) Вхід J через інвертор підключити до K входу. Г) З'єднати J та D входи в один. Д) З'єднати J та C входи в один.</p>															
31.	<p>Які є методи мінімізації логічних функцій?</p>	<p>А) Мінтермів, макстермів. Б) ДДНФ, ДКНФ. В) ДДНФ, ДКНФ, аналітичний. Г) ДДНФ, ДКНФ, карт Карно. Д) карт Карно, розрахунковий, Куайна – Мак-Класкі.</p>															
32.	<p>Яка схема синтезується за мінімізованим виразом для заданої таблиці істинності.</p>	<p>А) Структурна. Б) Схема електрична принципова. В) Блок-схема алгоритму. Г) Функціональна.</p>															

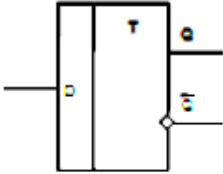


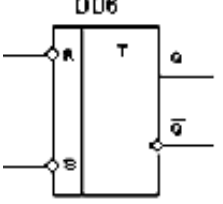
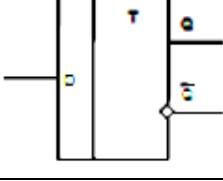
		Д) ДДНФ цифрова.																																																												
33.	<p>Який з цифрових елементів має наступну таблицю істинності:</p> <table border="1"> <thead> <tr> <th colspan="2">Адреса</th> <th colspan="4">Виходи</th> </tr> <tr> <th>A</th> <th>B</th> <th>F0</th> <th>F1</th> <th>F2</th> <th>F3</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> </tr> </tbody> </table>	Адреса		Виходи				A	B	F0	F1	F2	F3	0	0	0	0	0	0	0	1	0	0	0	0	1	0	0	0	0	0	1	1	0	0	0	0	<p>А) RAM. Б) DC. В) CPU 4. Г) DMUX 1-4. Д) MUX 1-4.</p>																								
Адреса		Виходи																																																												
A	B	F0	F1	F2	F3																																																									
0	0	0	0	0	0																																																									
0	1	0	0	0	0																																																									
1	0	0	0	0	0																																																									
1	1	0	0	0	0																																																									
34.	<p>Який з цифрових елементів має наступне УГП.</p>	<p>А) Дешифратор. Б) Мультиплексор. В) Шифратор. Г) Процесор. Д) Цифровий конвертер.</p>																																																												
35.	<p>Який з цифрових елементів має наступну таблицю істинності:</p> <table border="1"> <thead> <tr> <th>Входи</th> <th colspan="4">Виходи</th> </tr> <tr> <th>Xi</th> <th>F4</th> <th>F3</th> <th>F2</th> <th>F1</th> </tr> </thead> <tbody> <tr> <td>X0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>X1</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>X2</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>X3</td> <td>0</td> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>X4</td> <td>0</td> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>X5</td> <td>0</td> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>X6</td> <td>0</td> <td>1</td> <td>1</td> <td>0</td> </tr> <tr> <td>X7</td> <td>0</td> <td>1</td> <td>1</td> <td>1</td> </tr> <tr> <td>X8</td> <td>1</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>X9</td> <td>1</td> <td>0</td> <td>0</td> <td>1</td> </tr> </tbody> </table>	Входи	Виходи				Xi	F4	F3	F2	F1	X0	0	0	0	0	X1	0	0	0	1	X2	0	0	1	0	X3	0	0	1	1	X4	0	1	0	0	X5	0	1	0	1	X6	0	1	1	0	X7	0	1	1	1	X8	1	0	0	0	X9	1	0	0	1	<p>А) 4-х розрядний дешифратор. Б) 4-х розрядний шифратор. В) 9-розрядний шифратор. Г) 9-входовий мультиплексор. Д) 10-розрядний шифратор.</p>
Входи	Виходи																																																													
Xi	F4	F3	F2	F1																																																										
X0	0	0	0	0																																																										
X1	0	0	0	1																																																										
X2	0	0	1	0																																																										
X3	0	0	1	1																																																										
X4	0	1	0	0																																																										
X5	0	1	0	1																																																										
X6	0	1	1	0																																																										
X7	0	1	1	1																																																										
X8	1	0	0	0																																																										
X9	1	0	0	1																																																										
36.	Число 15 у шістнадцятковій системі зчислення дорівнює	<p>А) 15 Б) 1111 В) 5F Г) F Д) 16</p>																																																												
37.	Число EF у двійковій системі зчислення дорівнює	<p>А) 11101111 Б) 22212222 В) 255 Г) 239 Д) 1011</p>																																																												
38.	При арифметичному додаванні двійкових чисел 1+1 дорівнює	<p>А) 10 Б) 10</p>																																																												

		В) 1 Г) 2 Д) 20
39.	Постійна напруга цифрового нуля може бути, Вольт	А) 1 Б) 2 В) 4 Г) -1 Д) 5
40.	Часова діаграма цифрового двійкового сигналу має вигляд	А. горизонтальна лінія Б. пила В. прямокутного сигналу Г. сіносоїда Д. 10101000
41.	Умовне графічне позначення елемента «І»	<p>А. </p> <p>Б. </p> <p>В. </p> <p>Г. </p> <p>Д. </p>
42.	Умовне графічне позначення елемента «Або»	<p>А. </p> <p>Б. </p> <p>В. </p> <p>Г. </p> <p>Д. </p>
43.	Умовне графічне позначення елемента «НЕ»	<p>А. </p> <p>Б. </p> <p>В. </p> <p>Г. </p>

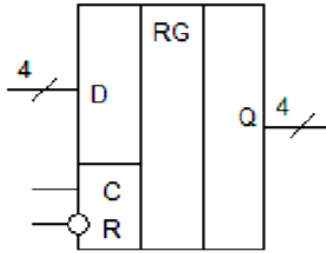
Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-1-2024
	Екземпляр № 1	Арк 17 / 12

		 <p>Д.</p>
44.	Який з тригерів має заборонену комбінацію?	<p>А) Т</p> <p>Б) JK</p> <p>В) RS</p> <p>Г) PLM</p> <p>Д) D</p>
45.	Який з тригерів змінює свій стан на протилежний за тактуючим імпульсом?	<p>А) Т</p> <p>Б) RS</p> <p>В) D</p> <p>Г) В</p> <p>Д) JK</p>
46.	Постійна напруга цифрової одиниці може бути, Вольт	<p>А) 3</p> <p>Б) 3.5</p> <p>В) 0</p> <p>Г) 1</p> <p>Д) -4</p>
47.	Яка основна складова в структурі тригерів	<p>А) Елемент І</p> <p>Б) Інвертор</p> <p>В) Бістабільна комірка</p> <p>Г) Елемент Або</p> <p>Д) регістр</p>
48.	Умовне графічне позначення D - тригера	<p>А)</p>  <p>Б)</p>  <p>В)</p>  <p>Г) Стійкість, універсальність, точність</p>

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-1-2024
	Екземпляр № 1	Арк 17 / 13

		
49.	Які цифрові елементи є базовими в цифровій схемотехніці?	<p>Д)</p> <p>А) Резистор, конденсатор. Б) І, тригер, мультиплексор. В) Зберігає два операнди. Г) І, Або, Не. Д) Процесор, оперативна пам'ять.</p>
50.	Закон повторення алгебри логіки, це	<p>А) $1+0=1$ Б) $a+a=a$ В) $1+a=1$ Г) $1*0=0$ Д) $a*a=a$</p>
51.	Умовне графічне позначення Т - тригера	<p>А)</p>  <p>Б)</p>  <p>В)</p>  <p>Г) Стійкість, універсальність, точність</p> <p>Д)</p> 
52.	Регістр – це	<p>А) Пристрій послідовного типу, призначений для підрахунку числа входних імпульсів. Б) Пристрій послідовного типу, з</p>

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-1-2024
	Екземпляр № 1	Арк 17 / 14

		<p>двома стійкими станами, призначений для запису і зберігання інформації.</p> <p>В) Послідовний або паралельний логічний пристрій, який виконує функцію приймання, запам'ятовування і передавання інформації.</p> <p>Г) схема, в якій певна мінімальна кількість вхідних змінних повинна дорівнювати «1», щоб на виході була «1».</p> <p>Д) постійний запам'ятовуючий пристрій.</p>
53.	<p>На даному рисунку зображено</p> 	<p>А) послідовний регістр зсуву з паралельним виходом.</p> <p>Б) 4-х розрядний дешифратор.</p> <p>В) лічильник.</p> <p>Г) паралельний регістр.</p> <p>Д) D – тригер на 4 розряди.</p>
54.	Який пристрій є також лічильником, що рахує до двох.	<p>А. Елемент «Або».</p> <p>Б. Елемент «І».</p> <p>В. D-тригер..</p> <p>Г. T-тригер.</p> <p>Д. Мультиплексор.</p>
55.	З яких елементів будують лічильники.	<p>А. 3 таймерів.</p> <p>Б. 3 тригерів.</p> <p>В. 3 кварцевих генераторів.</p> <p>Г. 3 АЦП.</p> <p>Д. Усі відповіді вірні.</p>
56.	Визначте сутність апаратного методу реалізації алгоритму цифровими пристроями	<p>А) Здійснюється згідно програми</p> <p>Б) Кожна операція реалізується відповідним пристроєм.</p> <p>В) Реалізується на ЕОМ</p> <p>Г) Реалізується на мікропроцесорі</p> <p>Д) Реалізується на мікроконтролері</p>
57.	Визначте основний недолік апаратного методу реалізації	<p>А) Низька точність</p> <p>Б) Низька швидкодія</p>

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-1-2024
	Екземпляр № 1	Арк 17 / 15

	алгоритму	В) Складність реалізації Г) Великий об'єм Д) Можливість збудження
58.	Визначте сутність програмного методу реалізації алгоритму функціонування	А) Реалізується на мікропроцесорі Б) Реалізується на мікроконтролері В) Кожна операція реалізується відповідним пристроєм Г) Реалізується згідно програми ЕОМ Д) Реалізується виконавчим механізмом
59.	Визначте основну перевагу програмного методу реалізації алгоритму функціонування.	А) Точність Б) Швидкодія В) Гнучкість Г) Стабільність Д) Надійність
60.	Визначте метод реалізації алгоритму на цифрових базових елементах.	А) Програмний Б) Апаратурно-програмний В) Алгоритмічний Г) Просторовий Д) Апаратурний
61.	Які цифрові елементи є базовими?	А) процесор, АЦП Б) тригер, мультиплексор В) І, Не, або. Г) мікроконтролер, процесор, блок живлення Д) мікросбірка, ВІС
62.	Запам'ятовуючі пристрої цифрової схемотехніки мають наступні основні параметри	А) ціна, розмір, швидкодія Б) тактова частота, тепловиділення, ціна. В) тактова частота, тепловиділення, розмір технологічного процесу Г) ціна, якість Д) Інформаційна ємність, питома потужність, швидкодія.
63.	Який з логічних елементів має наступну	А) Виключне «Або»

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-1-2024
	Екземпляр № 1	Арк 17 / 16

	таблицю істинності: <table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>F(AВ)</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	A	B	F(AВ)	0	0	1	0	1	0	1	0	0	1	1	1	Б) «І-Не» В) Виключне «Або-Не» Г) «Або» Д) «Не»
A	B	F(AВ)															
0	0	1															
0	1	0															
1	0	0															
1	1	1															
64.	Який з логічних елементів має наступну таблицю істинності: <table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>A→B</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	A	B	A→B	0	0	0	1	0	1	0	1	1	1	1	0	А) Виключне «Або» Б) «Або» В) «Не» Г) «Або-Не» Д) «І-Не»
A	B	A→B															
0	0	0															
1	0	1															
0	1	1															
1	1	0															
65.	Який з тригерів має наступну таблицю істинності: <table border="1"> <thead> <tr> <th>?</th> <th>Qⁿ</th> <th>Qⁿ⁺¹</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	?	Q ⁿ	Q ⁿ⁺¹	0	0	0	1	0	1	0	1	0	1	1	1	А) RS Б) JK В) CPU Г) T Д) D.
?	Q ⁿ	Q ⁿ⁺¹															
0	0	0															
1	0	1															
0	1	0															
1	1	1															
66.	Як зробити T тригер з JK.	А) Неймана. Б) Входи J та K з'єднати в T. В) Вхід J через суматор підключити до K входу. Г) З'єднати J та C входи в один. Д) Входи T та K з'єднати в C.															
67.	Який метод мінімізації логічних функцій застосовують для функцій 5 і більше змінних, а також в комп'ютерних алгоритмах?	А) ДДНФ, ДКНФ, карт Карно. Б) аналітичний. В) Куайна – Мак-Класкі. Г) карт Карно. Д) Алгебри логіки.															
68.	Яка схема синтезується за мінімізованим виразом для заданої таблиці істинності.	А) Структурна. Б) Схема електрична принципова. В) Блок-схема алгоритму. Г) Функціональна. Д) ДДНФ цифрова.															
69.	Який з цифрових елементів має наступну таблицю істинності:	А) CD. Б) DC.															

	<table border="1"> <thead> <tr> <th colspan="3">Входи</th> <th colspan="8">Виходи</th> </tr> <tr> <th>A</th> <th>B</th> <th>C</th> <th>F0</th> <th>F1</th> <th>F2</th> <th>F3</th> <th>F4</th> <th>F5</th> <th>F6</th> <th>F7</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td></tr> </tbody> </table>	Входи			Виходи								A	B	C	F0	F1	F2	F3	F4	F5	F6	F7	0	0	0	1	0	0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	0	0	0	1	1	0	0	0	1	0	0	0	0	1	0	0	0	0	0	0	1	0	0	0	1	0	1	0	0	0	0	0	1	0	0	1	1	0	0	0	0	0	0	0	1	0	1	1	1	0	0	0	0	0	0	0	1	<p>В) MUX. Г) CPU. Д) DMUX</p>
Входи			Виходи																																																																																																													
A	B	C	F0	F1	F2	F3	F4	F5	F6	F7																																																																																																						
0	0	0	1	0	0	0	0	0	0	0																																																																																																						
0	0	1	0	1	0	0	0	0	0	0																																																																																																						
0	1	0	0	0	1	0	0	0	0	0																																																																																																						
0	1	1	0	0	0	1	0	0	0	0																																																																																																						
1	0	0	0	0	0	0	1	0	0	0																																																																																																						
1	0	1	0	0	0	0	0	1	0	0																																																																																																						
1	1	0	0	0	0	0	0	0	1	0																																																																																																						
1	1	1	0	0	0	0	0	0	0	1																																																																																																						
70.	<p>Який з цифрових елементів має наступне УГП.</p>	<p>А) Дешифратор. Б) D-тригер. В) Демультіплексор. Г) Перетворювач кодів. Д) ПЗП.</p>																																																																																																														