

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-20.09- 05.02/174.00.1/М/ОК6- 2024
	Екземпляр № 1	Арк 64 / 13

Лабораторна робота № 2 СИНТЕЗ ТА АНАЛІЗ ЦИФРОВОЇ ЕЛЕКТРИЧНОЇ СХЕМИ СИСТЕМИ УПРАВЛІННЯ У ПРОГРАМІ MULTISIM

Мета роботи: Навчитися виконувати синтез логічної схеми, виконувати настройку і аналіз логічної схеми, використовуючи програму Multisim. Оволодіти навиками по експериментальному визначенню параметрів логічної схеми.

2.1. Теоретичні відомості. Синтез та аналіз цифрових схем у програмі Multisim

Аналіз цифрових схем виконується подібно до аналізу аналогових схем. Для формування цифрових сигналів на входах схеми використовується цифровий генератор, для дослідження сигналів в вузлах і на виході схеми – логічний аналізатор.

Синтез цифрових логічних схем виконується за допомогою логічного перетворювача (рис. 2.1).

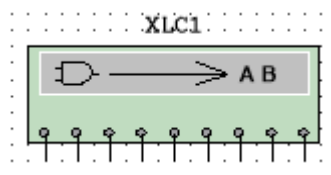


Рисунок 2.1. Логічний перетворювач

Синтез цифрових логічних схем розглянемо на прикладі схеми для обчислення логічної функції трьох змінних, яка задана таблицею істинності.

Послідовність синтезу схеми:

1. Відкрийте у програмі Multisim вікно нової схеми.
2. Введіть в схему логічний перетворювач з вікна “Instruments” (Вимірювальні прилади) панелі бібліотек елементів. Розгорніть передню панель логічного перетворювача в окремому вікні.

3. Введіть у логічний перетворювач таблицю істинності (рис. 2.2). Для цього виконайте короткочасне натиснення лівої кнопки миші на контактах логічного перетворювача, що відповідають трьом молодшим логічним змінним (F, G, H). В результаті у вікні під контактами з'являться 8 комбінацій з “0” і “1”, що відповідають можливим значенням трьох логічних змінних. Задайте праворуч від цих значень значення логічної функції (“0”, “1” або “x”).

4. Перетворіть таблицю істинності в логічний вираз у досконалій диз'юнктивній нормальній формі натисненням 2-ї згори кнопки на передній панелі логічного перетворювача (рис. 2.3).

5. Виконайте мінімізацію логічного виразу натисненням 3-ї згори кнопки на передній панелі логічного перетворювача (рис. 2.4).

6. Синтезуйте схему на логічних елементах натисненням 5-ї згори кнопки на передній панелі логічного перетворювача (рис. 2.5). Якщо натиснути 6-у згори кнопку, то буде синтезована схема у базисі І-НІ (рис. 2.6).

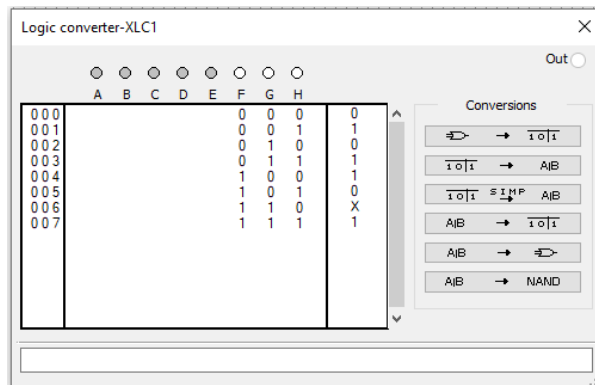


Рисунок 2.2. Логічний перетворювач (таблиця істинності)

За допомогою логічного перетворювача також можливо виконувати наступні дії:

- побудова таблиці істинності для схеми, підключеної до логічного перетворювача;
- побудова таблиці істинності для заданого логічного виразу.

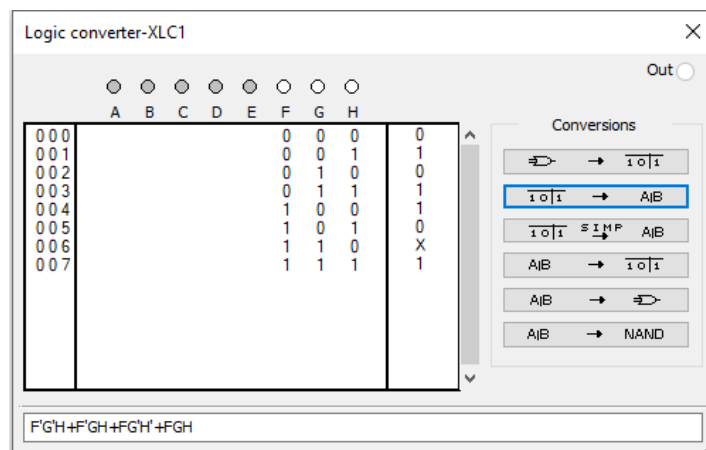


Рисунок 2.3. Логічний перетворювач (логічний вираз)

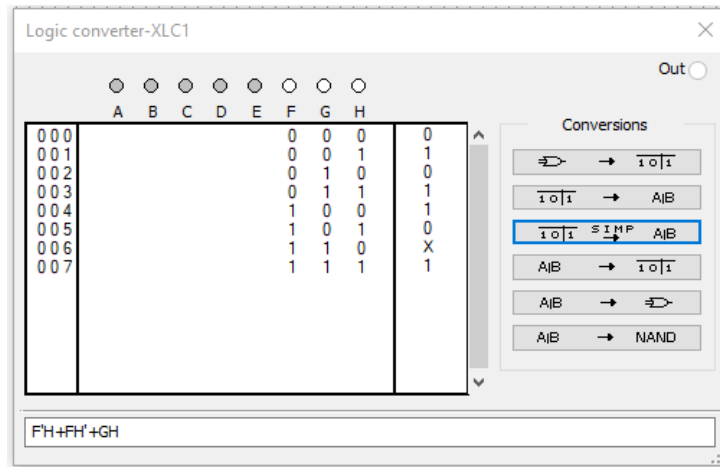


Рисунок 2.4. Логічний перетворювач (мінімізація логічного виразу)

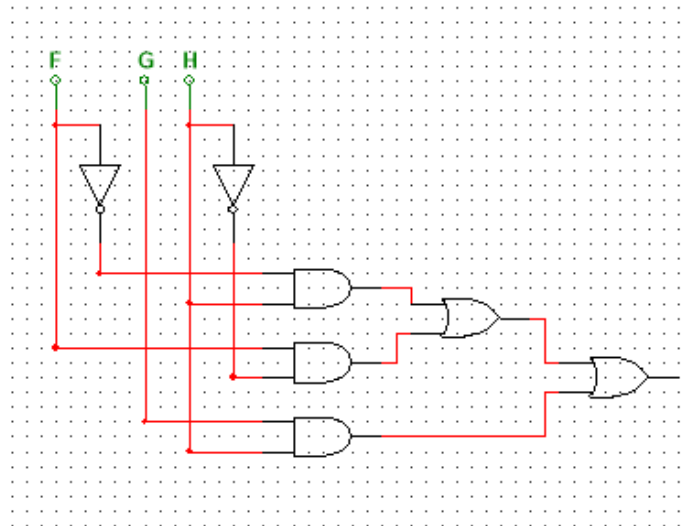


Рисунок 2.5. Синтезована схема

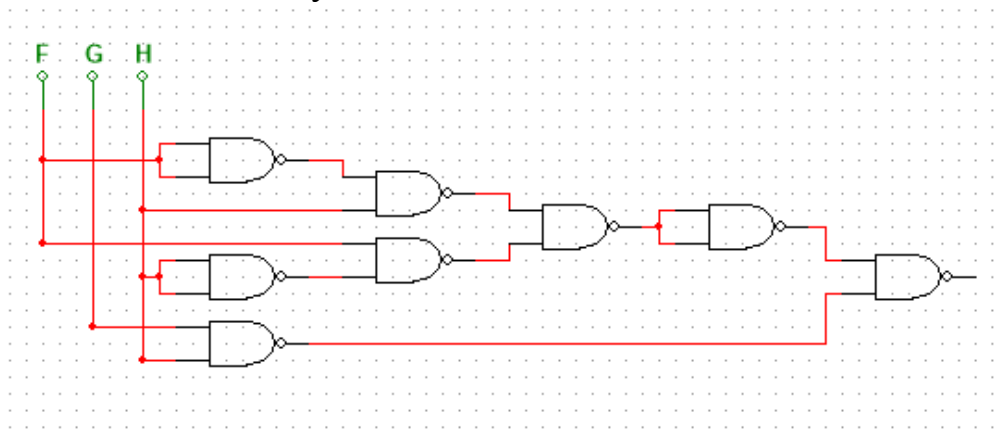


Рисунок 2.6. Синтезована схема в базисі І-НІ

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-20.09- 05.02/174.00.1/М/ОК6- 2024
	Екземпляр № 1	Арк 64 / 16

2.2. Виконання роботи

1. Виконати синтез електричної принципової схеми блоку обчислення логічної функції $F(X_1, X_2, X_3, X_4)$ (табл. 2.1.) в програмі Multisim. Для синтезу схеми використовуйте Логічний перетворювач.

Таблиця 2.1.

Вар.	Номер набору логічних змінних															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	1	0	1	1	0	1	0	1	0	0	1	1	0	*	0	0
2	1	0	*	0	0	0	0	1	1	1	0	0	1	1	0	1
3	1	0	1	0	1	0	1	0	1	0	0	0	0	1	0	1
4	1	1	*	0	1	0	1	0	1	1	0	0	1	0	1	0
5	0	1	0	1	1	0	1	0	0	1	0	0	1	0	1	0
6	0	1	*	1	1	1	0	0	0	0	1	1	0	1	0	1
7	1	1	0	0	0	1	0	1	1	0	1	1	0	0	0	1
8	0	0	1	1	1	1	*	1	1	0	0	0	1	0	0	0
9	1	1	1	0	0	1	*	1	1	1	1	0	0	0	0	0
10	0	1	1	0	0	1	0	1	1	1	0	0	0	1	0	0
11	1	0	0	0	0	1	*	0	1	1	0	0	0	1	1	1
12	0	1	1	0	0	1	0	0	0	0	0	0	1	1	1	1
13	1	0	0	1	1	0	*	1	1	*	0	0	1	0	0	1
14	1	0	0	1	1	0	0	1	1	*	1	0	1	0	1	1
15	0	1	0	0	0	1	0	0	1	1	1	1	0	0	0	1
16	0	0	1	1	1	1	0	1	0	1	1	1	0	0	0	0
17	0	1	0	1	1	0	1	0	1	*	1	0	1	0	1	0
18	0	1	0	1	1	1	0	0	0	0	1	1	0	1	0	1
19	0	0	0	1	1	1	0	1	1	0	0	0	1	1	0	0
20	0	*	0	0	1	1	1	1	0	1	1	0	1	1	0	0
21	0	1	0	0	0	1	1	0	0	0	1	1	0	1	0	1
22	1	1	*	0	0	1	1	1	0	0	0	0	0	0	1	1
23	0	1	0	0	1	1	1	0	1	1	1	1	0	0	0	0
24	0	1	1	0	1	1	0	0	0	1	0	0	1	1	1	1
25	0	1	1	*	0	1	1	0	1	0	1	0	0	1	1	0
26	0	1	0	1	1	0	1	0	1	1	0	1	1	0	0	0
27	1	0	1	0	1	0	1	1	1	1	0	0	*	1	0	0
28	1	1	1	1	0	0	0	0	0	0	0	1	1	1	1	0
29	1	1	0	0	0	1	0	1	0	0	0	0	0	1	1	1
30	0	0	0	0	1	1	1	1	1	0	0	1	*	1	0	1

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-20.09- 05.02/174.00.1/М/ОК6- 2024
	Екземпляр № 1	Арк 64 / 17

2. Виконати перевірку правильності функціонування схеми шляхом подачі на її вхід від цифрового генератора тестового набору логічних змінних і вимірювання логічним аналізатором вхідних та вихідної логічних змінних.

3. Реалізувати схему блоку обчислення логічної функції на мікросхемах серії 74LS (аналог К555) і повторити п. п. 2.

2.3. Зміст звіту

1. Найменування і мета роботи.
2. Початкові дані індивідуального варіанту.
3. Аналіз початкових даних.
4. Схема електрична принципова блоку обчислення логічної функції.
5. Результати вимірювання параметрів схеми (згідно п. п. 2 - 4 розділу “Виконання роботи”).
6. Висновки по роботі.

2.4. Контрольні запитання

1. Що називається логічною схемою?
2. Які основні методи перевірки дієздатності логічних схем?
3. Як в програмі Multisim виконати з'єднання елементів схеми?
4. Як в програмі Multisim задати тип логічного елемента?
5. Як підключити цифровий генератор до схеми?
6. Як підключити логічний аналізатор до схеми?
7. Як виконати синтез логічної схеми по заданому виразу логічної функції?