

Лекція 13

Модуль аналого-цифрового перетворювача (АЦП)

$$2^{N_p} \geq N_d. \quad (4.1)$$

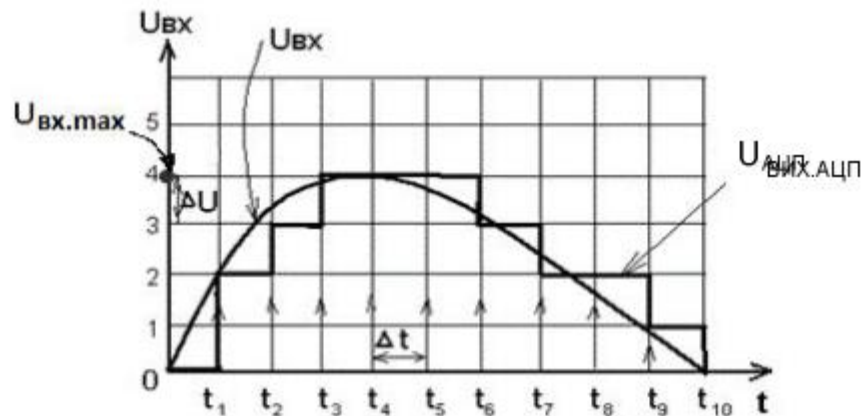


Рисунок 1- Квантування (дискретизація) аналогової величини за рівнем і часом

Абсолютна похибка квантування за рівнем

$$\delta_{ABC} \leq \frac{\Delta U}{2}, \quad (4.2)$$

де ΔU - величина кроку квантування за рівнем, що дорівнює

$$\Delta U = \frac{U_{BX\ MAX} - U_{BX\ MIN}}{N_d - 1}. \quad (4.3)$$

$$\begin{aligned} \delta_{ВІД} &\leq \frac{\delta_{ABC} \cdot 100\%}{U_{BX\ MAX} - U_{BX\ MIN}} = \frac{\Delta U \cdot 100\%}{\{2 \cdot (U_{BX\ MAX} - U_{BX\ MIN})\}} = \\ &= \frac{(U_{BX\ MAX} - U_{BX\ MIN}) \cdot 100\%}{\{(N_d - 1) \cdot 2 \cdot (U_{BX\ MAX} - U_{BX\ MIN})\}} = \frac{50}{N_d - 1} [\%]. \end{aligned} \quad (4.4)$$

$$N_d \geq \frac{50}{\delta_{вц}} + 1. \quad (4.5)$$

$$\Delta t = T \leq \frac{1}{2f_{MAX}}, \quad (4.6)$$

$$\Delta U_{BX} = \frac{U_m}{2^{Np} - 1} \geq U_m \cdot 2\pi f \cdot t_A. \quad (4.7)$$



Рисунок 2- Визначення апертурної похибки біля i -ї точки відліку

$$\frac{1}{2^{Np} - 1} \geq 2\pi f \cdot t_A. \quad (4.8)$$

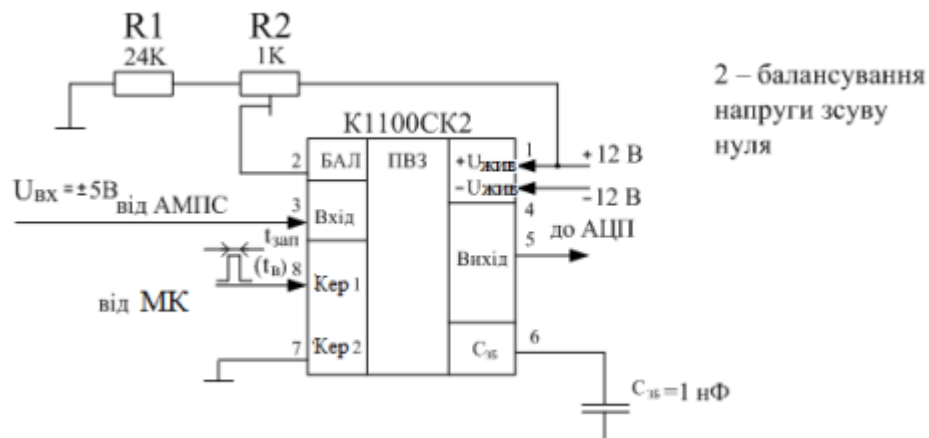


Рисунок 3 – Схема включення ПВЗ

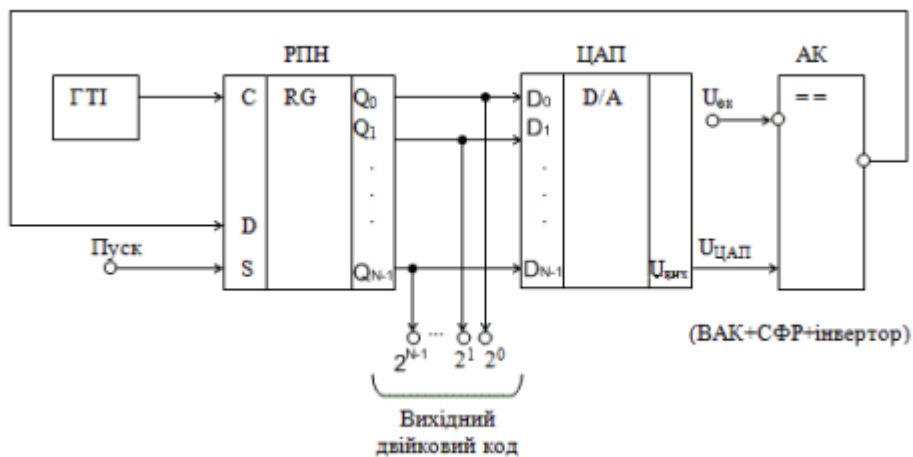


Рисунок 4 – Структура АЦП послідовного наближення

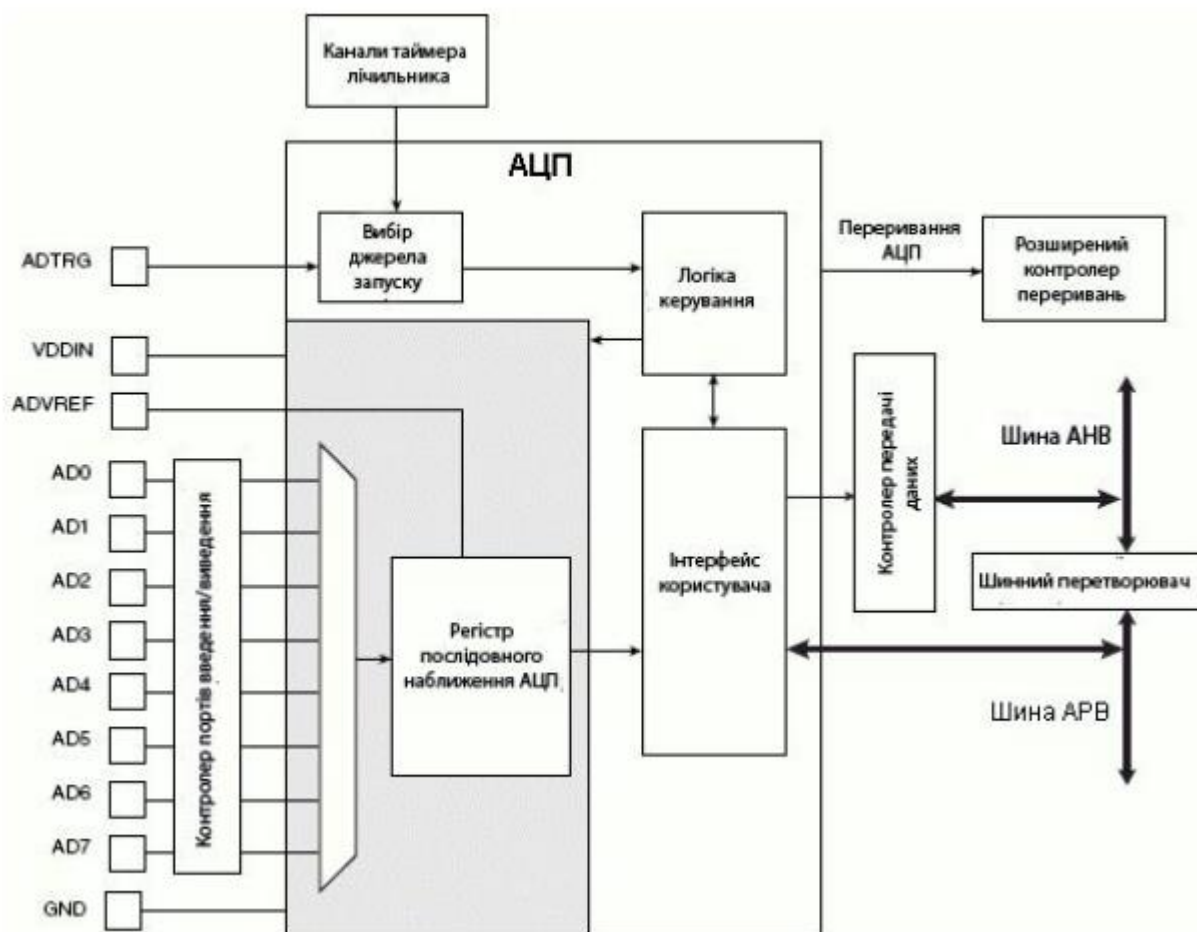


Рисунок 5 – Спрощена структура АЦП

$$Pclk = \frac{Cclk}{4} . \quad (4.9)$$

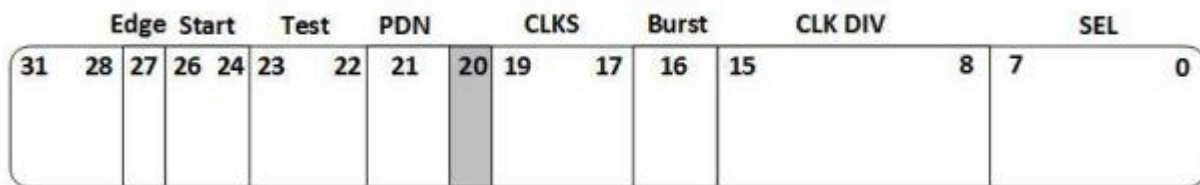


Рисунок 6 – Регістр керування АЦП

$$Adclk = \frac{Pclk}{CLKDIV+1} \quad (4.10)$$

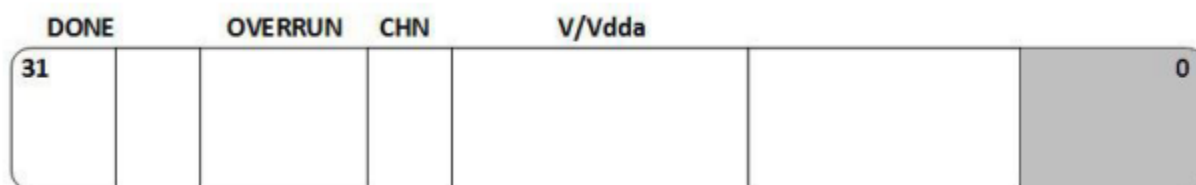


Рисунок 7 – Регістр даних АЦП

Таблиця 1 – Умови запуску перетворювача

Поле START	Запуск перетворювача	Поле START	Запуск перетворювача
000	Зупинено	100	MAT0.0 (пін 63)
001	Запуск	101	MAT0.1 (пін 64)
010	P2.10 (пін76)	110	MAT1.0 (пін 51)
011	P1.27 (пін61)	111	MAT1.1 (пін 56)

Таблиця 2 – Керуючі регістри АЦП

Назва	Опис	Доступ	Значення скидання	Адреса
AD0CR	Регістр керування. AD0CR ре-гістр для вибору режиму роботи.	R/W	0x0000 0001	0xE003 4000
AD0GDR	Глобальний регістр даних. Мі-стить результат останнього A/D перет-ворення.	R/W	NA	0xE003 4004
AD0STAT	Регістр статусу. Цей регістр мі-стить DONE і OVERRUN прапорці для всіх A/D каналів, а також A/D прапо-рець переривання.	RO	0	0xE003 4030
AD0INTEN	Регістр дозволу переривання, містить біти дозволу переривань для кожного A/D каналу.	R/W	0x0000 0001	0xE003 400C
AD0DR0	Регістр даних каналу 0. Цей ре-гістр містить результати останніх перетворень, які завершено на каналі 0.	R/W	NA	0xE003 4010
AD0DR1	Регістр даних каналу 1. Цей ре-гістр містить результати останніх перетворень, які завершено на каналі 1.	R/W	NA	0xE003 4014

Назва	Опис	Доступ	Значення скидання	Адреса
AD0DR2	Регістр даних каналу 2. Цей ре-гістр містить результати останніх перетворень, які завершено на каналі 2.	R/W	NA	0xE003 4018
AD0DR3	Регістр даних каналу 3. Цей ре-гістр містить результати останніх перетворень, які завершено на каналі 3.	R/W	NA	0xE003 401C
AD0DR4	Регістр даних каналу 4. Цей ре-гістр містить результати останніх перетворень, які завершено на каналі 4.	R/W	NA	0xE003 4020
AD0DR5	Регістр даних каналу 5. Цей ре-гістр містить результати	R/W	NA	0xE003 4024
	останніх перетворень, які заве-ршено на 5 каналі.			
AD0DR6	Регістр даних каналу 6. Цей ре-гістр містить результати останніх перетворень, які завершено на каналі 6.	R/W	NA	0xE003 4028
AD0DR7	Регістр даних каналу 7. Цей ре-гістр містить результати останніх перетворень, які завершено на каналі 7.	R/W	NA	0xE003 402C

Таблиця 3 – Регістр керування AD0CR

Біт	Символ	Знач.	Опис	Скид.
7:0	SEL	–	Вибирає один з AD0.7:0 контактів для перетворення. Біт 0 вибирає пін AD0.0, а біт 7 вибирає пін AD0.7. У програмному режимі тільки один з цих бітів повинен бути встановлений в 1.	0x01
15:8	CLKDIV	–	Частота шини APB (Pclk) ділиться на це значення плюс один, щоб використовуватись, як тактування для A/D перетворювача, який повинен працювати на частоті, що менше або дорівнює 4,5 МГц. Як правило, програмне забезпечення повинне програмувати найменше в цій області, що не перевищує частоту 4,5 МГц, але в деяких випадках (наприклад, високий опір аналогового джерела) використання малої частоти може бути небажаним.	0
16	BURST	0	Перетворення виконується у програмному режимі і вимагає 11 тактів.	0
		1	АЦП виконує перетворення зі швидкістю, яку задано бітами CLKS, скануючи (при необхідності) пінні, які обрано бітами SEL. Перше перетворення після початку відповідає найменшому номеру входу з одиницею в полі SEL, а потім переходить до наступного з одиницею у полі SEL. Повторне перетворення може бути припинено скиданням цього біта, але перетворення, що виконується, коли цей біт очищений, буде завершено. Важливо: START-біти мають бути 000 при BURST = 1 або перетворення не почнеться.	
19:17	CLKS		Це поле вибирає кількість тактів для кожного перетворення в пакетному режимі, між 11 тактами (10 бітів) і 4 тактами (3 біти).	000
			Число тактів/розрядність результату	
		000	11 тактів / 10 біт	
		001	10 тактів / 9 біт	
		010	9 тактів / 8 біт	
		011	8 тактів / 7 біт	
		100	7 тактів / 6 біт	
		101	6 тактів / 5 біт	
		110	5 тактів / 4 біти	
		111	4 тактів / 3 біти	

Біт	Символ	Знач.	Опис	Скид.
20	–	–	Зарезервовано, користувачі програмного забезпечення не повинні писати в зарезервовані біти. Значення із зарезервованого біта не визначене.	NA
21	PDN	1	A / D перетворювач ввімкнено.	0
		0	A / D перетворювач вимкнено.	
23:22	TEST		Зарезервовано, користувачі програмного забезпечення не повинні писати в зарезервовані біти. Значення із зарезервованого біта не визначене.	0
26:24	START	Коли біт BURST біт дорівнює 0 і прапорець PDN встановлено в одиницю:		NA
		000	Немає старту (це значення використовується разом з PDN, який скинуто в 0).	
		001	Початок перетворення.	
		010	Початок перетворення, коли зміна яка обрана бітом 27, відбувається на P2.10.	
		011	Початок перетворення, коли зміна яка обрана бітом 27, відбувається на P1.27.	
		100	Початок перетворення, коли зміна яка обрана бітом 27, відбувається на MAT0.0.	
		101	Початок перетворення, коли зміна яка обрана бітом 27, відбувається на MAT0.1.	
		110	Початок перетворення, коли зміна яка обрана бітом 27, відбувається на MAT1.0.	
		111	Початок перетворення, коли зміна яка обрана бітом, 27 відбувається на MAT1.1.	
27	EDGE	Цей біт використовується тільки тоді, коли поле START поле містить: 010...111. У цих випадках:		0
		1	Початок перетворення за заднім фронтом обраного сигналу.	
		0	Початок перетворення за переднім фронтом обраного сигналу.	
31:28	–	–	Зарезервовано, користувачі програмного забезпечення не повинні писати в зарезервовані біти. Значення із зарезервованого біта не визначене.	NA

Таблиця 4 – A/D глобальний регістр даних

Біт	Символ	Опис	Скид.
5:0	–	Ці біти завжди читаються як нулі. Вони забезпечують сумісність для майбутніх A/D перетворювачів з більш високою роздільною здатністю.	0
15:6	V/V _{REF}	Коли біт DONE встановлено в 1, це поле містить двійкову послідовність, що представляє напругу на піні A _{in} , який обрано значенням SEL, яку поділено на напругу на виводі V _{DDA} (V _{DDA} =V _{REF}). Нуль в полі означає, що напруга на контактах A _{in} була меншою, рівною або близькою до VSSA, а 0x3FF показує, що напруга на A _{in} була близькою, рівною або більшою, ніж V _{DDA} .	X
23:16	–	Ці біти завжди читаються як нулі. Вони можуть бути використані для розширення поля CHN. Дозволяють накопичення послідовних A/D значень без маски AND, до 256 значень без переповнення поля CHN.	0
26:24	CHN	Ці біти містять номер каналу, з якого отримано перетворення.	X
29:27	–	Ці біти завжди читаються як нулі. Вони можуть бути використані для розширення поля CHN. В майбутньому послужать для розширення A/D перетворювача, який	0
		може конвертувати більше каналів.	
30	OVERRUN	Цей біт дорівнює 1 в пакетному режимі, якщо результати одного або декількох перетворень було втрачено і перезаписано до перетворення, яке записує результат в V/VREF біти. Цей біт очищається при читанні з цього регістра.	0
31	DONE	Цей біт встановлюється в 1, коли перетворення завершилося. Він очищається при зчитуванні з регістра і при записі в ADCR. Якщо в ADCR записано значення в той час, як перетворення ще не завершено, то DONE скидається 0 і починається нове перетворення.	0

Таблиця 5 – A/D регістр статусу

Біт	Символ	Опис	Скид.
7:0	Done 7:0	Ці біти відображають DONE–прапорці стану для кожного A/D каналу, які з'являються в регістрах даних.	0
15:8	Overrun7:0	Ці біти відображають OVERRUN–прапорці стану для кожного A/D каналу, які з'являються в регістрах даних. Читання ADSTAT дозволяє перевірити стан усіх A/D каналів одночасно	0
16	ADINT	Цей біт відображає наявність A/D переривання.	0
31:17	–	Не використовується. Завжди скинутий в 0.	0

Таблиця 6 – A/D реєстр дозволу переривання

Біт	Символ	Опис	Скид.
7:0	ADINTEN 7:0	Ці біти дозволяють керувати A/D каналами які генеруватимуть переривання за завершенням перетворення. Коли біт встановлено в 1, завершення перетворення на A/D каналі буде генерувати переривання.	0x00
8	ADGINTEN	Якщо біт встановлено в 1 то при встановленні прапорця DONE реєстра AD0GDR генерується переривання. Коли 0, тільки окремі з A/D каналів, які дозволені за ADINTEN 7:0, можуть генерувати переривання.	1
31:9	–	Не використовується. Завжди встановлені в 0.	0

Таблиця 7 – A/D реєстри даних

Біт	Символ	Опис	Скид.
5:0	–	Не використовується, завжди 0.	0
15:6	V/V _{REF}	Коли DONE 1, це поле містить двійкову послідовність, що представляє напругу на контакті A _{in} , яку поділену на напругу на виводі V _{ref} . Нуль в полі означає, що напруга на контактних A _{in} була меншою, рівною або близькою до 0, в той час як 0x3FF показує, що напруга на A _{in} була близькою, рівною або більшою, ніж на V _{ref} .	NA
29:16	–	Не використовується. Завжди встановлені в 0.	0
30	OVERRUN	Цей біт дорівнює 1 в пакетному режимі, якщо результати одного або декількох перетворень втрачено і перезаписано до завершення перетворення, яке записує результат в V/V _{REF} біти. Цей біт очищається при читанні реєстра даних.	0
31	DONE	Цей біт встановлюється в 1, коли A/D перетворення завершується. Він очищується, коли цей реєстр читається.	0

Результат перетворення визначається виразом:

$$ADC = \frac{1024U_{IN}}{U_{REF}}$$

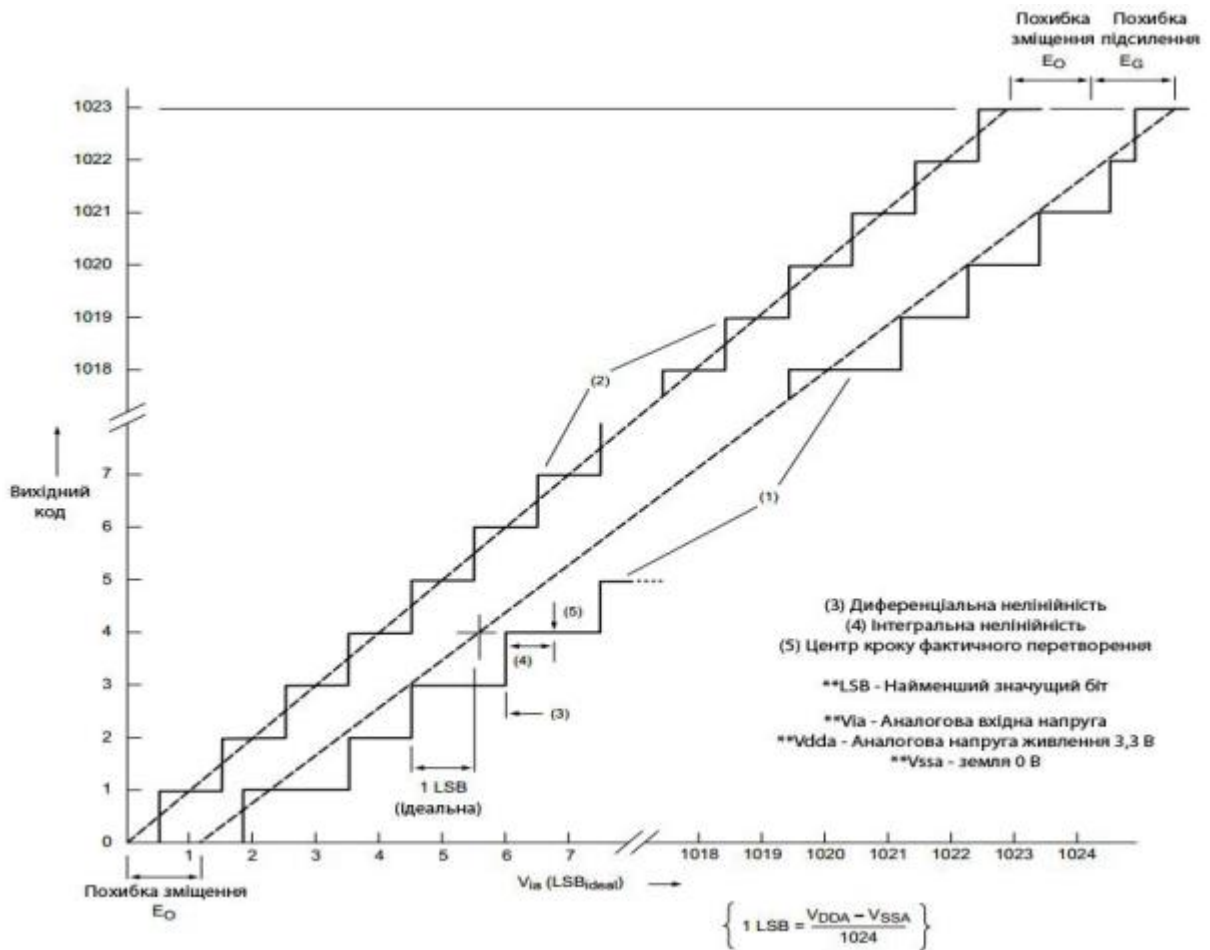


Рисунок 8 – Характеристика перетворення АЦП

$$\text{КодАЦП} = 1024 * 1000 / 2560 = 400 = 0x190.$$

Таблиця 8 – Зв'язок між вхідним сигналом та вихідними кодами

$U_{\text{АЦПm}}^*$	Зчитаний код	Відповідне десяткове значення
$U_{\text{АЦПm}} + U_{\text{дон}}$	0x3FF	1023
$U_{\text{АЦПm}} + 0.999 U_{\text{дон}}$	0x3FF	1023
$U_{\text{АЦПm}} + 0.998 U_{\text{дон}}$	0x3FE	1022
...
$U_{\text{АЦПm}} + 0.001 U_{\text{дон}}$	0x001	1
$U_{\text{АЦПm}}$	0x000	0

Таблиця 9 – Опис контактів АЦП

Контакти	Тип	Опис
AD0[5:0] або AD0[7:0]	Вхід	Аналогові входи. A/D перетворювач може виміряти напругу на будь-якому з цих входів.
V_{REF}	Опорна напруга	Опорна напруга. Цей контакт забезпечує рівень опорної напруги на A/D перетворювачі.
V_{DDA} V_{SSA}	Живлення	Аналогове живлення і заземлення. Вони повинні бути номінально ті ж, що і напруга, V_{DD} (3.3 В) і V_{SSA} відповідно, але повинні бути ізольовані, щоб мінімізувати шуми і помилки. <i>Зауваження:</i> Якщо АЦП не використовується, V_{DDA} і V_{REF} контакти мають бути підключені до джерела живлення, і пін V_{SSA} повинен бути заземлений. Ці контакти не повинні бути залишені плаваючими.

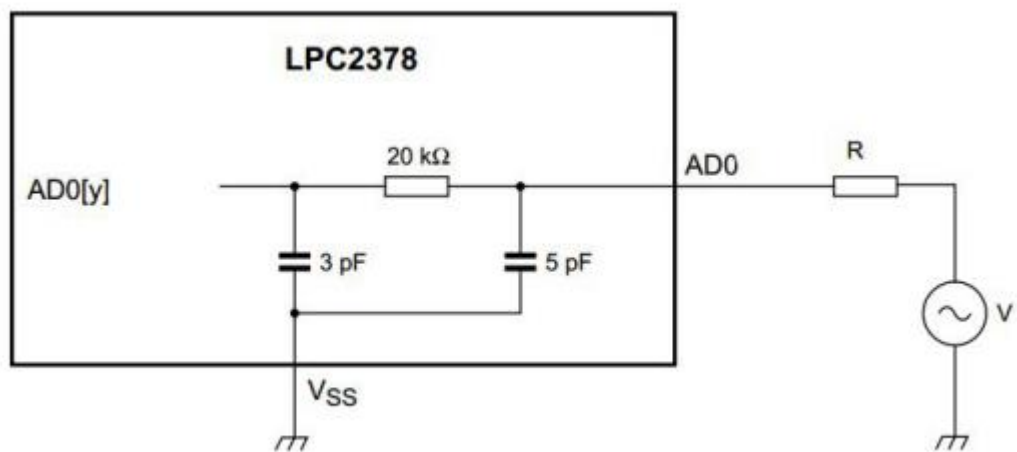


Рисунок 9 – Інтерфейс для виводів АЦП

Використання модуля АЦП в апаратному режимі:

```
int main (void)
{
APBDIV = 0x00000002;           //Pclk = 30 МГц
IODIR1 = 0x00FF0000;         //P1.16...P1.P23 - виходи
ADCR   = 0x00270607;         //Ініціалізуємо АЦП: 10 біт,
                              AIN0, 3МГц

VICVectCntl0 = 0x00000032;    //Вибираємо слот для даного
                              переривання
VICVectAddr0 = (unsigned)AD_ISR; //Передаємо адресу обробника
                              в модуль VIC
VICIntEnable = 0x00040000;    //Дозволяємо переривання

while(1)
{
;
}

void AD_ISR(void)
{
unsigned val, chan;
static unsigned result[4];
val = ADDR;                   //Зчитуємо регістр даних
val = ((val >> 6) & 0x03FF)<<16; //Виділяємо результат
chan = ((ADCR >> 0x18) & 0x07);
result[chan] = val;
}
```

Використання модуля АЦП в програмному режимі

```
APBDIV = 0x00000002;           //Pclk = 30 МГц
IODIR1 = 0x00FF0000;         //P1.16...P1.P23 - виходи
ADCR   = 0x00270601;         //Ініціалізуємо АЦП: 10 біт,
                              AIN0, 3МГц

ADCR |= 0x01000000;           //Запускаємо перетворення
while(1)
{
do
{
val = ADDR;                   // Зчитуємо регістр даних АЦП
}-
while((val & 0x80000000) == 0); //Очікуємо завершення
                              перетворення
}
```