

Практична робота №6

Лічильники імпульсів

Теоретичні відомості

Поняття "лічильник" є дуже широким. До лічильників відносять автомати, які під дією вхідних імпульсів переходять з одного стану в інший, фіксуючи тим самим число імпульсів, що поступили на їх вхід, в тому або іншому коді.

Лічильник характеризується модулем ділення частоти M (місткістю). Модуль визначає число можливих станів лічильника. Після потрапляння на лічильник M вхідних сигналів починається новий цикл, повторюючи попередній.

Лічильники поділяються:

- за коефіцієнтом ділення частоти:
 - двійкові $K_{\text{діл}} = 2^n$;
 - недвійкові $K_{\text{діл}} \neq 2^n$.
- за порядком зміни станів:
 - з природним порядком зміни (кожен подальший стан відрізняється на 1 від попереднього);
 - з довільним порядком зміни.
- за способом перемикавання тригерів:
 - асинхронні (тригери перемикаються послідовно);
 - синхронні (тригери перемикаються одночасно).
- за зміною значення коду на виходах (код завжди визначається по прямих виходах тригерів):
 - сумуючі (кожне подальше значення більше, ніж попереднє);
 - віднімаючі (кожне подальше значення менше, ніж попереднє);
 - реверсивні (можна змінювати напрям лічення).

Асинхронні лічильники

Асинхронні лічильники мають послідовну синхронізацію, тобто кожен подальший розрядний тригер синхронізується вихідними імпульсами тригера попереднього розряду. На рис. 6.1 наведений приклад асинхронного лічильника на трьох Т-тригерах, що спрацьовують за

фронтом. Часові діаграми роботи асинхронного лічильника представлені на рис. 6.2.

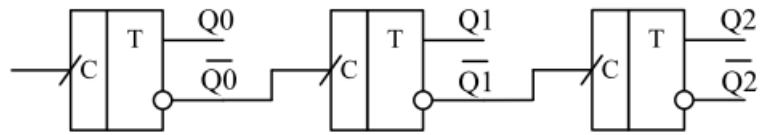


Рис. 6.1. Схема асинхронного лічильника на трьох Т-тригерах

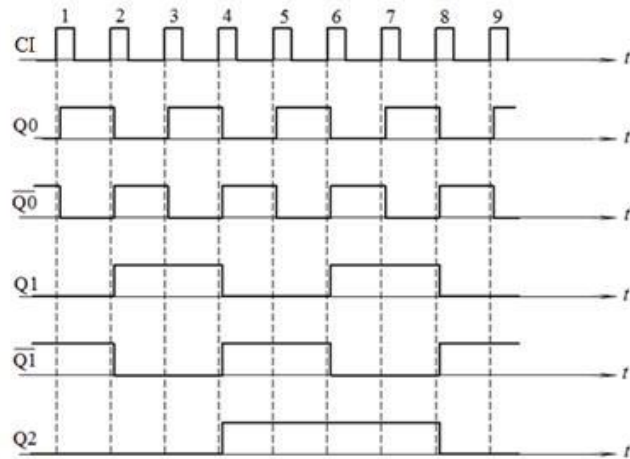


Рис. 6.2. Часові діаграми роботи асинхронного лічильника на трьох Т-тригерах

З рис. 6.2 видно, що лічильник сумуючий, асинхронний, двійковий з $K_{\text{діл}}=8$, з природним порядком зміни станів. З діаграми також слідує, що при $K_{\text{діл}}=8$, частота на виході в 8 разів менша, ніж на вході. Таким чином, будь-який лічильник може служити в якості дільника частоти, якщо використовується інформація тільки одного з його виходів.

Лічильник можна побудувати і на D-тригерах, що працюють в режимі лічильного тригера. Слід звернути увагу, що вихід самого правого тригера на схемі – це старший розряд, а вихід самого лівого – молодший розряд. Приклад схеми віднімаючого лічильника на D-тригерах показаний на рис. 6.3, часові діаграми роботи такого лічильника показані на рис. 6.4.

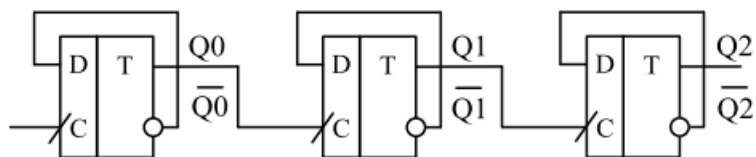


Рис. 6.3. Схема асинхронного лічильника на трьох D-тригерах

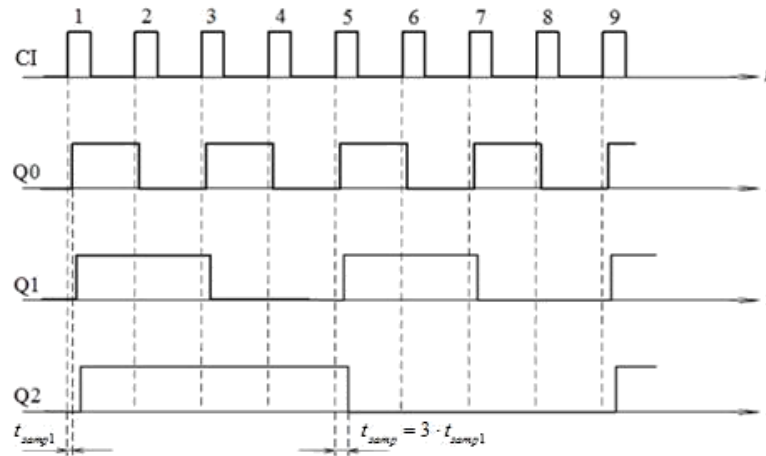


Рис. 6.4. Часові діаграми роботи асинхронного лічильника на трьох D-тригерах

На рис. 6.4 введені такі позначення: $t_{затр1}$ – час затримки одного тригера, а $t_{затр}$ – час затримки поширення сигналу в усьому лічильнику.

Аналізуючи діаграми роботи асинхронного лічильника (рис. 6.4) можна зробити висновок, що лічильник віднімаючий, асинхронний, двійковий, з $K_{діл}=8$.

Якщо в першому лічильнику (рис. 6.1) сигнали знімати з інверсних виходів тригерів, то ми отримаємо сигнали еквівалентні сигналам віднімаючого лічильника.

Реверсивний асинхронний лічильник

Реверсивний лічильник може працювати як в режимі сумування, так і в режимі віднімання, тому має додатковий вхід управління V. Приклад реверсивного асинхронного лічильника наведений на рис. 6.5.

Побудувати такий лічильник можна двома шляхами:

- входи синхронізації другого і подальшого тригерів в режимі сумування підключаємо до інверсних виходів попередніх тригерів, а в режимі віднімання – до прямих виходів;
- до виходів лічильника в режимі сумування підключаються прямі виходи тригерів, а в режимі віднімання – інверсні, при цьому входи синхронізації другого і подальшого тригерів підключені до інверсних виходів попередніх тригерів.

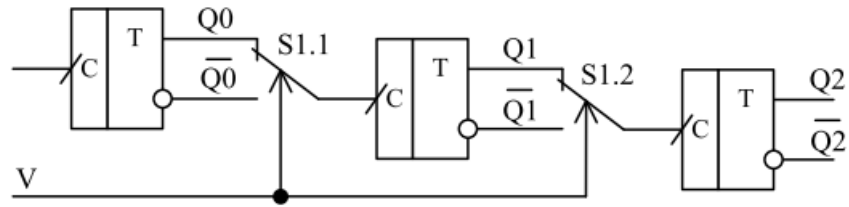


Рис. 6.5. Схема реверсивного асинхронного лічильника на Т-тригерах

На рис. 6.5 сигнал V керує перемиканням режимів лічильника. При $V=0$ перемикачі $S1$ у верхньому положенні – лічильник віднімаючий, при $V=1$ – лічильник сумуючий.

Принципова схема реверсивного лічильника з цифровими перемикачами режиму роботи наведена на рис. 6.6.

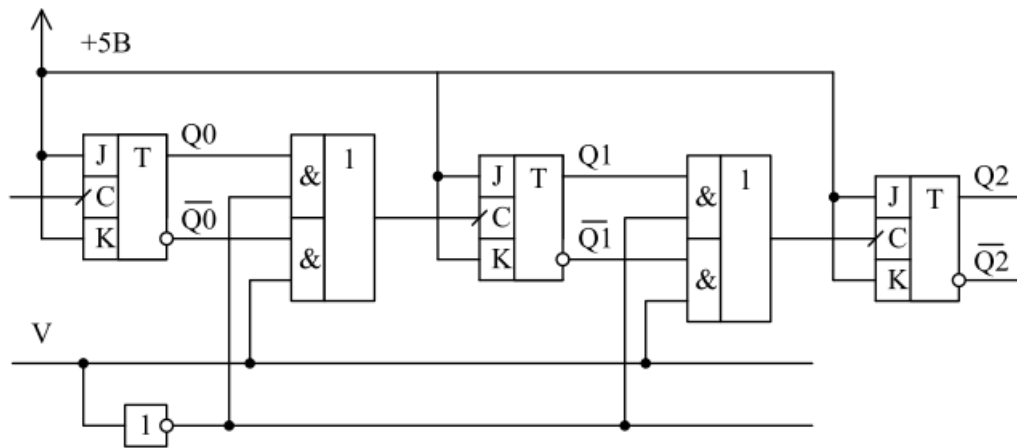


Рис. 6.6. Схема реверсивного лічильника на JK-тригерах

Синхронні лічильники

Враховуючи, що в асинхронних лічильниках час затримки поширення сигналу зростає при збільшенні числа тригерів, а це часто заважає будувати різні пристрої. Доцільно використати лічильники, в яких всі тригери перемикаються одночасно. Найзручніше будувати синхронні лічильники на JK-тригерах (рис. 6.7). Часові діаграми роботи синхронного лічильника на JK-тригерах представлені на рис. 6.8.

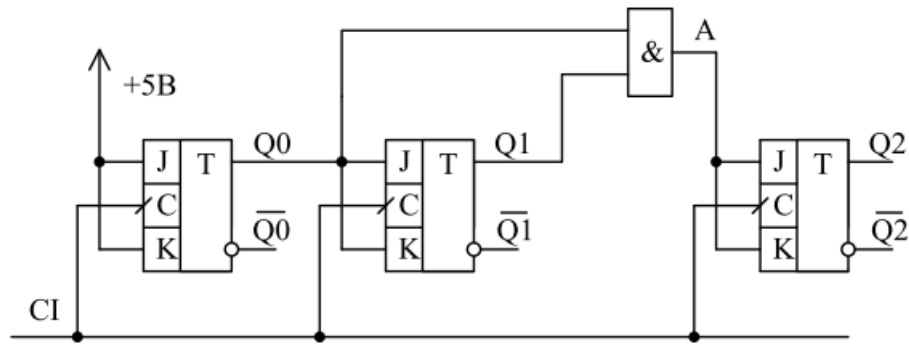


Рис. 6.7. Схема синхронного лічильника на JK-тригерах

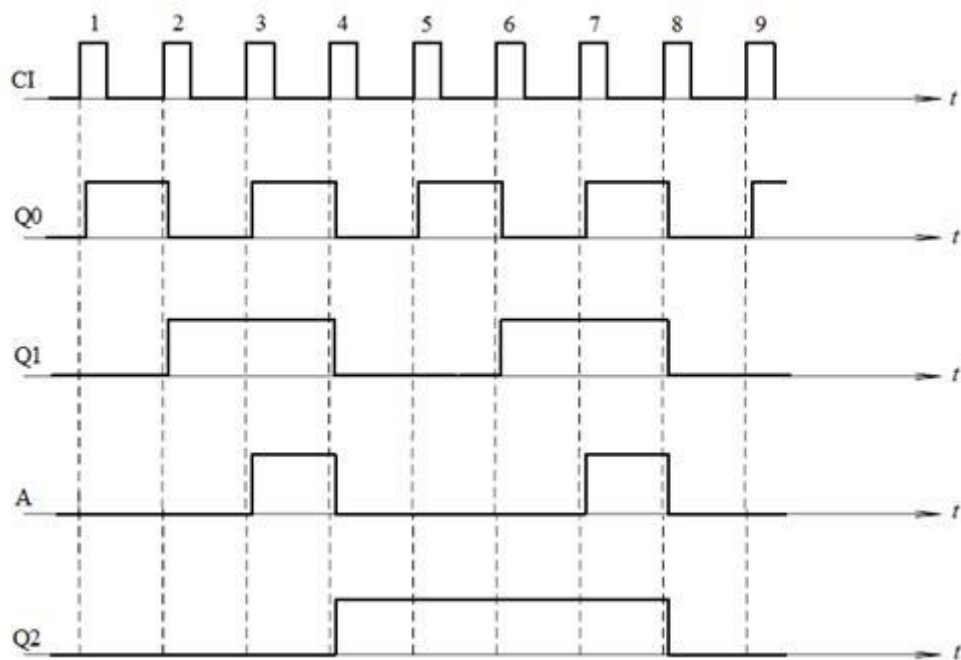


Рис. 6.8. Часові діаграми роботи синхронного лічильника на JK-тригерах

Недвійкові лічильники

Способи побудови лічильників з довільним коефіцієнтом ділення частоти:

1. Введення зворотних зв'язків в лічильник за допомогою додаткових логічних елементів.
2. Використання програмованих лічильників.
3. Використання дешифратора і мультиплексора для формування потрібного $K_{\text{діл}}$.

Наведемо приклад лічильника з довільним коефіцієнтом ділення частоти (рис. 6.9), побудованого за принципом введення зворотних зв'язків за допомогою додаткових логічних елементів, в цьому прикладі це елемент І.

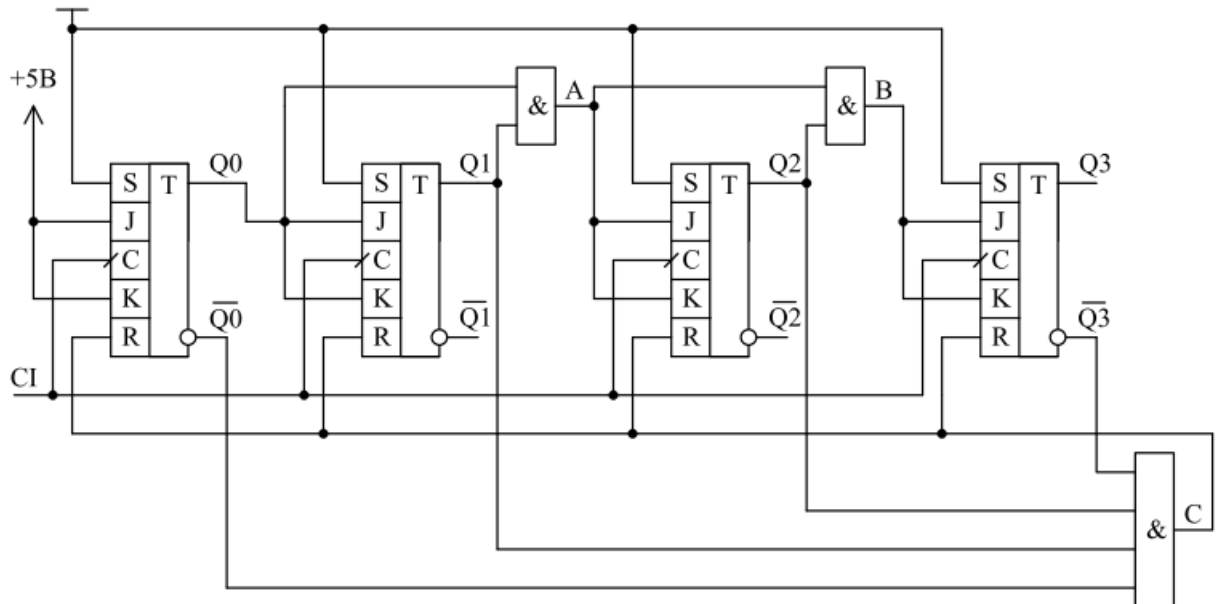


Рис. 6.9. Схема лічильника з коефіцієнтом ділення частоти, що встановлюється за допомогою зворотного зв'язку

Визначимо при якому коді на виході С буде сформована логічна 1 і всі тригери обнуляться.

Таблиця 6.1. Таблиця визначення коефіцієнта ділення частоти лічильника

$\overline{Q3}$	Q2	Q1	$\overline{Q0}$
0	1	1	0

Значення еквівалентного коду дорівнюватиме 6. Так як в схемі, наведеній на рис. 6.9, зворотний зв'язок встановлює всі тригери в логічний 0, це означає, що коефіцієнт ділення частоти рівний 6. На рис. 6.10 наведені часові діаграми роботи лічильника з коефіцієнтом ділення частоти, що встановлюється за допомогою зворотного зв'язку (рис. 6.9).

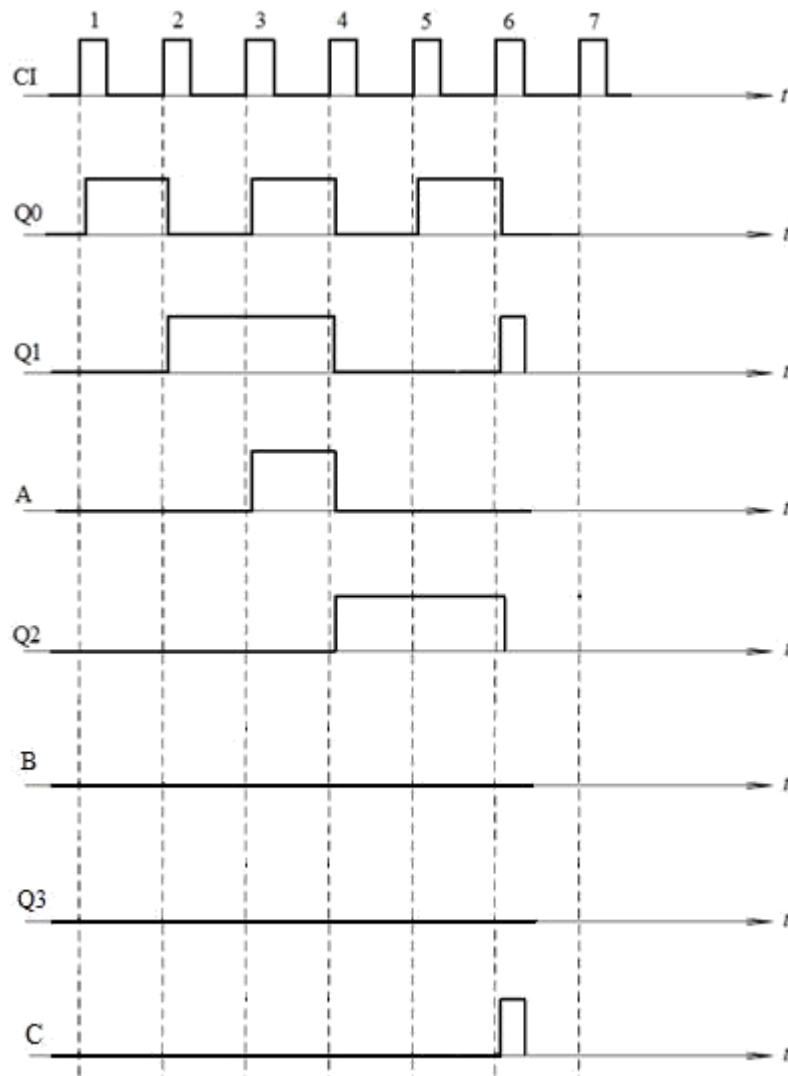


Рис. 6.10. Часові діаграми роботи лічильника з коефіцієнтом ділення частоти, що встановлюється за допомогою зворотного зв'язку

Програмовані лічильники

Програмовані лічильники – це лічильники, до початку роботи, в яких можна записати початкові значення, а потім проводити лічення до кінцевого значення. Наведемо приклад двійкового програмованого лічильника (рис. 6.11).

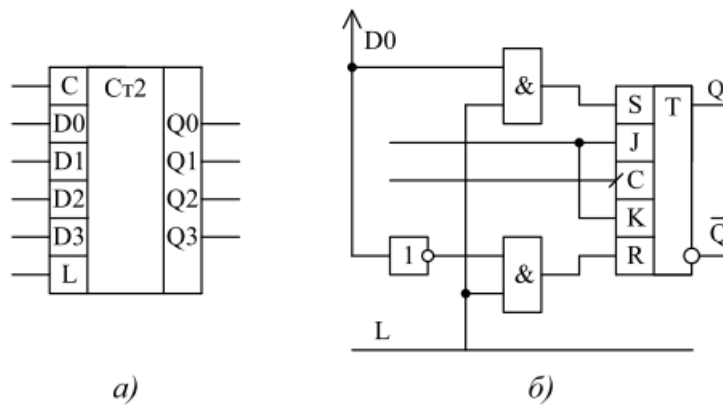


Рис. 6.11. Схематичне зображення програмованого лічильника (а) та принципова схема кола програмування одного розряду (б)

На рис. 6.11, а показано схематичне зображення програмованого лічильника. На ньому вхід L – це вхід дозволу запису коду.

З функціональних можливостей інтегральних схем програмованих лічильників можна виділити, що, як правило, інтегральні схеми програмованих лічильників представляють собою рекурсивні лічильники, в яких напрям лічення визначається або поданням "0", або "1" на спеціальний вхід управління напрямом лічення. Так само програмований лічильник може працювати, як сумуючий лічильник (коли коефіцієнт ділення частоти йде до збільшення), і в якості віднімаючого (коли коефіцієнт ділення частоти йде до зменшення).

Моделювання роботи лічильника за допомогою програми NI Multisim

За допомогою програми NI Multisim змодельємо роботу асинхронного двійкового сумуючого лічильника на основі D-тригера. Для цього дослідимо принципову схему цього лічильника.

Для того, щоб змодельювати потрібну схему, необхідно розмістити елементи схеми на робочому аркуші. Для розміщення елемента досить клацнути лівою кнопкою “миші” на піктограмі потрібної бібліотеки (рис. 1.7) або через меню Place/Component вибрати необхідний елемент. За замовчуванням панель компонентів відображається у вікні програми.

Слідуючи вище описаним діям, дослідимо принципову схему для вивчення роботи асинхронного двійкового сумуючого лічильника на основі D-тригера, яка міститься в файлі asinh_lichilnik_priklad.ms10.

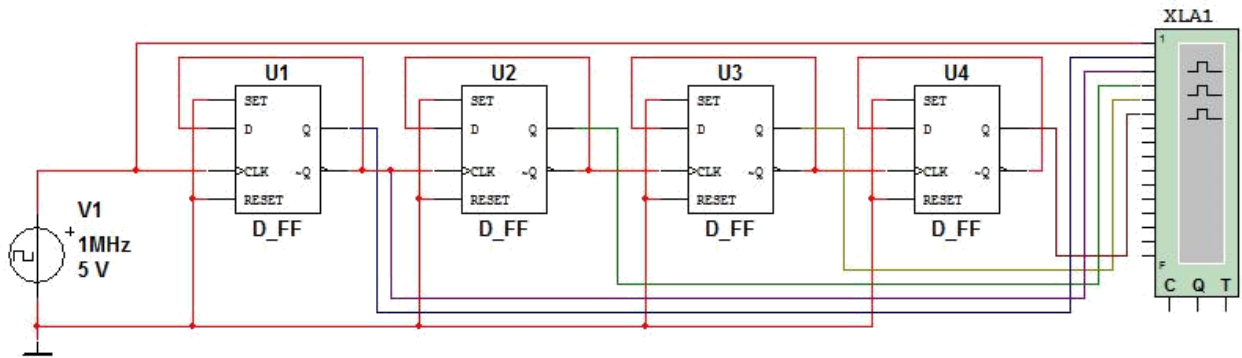


Рис. 6.12. Принципова схема моделі для дослідження асинхронного двійкового сумуючого лічильника на основі D-тригера

Для контролю сигналів на виходах елементів схеми зручно користуватися чотирьохканальним осцилографом. Якщо контрольованих сигналів більше чотирьох, доцільно скористатися логічним аналізатором. Для правильного відображення результатів роботи схеми необхідно задати параметри аналізу: частоту вхідного сигналу і параметри логічного аналізатора. При роботі з логічним аналізатором потрібно щоб тактова частота внутрішнього генератора аналізатора була вища, ніж частота вхідного сигналу. Чим вище тактова частота, тим вище роздільна здатність аналізатора за часом. Щоб задати тактову частоту, необхідно натиснути кнопку Set у відкритому вікні аналізатора (рис. 6.13), при цьому відкриється діалогове вікно установки параметрів аналізу (рис. 6.14). Окрім тактової частоти (Clock Rate) тут задається число вибірок, які оброблятимуться і виводитимуться на екран. Якщо число вибірок мале, може бути виведена тільки частина сигналу, якщо вибірок більше, ніж необхідно, то послідовно виводиться декілька реалізацій, що займають повний екран у вікні виводу, поки процес аналізу не буде завершений. Під вибіркою (відліком) мається на увазі значення сигналу, що виводиться, на кожному тактовому інтервалі. Кількість відліків, що виводяться на екран до моменту синхронізації (Pre_trigger sample) і після нього (Post_trigger sample), задається у відповідних вікнах (рис. 6.14).

Для того, щоб запустити моделювання, необхідно натиснути на значок піктограми із зображенням зеленого трикутника або на вимикач, розташований в правій верхній частині робочого вікна програми, або через меню Simulate викликати команду Run.

Після запуску моделювання необхідно двічі клацнути на зображення логічного аналізатора лівою кнопкою “миші” для того, щоб подивитися результати моделювання. Щоб часові діаграми відображалися на білому фоні необхідно у вікні логічного аналізатора натиснути на кнопку Reverse.

На рис. 6.13 наведені часові діаграми роботи асинхронного двійкового сумуючого лічильника на основі D-тригера. Аналізуючи отримані результати, робимо висновок, що коефіцієнт ділення частоти даного лічильника рівний 16. Оскільки лічильник є дільником частоти, то коефіцієнт ділення частоти був визначений по формулі $K_{\text{діл}} = f_{\text{вх}} / f_{\text{вих}} = 16$.

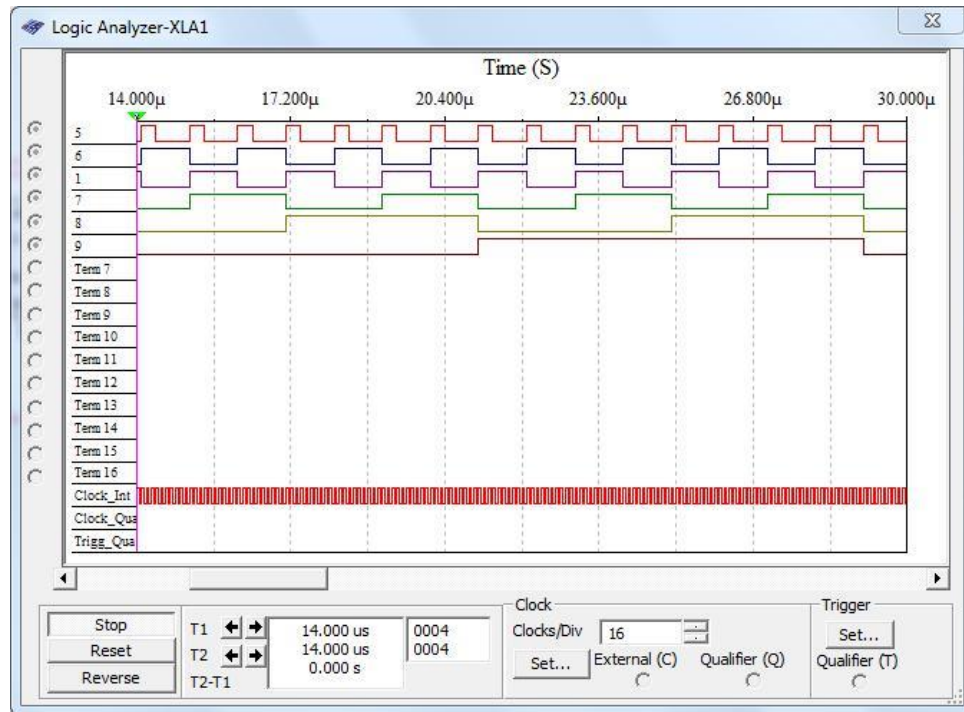


Рис. 6.13. Часові діаграми роботи асинхронного двійкового сумуючого лічильника на основі D-тригера

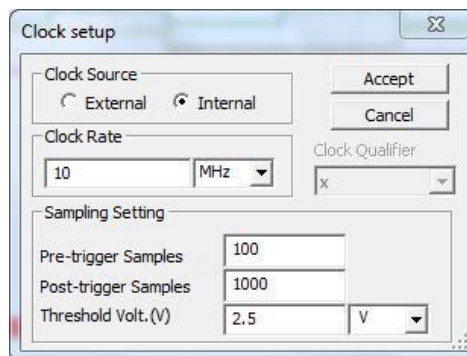


Рис. 6.14. Вікно установки параметрів логічного аналізатора

Мета роботи

Ознайомитися з принципом роботи різних типів лічильників. Для цього використати схеми, наведену на рис. 6.15...6.19.

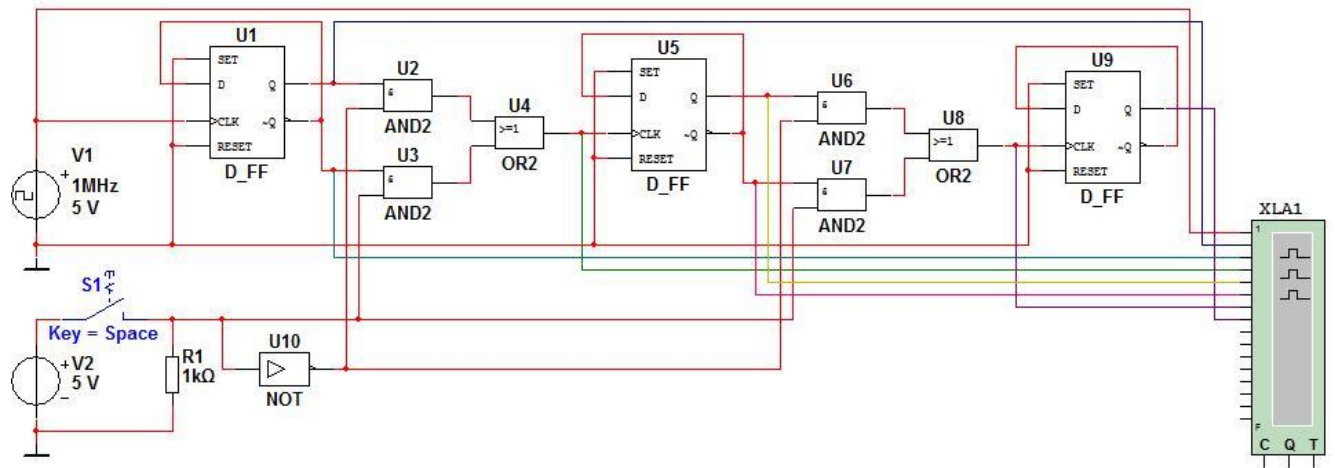


Рис. 6.15. Принципова схема моделі для дослідження асинхронного реверсивного лічильника (04_asinh_revers_lichilnik.ms10)

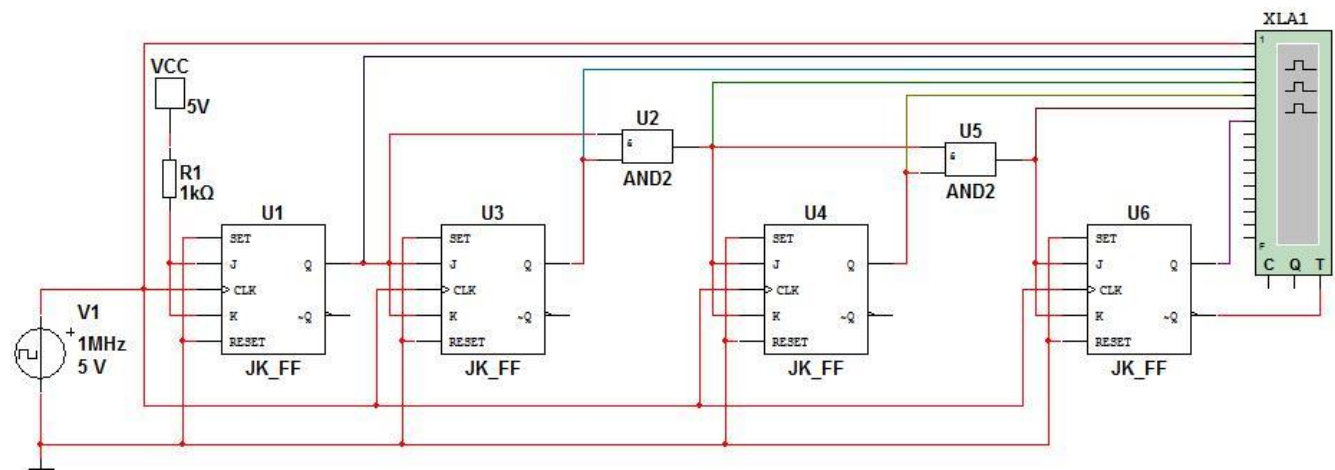


Рис. 6.16. Принципова схема моделі для дослідження синхронного лічильника (04_sinh_lichilnik.ms10)

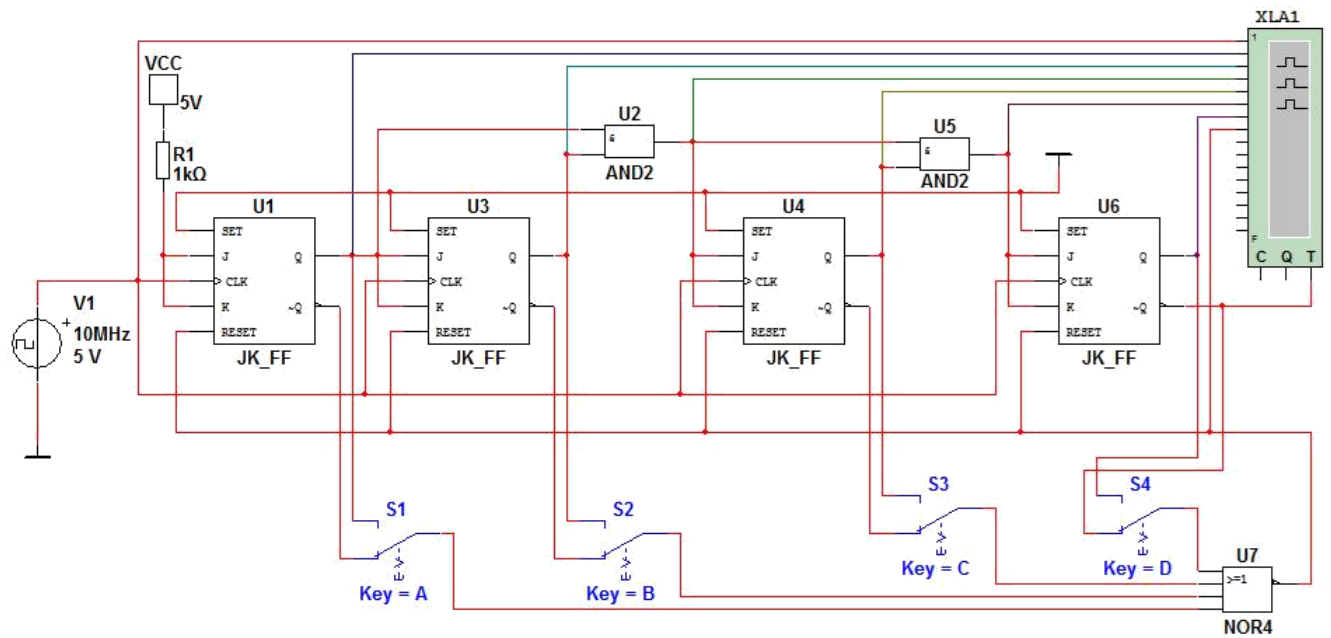


Рис. 6.17. Принципова схема моделі для дослідження недвійкового лічильника зі зворотним зв'язком на основі логічного елемента АБО-НЕ (04_nedvyykoviy_zvorot_zv_vstanovl_0.ms10)

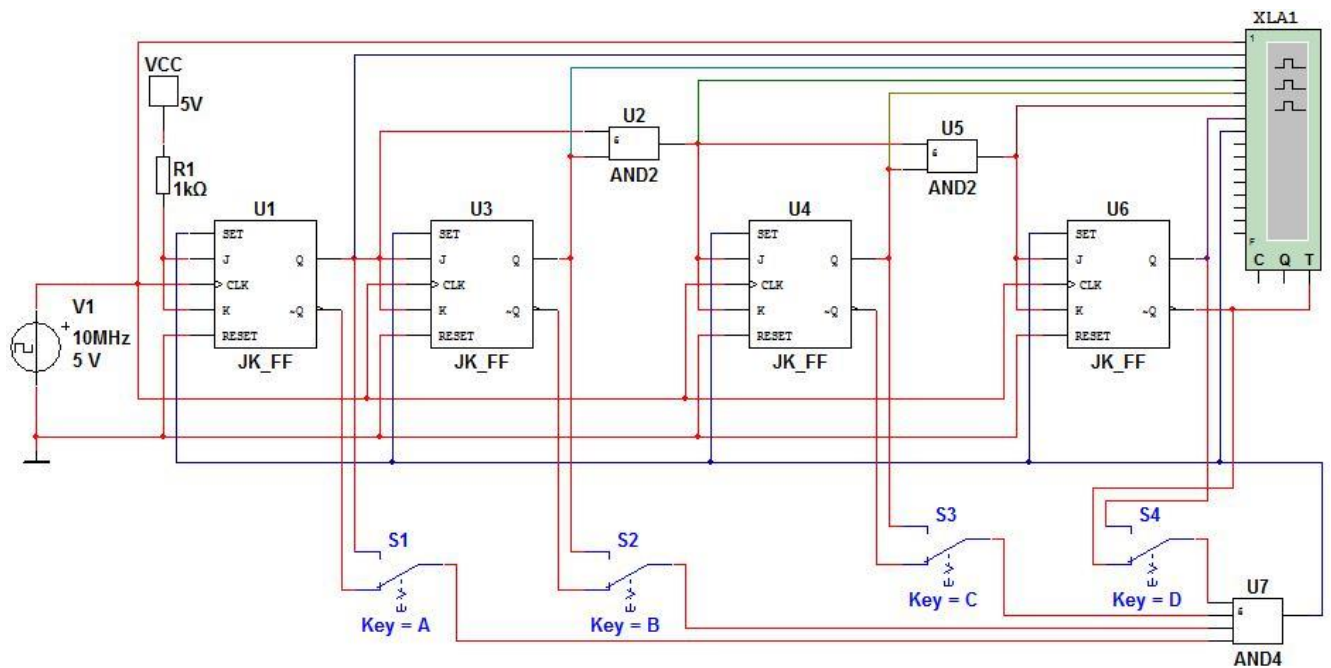


Рис. 6.18. Принципова схема моделі для дослідження недвійкового лічильника зі зворотним зв'язком на основі логічного елемента І (04_nedvyykoviy_zvorot_zv_vstanovl_1.ms10)

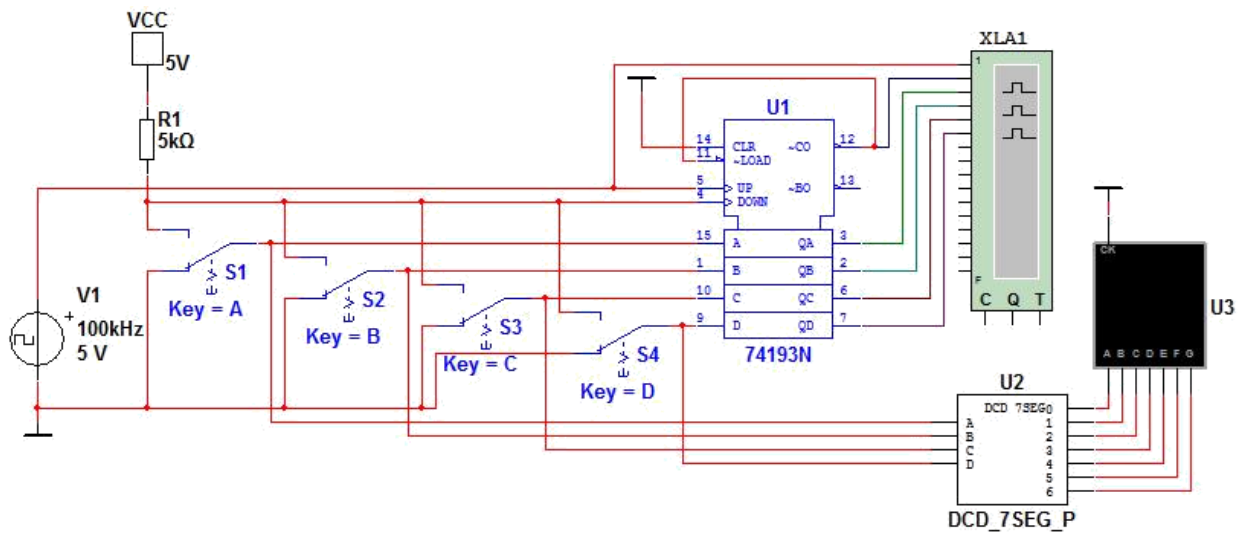


Рис. 6.19. Принципова схема моделі для дослідження програмованого лічильника (04_program_lichilnik.ms10)

Порядок виконання роботи

1. Для вивчення принципу роботи асинхронного реверсивного лічильника дослідити схему, зображену на рис. 6.15, яка міститься в файлі 04_asinh_revers_lichilnik.ms10, у програмі NI Multisim. Комбінуючи положення перемикача дослідити роботу асинхронного лічильника в двох режимах. Визначити коефіцієнт ділення частоти даного лічильника. За допомогою логічного аналізатора отримати результати моделювання даного кола. Пояснити отримані результати.

2. Для вивчення принципу роботи синхронного лічильника дослідити схему, зображену на рис. 6.16, яка міститься в файлі 04_sinh_lichilnik.ms10, у програмі NI Multisim. Визначити коефіцієнт ділення частоти даного лічильника. За допомогою логічного аналізатора отримати результати моделювання даного кола. Пояснити отримані результати.

3. Для вивчення принципу роботи недвійкового лічильника із зворотним зв'язком дослідити схеми, наведені на рис. 6.17 та рис. 6.18, які містяться в файлах 04_nedviykoviy_zvorot_zv_vstanovl_0.ms10 та 04_nedviykoviy_zvorot_zv_vstanovl_1.ms10, у програмі NI Multisim. За вибором викладача встановити перемикачі в потрібне положення.

Визначити коефіцієнти ділення частоти даних лічильників. За допомогою логічного аналізатора отримати результати моделювання даних кіл. Пояснити отримані результати.

4. Для вивчення принципу роботи програмованого лічильника дослідити схему, зображену на рис. 6.19, яка міститься в файлі 04_program_lichilnik.ms10, у програмі NI Multisim.

Комбінуючи положення перемикачів встановити початковий код за вибором викладача. За допомогою логічного аналізатора отримати результати моделювання даного кола. Пояснити отримані результати.

5. Для кожної схеми виміряти час затримки перемикачів всього лічильника. Для цього додатково під'єднати до схеми двоканальний осцилограф. Перший вхід під'єднати до виходу джерела сигналу, а другий – до виходу останнього тригера лічильника.

Контрольні запитання

1. Що таке лічильник? Для чого вони використовуються?
2. За якими ознаками класифікуються лічильники?
3. Пояснити принцип роботи асинхронного двійкового лічильника. Навести приклади часових діаграм, які характеризують роботу асинхронного двійкового лічильника.
4. Пояснити принцип роботи синхронного лічильника. Навести приклади часових діаграм, які характеризують роботу синхронного лічильника.
5. Пояснити принцип роботи недвійкового лічильника із зворотним зв'язком. Навести приклади схем і часових діаграм, які характеризують роботу недвійкового лічильника із зворотним зв'язком.
6. Пояснити принцип роботи програмованого лічильника. Навести приклади схем і часових діаграм, які характеризують роботу програмованого лічильника.

Звіт про виконання лабораторної роботи

У звіті треба навести часові діаграми сигналів для кожного з досліджуваних лічильників. Схему лічильника або навести у звіті, або дати посилання на рисунок, де вона наведена.

Навести для кожної схеми час затримки перемикачів всього лічильника.