

КОМПАРАТОРИ. СХЕМИ КОНТРОЛЮ

ЦИФРОВИЙ КОМПАРАТОР (схема порівняння) – це комбінаційний функціональний вузол, який здійснює порівняння двох чисел однакової розрядності, заданих у двійковому коді, та виробляє вихідний логічний сигнал про результат порівняння. Назва компаратор походить від англ. **compare** – порівнювати. Кількість входів компаратора визначається розрядністю порівнюваних кодів. Залежно від схемного виконання компаратори можуть визначати рівність чисел A і B ($A=B$) та (або) нерівності чисел ($A>B, A<B$). Результат порівняння відображається у вигляді логічного сигналу на виході компаратора. Зазвичай формуються три сигнали: $F_{A=B}$, $F_{A>B}$, $F_{A<B}$. У найпростіших компараторах на виході наявний тільки сигнал, який інформує про рівність або нерівність кодів, тому такі компаратори мають назву **компаратори рівності** або **нуль-органи**.

На рис. 26.1 показано умовне зображення компаратора, логічна функція якого позначається буквами **COMP** (від англ. **comparator**) або знаками $=$.

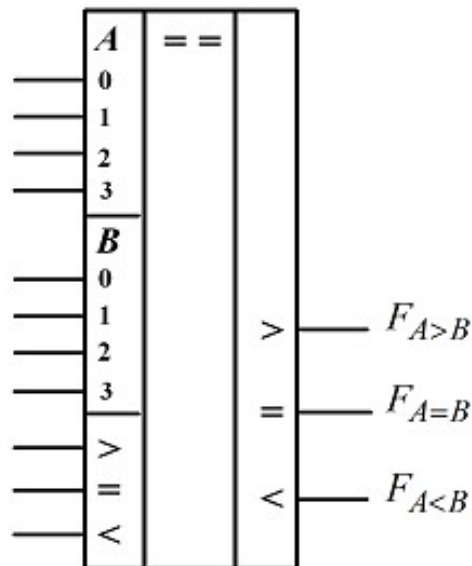


Рисунок 26.1 - Умовне позначення 4-розрядного компаратора

Мітки лівого додаткового поля позначають номери розрядів кодів сигналів, які порівнюються, та керуючі сигнали «=», «>» і «<». Якщо використовується тільки одна мікросхема, то на вхід «=» треба подати лог. 1, а на входи «>» та «<» – сигнали лог. 0. Входи «>» та «<» використовують для

нарощування розрядності кодів, які порівнюються: ці входи компаратора з'єднують з відповідними виходами мікросхеми, яка здійснює порівняння молодших розрядів кодів. Мітки правого додаткового поля відображають функціональне призначення виходу(ів) компараторів.

Логіка роботи однорозрядного компаратора рівності описується таблицею істинності (табл. 26.1), де A і B – однорозрядні двійкові числа. Умовне позначення однорозрядного нуль-органа зображено на рис. 26.2, а).

Функція $F_{A=B} = 1$ приймає значення логічної одиниці у разі, якщо $A = B$, і логічного нуля $F_{A=B} = 0$, якщо $A \neq B$. Така логічна функція двох змінних має назву еквівалентність і є інверсією функції додавання за модулем два (виключаюче АБО). Тому у найпростіший спосіб компаратор реалізується на логічному елементі «виключальне АБО-НІ» (рис. 26.2, б). Прикладом реалізації цієї логічної функції у базисі елементів І, АБО, НІ є схема, що зображена на рис. 26.2, г). Схема однорозрядного компаратора рівності, до складу якої входять два елементи 2-І, один елемент АБО та два інвертори, побудована на основі досконалої диз'юнктивної нормальної форми логічної функції, яка задана таблицею істинності 26.1.

Таблиця 26.1 – Таблиця істинності компаратора на рівність

| Входи | | Вихід |
|-------|-----|-----------|
| A | B | $F_{A=B}$ |
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

$$F_{A=B} = \bar{A} \cdot \bar{B} + A \cdot B = \overline{A \oplus B} \quad (26.1)$$

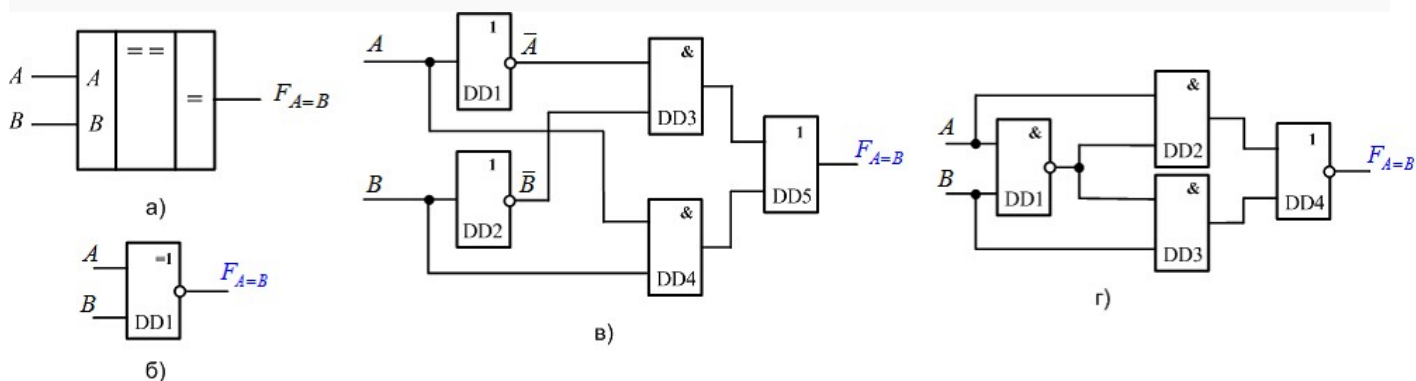


Рисунок 26.2 - Компаратор рівності однорозрядний: умовне зображення (а), умовне позначення логічного елемента «виключальне АБО-НІ» (б), схеми (в), (г)

В інший спосіб схему реалізації «виключального АБО-НІ» можна побудувати за виразом (26.2), який отримуємо із виразу логічної функції (26.1) після еквівалентних перетворень, а саме, застосування аксіоми подвійного інвертування та другої, а потім і першої форми закону де Моргана:

$$F_{A=B} = \overline{A \cdot B} + A \cdot B = \overline{\overline{\overline{A \cdot B} + A \cdot B}} = \overline{\overline{A \cdot B} \cdot \overline{A \cdot B}} = \overline{(A + B) \cdot \overline{A \cdot B}}. \quad (26.2)$$

Схема однорозрядного компаратора рівності, що побудована за виразом (26.2), зображена на рис. 26.2, г).

Багаторозрядні компаратори рівності порівнюють двійкові n розрядні коди чисел. Числа A і B вважаються рівними, якщо знаки однойменних розрядів чисел виявляються однаковими, тобто, якщо $A_i = B_i, i = 0, 1, \dots, n$. Логічна функція (26.3), яка описує алгоритм функціонування багаторозрядного компаратора, визначається логічним добутком порозрядних умов (26.1):

$$F_{A=B} = (\overline{A_0} \cdot \overline{B_0} + A_0 \cdot B_0) \cdot (\overline{A_1} \cdot \overline{B_1} + A_1 \cdot B_1) \cdot \dots \cdot (\overline{A_n} \cdot \overline{B_n} + A_n \cdot B_n) = (\overline{A_0 \oplus B_0}) \cdot (\overline{A_1 \oplus B_1}) \cdot \dots \cdot (\overline{A_n \oplus B_n}) \quad (26.3)$$

За виразом (26.3) легко побудувати схему n -розрядного компаратора, яка реалізується за допомогою n схем «виключальне АБО-НІ» та n -вхідного кон'юнктора І (рис. 26.3, а). На виходах DD1...DD n рівень логічної одиниці з'являється тоді, коли $A_0 = B_0, \dots, A_{n-1} = B_{n-1}$. Тому на виході компаратора логічна одиниця наявна лише у випадку, коли набули рівності усі розряди двійкових чисел A і B .

У разі великої розрядності чисел, що порівнюються, на першому рівні отримують ознаки порівняння для чотирирозрядних груп коефіцієнтів, а на другому рівні пропускають через схему І отримані результати порівняння у групах (рис. 26.3, б).

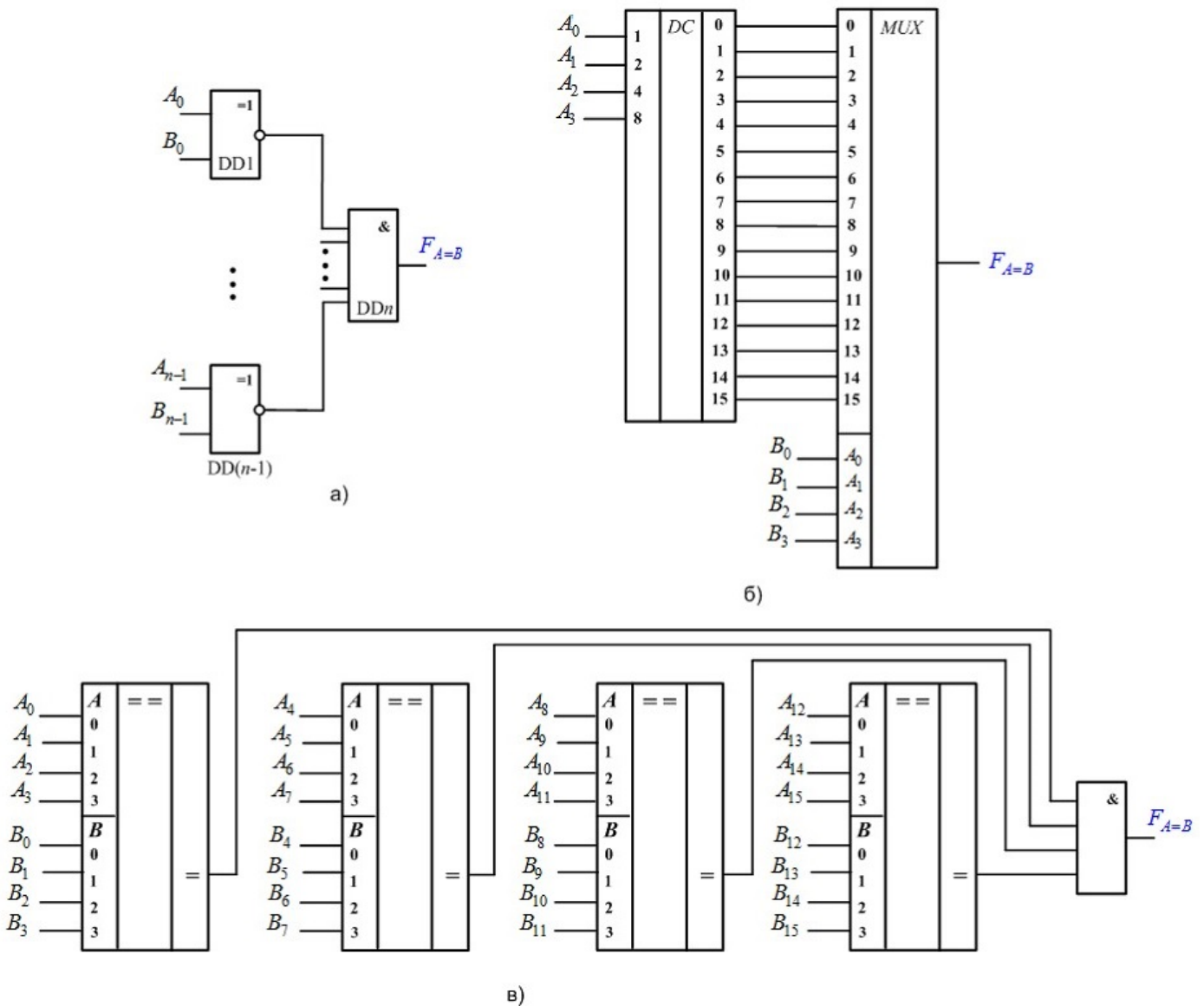


Рисунок 26.3 - Компаратор n -розрядний: схема на елементах «виключальне АБО-НІ» (а), до пояснення декомпозиції для порівнянні кодів з $n=16$ (б), схема на основі дешифратора і мультиплексора (в)

Порівняння може бути реалізоване і на інших схемотехнічних принципах, наприклад, з використанням дешифратора і мультиплексора. На рис. 26.3, в) показана схема для порівняння чотирирозрядних чисел. Одне з чисел, що порівнюються, наприклад A , надходить на входи дешифратора. На виході дешифратора, номер якого визначає код числа A_0, \dots, A_3 , з'являється сигнал лог. 1. Інше число B надходить на адресні входи мультиплексора. Мультиплексор передає на вихід сигнал з того інформаційного входу, адрес якого являє число B_0, \dots, B_3 . Якщо $A=B$, то на виході мультиплексора з'являється лог. 1, в іншому випадку, коли $A \neq B$, – лог. 0.

Цифрові компаратори є універсальними елементами порівняння, які окрім констатації рівності двох чисел, можуть встановити яке з них більше. Компаратори, які формують сигнали порівняння $F_{A>B}$, $F_{A<B}$ мають назву **компаратори нерівності**.

Найпростіша задача полягає в порівнянні двох однорозрядних чисел. Логіка роботи однорозрядного компаратора нерівності описується таблицею істинності (табл. 26.2), де A і B – однорозрядні двійкові числа. Умовне позначення такого компаратора зображено на рис. 26.4, а). Від таблиці істинності легко перейти до аналітичних виразів логічних функцій компаратора $F_{A=B}$, $F_{A>B}$, $F_{A<B}$ (26.4). На основі логічних функцій (26.4) можна побудувати ще одну схему «виключального АБО-НІ» для реалізації $F_{A=B}$ з внутрішніми виходами, на які надходять сигнали $F_{A>B}$ та $F_{A<B}$ (рис. 26.4, б)).

Таблиця 26.2 – Таблиця істинності компаратора на більше, менше

| Входи | | Виходи | | |
|-------|-----|-----------|-----------|-----------|
| A | B | $F_{A=B}$ | $F_{A>B}$ | $F_{A<B}$ |
| 0 | 0 | 1 | 0 | 0 |
| 0 | 1 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 |

$$\begin{aligned}
 F_{A>B} &= A \cdot \bar{B}, \\
 F_{A<B} &= \bar{A} \cdot B, \\
 F_{A=B} &= \overline{A \cdot \bar{B} + \bar{A} \cdot B}.
 \end{aligned}
 \tag{26.4}$$

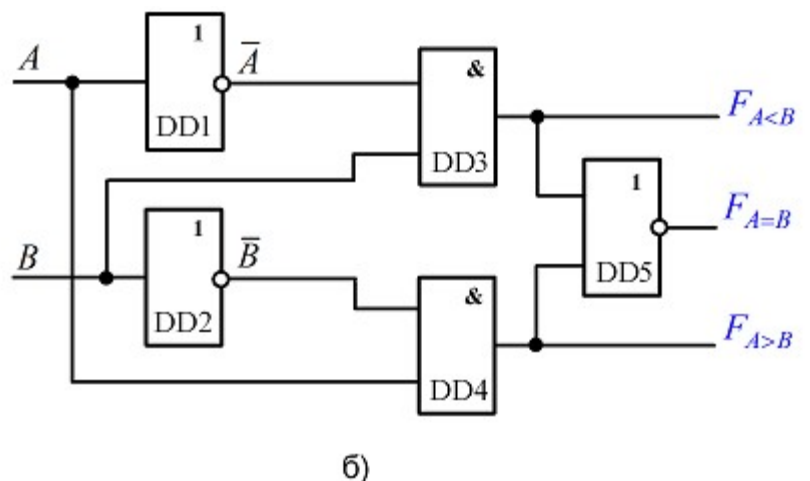
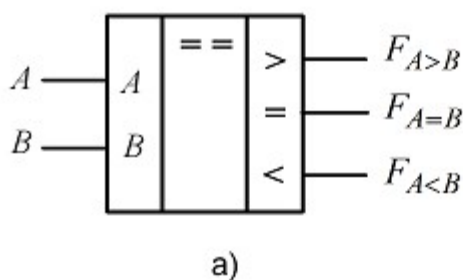


Рисунок 26.4 - Компаратор нерівності однорозрядний: умовне зображення (а), схема (б)

Для порівняння багаторозрядних чисел використовується наступний алгоритм. Спочатку порівнюються значення старших розрядів. Якщо вони різні, то ці розряди і визначають результат порівняння. Якщо вони рівні, то необхідно порівнювати наступні за ними молодші розряди. Аналіз порівняння двох чисел A і B виконується послідовно в напрямку від старших розрядів до молодших.

Цифрові компаратори застосовуються для контролю і корекції результатів роботи арифметично-логічних вузлів та систем, контролю передачі інформації з одного регістра в інший, в структурах цифрових схем. Цифрові компаратори випускають у вигляді окремих мікросхем.

СХЕМИ КОНТРОЛЮ

Складність ЕОМ і інших ЦП визначає важливість операцій контролю і діагностики їх функціонування. В деяких випадках контроль життєво необхідний.

Якщо ставити за мету попередження помилок в роботі ЦП, то попри всі намагання навряд чи вдасться їх позбавитись. Тоді постає необхідність виявляти помилки. Для виявлення помилок існують різні методи (дублювання, кодування). І, на кінець, можна ставити задачу маскування (виправлення) помилок. Для цього використовують потрійне резервування з виробленням результату шляхом «голосування» з допомогою мажоритарних схем (за більшістю).

Функція контролю завжди пов'язана з додатковими затратами.

Мажоритарні елементи. Завданням мажоритарного елемента є провести «голосування» і передати на вихід величину, що відповідає більшості із вхідних. Такий елемент повинен мати тільки непарну кількість входів. Функціонування мажоритарного елемента подано таблицею істинності 26.3. Виходи a_1 та a_2 вказують на номер збійного каналу.

Як слідує із таблиці, відповідні функції мають вид:

$$F = F_1 F_2 \vee F_1 F_3 \vee F_2 F_3, a_1 = F_2 \oplus F_3, a_0 = F_1 \oplus F_3. \quad (26.5)$$

В схемах типу рис. 26.5 від мажоритарного елемента потребують особливої надійності, бо його відмова зробить марною всю схему резервування.

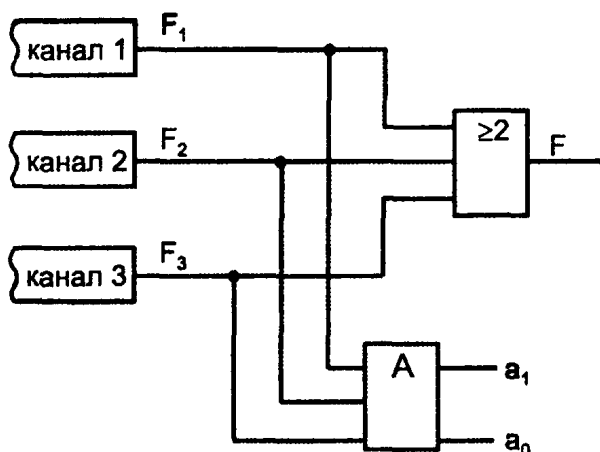


Рисунок 26.5 – Схема голосування мажоритарним елементом

Таблиця 26.3 – Таблиця істинності мажоритарного елемента

| F ₁ | F ₂ | F ₃ | F | a ₁ | a ₀ |
|----------------|----------------|----------------|---|----------------|----------------|
| 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 | 1 | 0 |
| 0 | 1 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 | 1 | 0 |
| 1 | 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 1 | 1 | 0 | 0 |

Контроль за модулем 2. Найпростішими і широкоживаним методом виявлення помилок є контроль за модулем 2. У цьому способі контролю кожне двійкове слово доповнюється контрольним розрядом, значення якого підбирається так, щоб зробити кількість одиниць кодової комбінації парною або непарною. Одноразову помилку така схема контролю виявляє чітко, зате при подвійній помилці парність не порушується і така помилка не виявляється. При контролі парності кількість одиниць кодової комбінації роблять парною, при контролі непарності – непарною. Значення контрольного розряду **P** наведено у таблиці 26.4.

Таблиця 26.4 – Контроль парності (не парності)

| a ₃ | a ₂ | a ₁ | a ₀ | P _п | P _н |
|----------------|----------------|----------------|----------------|----------------|----------------|
| 0 | 0 | 0 | 0 | 0 | 1 |
| 0 | 0 | 0 | 1 | 1 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 |
| 0 | 0 | 1 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 | 0 | 1 |
| ⋮ | ⋮ | ⋮ | ⋮ | ⋮ | ⋮ |
| 1 | 1 | 1 | 1 | 0 | 1 |

Як видно із таблиці:

$$P_{п} = a_3 \oplus a_2 \oplus a_1 \oplus a_0 ;$$

$$P_{н} = \overline{a_3 \oplus a_2 \oplus a_1 \oplus a_0} .$$

Після передачі слова чи його зчитування із пам'яті знову виконується контроль за модулем 2 і перевіряється

чи зберіглася парність (непарність) прийнятої комбінації. Якщо не зберіглася - фіксується помилка.

Контроль за модулем 2 ефективний там, де ймовірність одноразової помилки (напівпровідникова основна пам'ять комп'ютера) набагато вища, ніж групової (пам'яті на магнітних чи оптичних носіях).

Схеми згортки. Контроль за модулем 2 реалізується з допомогою схем згортки. Типовою є багаторівнева схема згортки пірамідального типу (рис. 26.6). Схема на рис. 26.6, а) показана схема згортки для обробки паралельних даних, на рис. 26.6, б) – послідовних даних.

Прикладом ІС згортки за модулем 2 може слугувати мікросхема КР1533ІП5. Схема має 9 входів, що дозволяє провести згортку байта з дев'ятим контрольним розрядом. Схема має два виходи Е (Even) і О (Old). Якщо вага вхідної комбінації парна, то $E = 1$ і $O = 0$, непарна – навпаки, ($E = 0$ і $O = 1$).

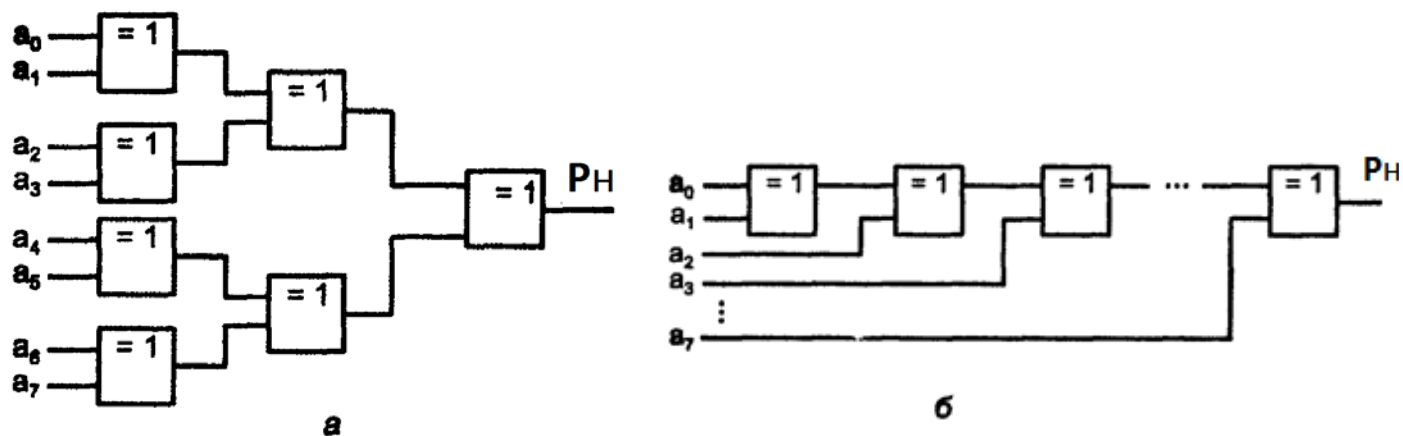


Рисунок 26.6 – Схеми згортки пірамідального (а) та послідовного (б) типів

Контроль з використання кодів Хеммінга. Застосування кодів Хеммінга дозволяє виправляти одноразові помилки. Якщо ж до коду Хеммінга додати ще один контрольний розряд, що забезпечує парність/непарність всієї комбінації в цілому, то отримуємо модифікований код Хеммінга, з допомогою якого можна виправляти одноразові помилки та виявляти подвійні. Методи

контролю з допомогою кодів Хеммінга ґрунтуються на тих же ідеях, що і контроль парності.

Для отримання коду Хеммінга до інформаційного слова додаються кілька контрольних розрядів, як займають позиції 2^n ($n = 0, 1, 2, 3$). Кожний контрольний розряд асоціюється з деякою групою розрядів кодової комбінації і виводить парність групи розрядів, в яку він входить (див. табл. 26.6). Перший контрольний розряд P_1 входить в групу розрядів з номерами $x_8 \dots x_1$, де x довільне двійкове значення 0 чи 1 (розряди 1, 3, 5, 7, 9...). Другий контрольний розряд входить в групу розрядів з номерами $x_8 \dots 1x$ (номери 2, 3, 6, 7, 10, 11..). Третій розряд входить в групу, які мають номери $x_8 \dots 1xx$ (4, 5, 6, 7, 12, 13..). Тобто контрольні розряди виводять вагу своїх груп на парність-непарність.

Таблиця 26.5 - Отримання коду Хеммінга

| 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | |
|-----|-------|-------|-------|-------|-------|-------|-------|--------------------------|
| P | a_3 | a_2 | a_1 | P_3 | a_0 | P_2 | P_1 | |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | |
| 1 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | |
| 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | |
| 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | |
| 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | |
| 0 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | |
| 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | $a_3 a_2 a_1 a_0 = 0110$ |
| ... | ... | ... | ... | ... | ... | ... | ... | |
| 1 | 1 | 1 | 1 | 1 | 1 | 0 | 1 | |

Після виконання операції (наприклад, зчитування кодової комбінації із пам'яті) проводиться стільки перевірок за модулем 2, скільки є контрольних розрядів, тобто, перевіряється збереження парності ваг груп.

Результат перевірок утворює слово $S_2 S_1 S_0$, яке називається **синдромом**. Синдром вказує на номер розряду, в якому виникла помилка. Для виправлення помилки необхідно інвертувати розряд, на який вказує синдром. На рис. 26.7 показано схему кодування і декодування кодами Хеммінга.

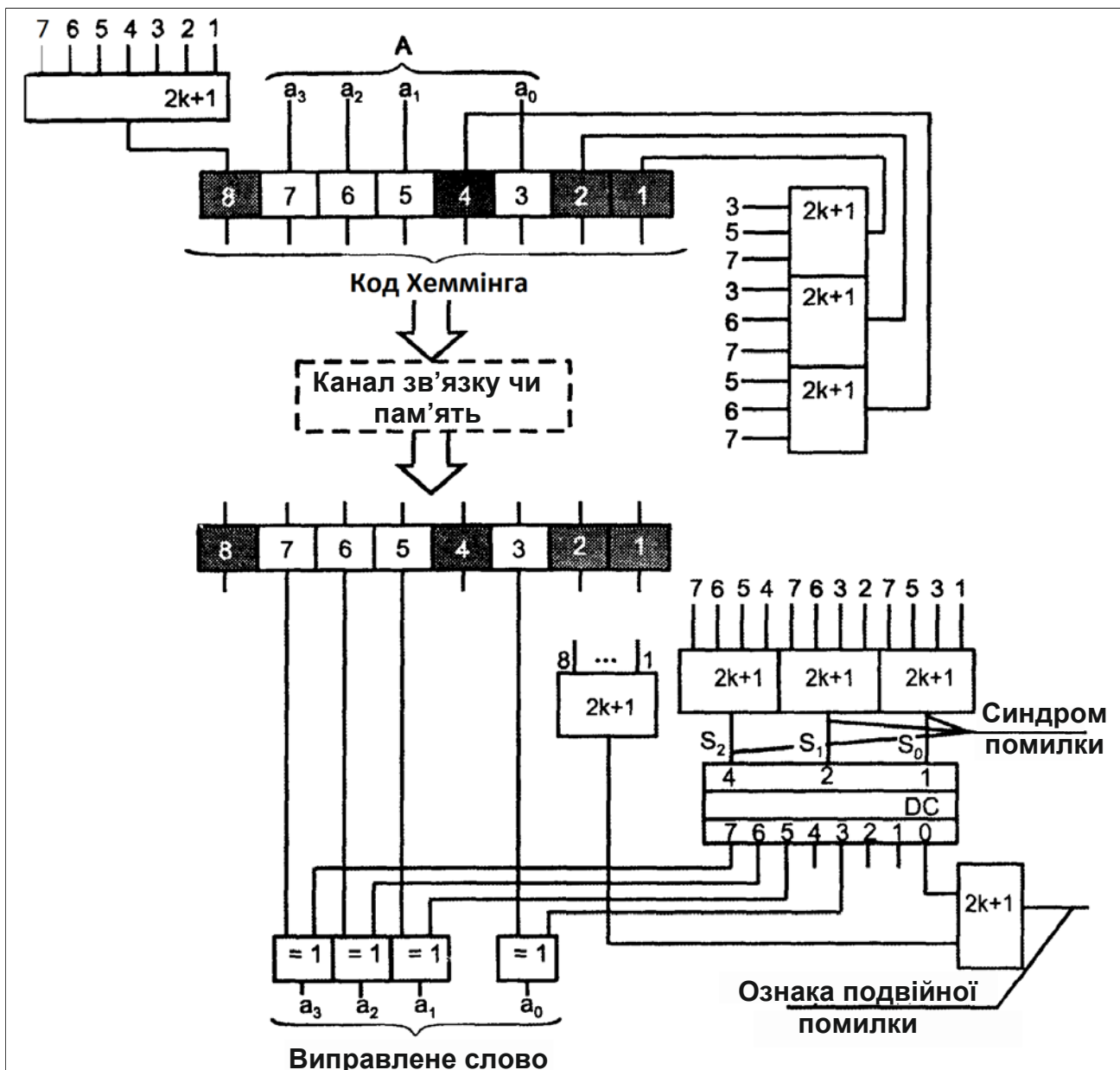


Рисунок 26.7 – Схема кодування і декодування кодами Хеммінга

Виявлення подвійної помилки базується на порівнянні синдрому і загальної парності (табл. 26.6). Код Хеммінга відноситься до простих. Існують набагато складніші коди із великими можливостями для корекції – коди БЧХ, Файра, Ріда-Соломона, інші.

Таблиця 26.6 - Виявлення подвійної помилки

| Синдром | Загальна парність | Результат |
|---------|-------------------|--|
| 0 | 0 | Все вірно, слово можна використовувати |
| S | 1 | Була одноразова помилка, виправлена, слово можна використовувати |
| S 0 | 0 1 | Подвійна чи потрійна помилка, слово використовувати не можна |