

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 1</i>

## **ЗАТВЕРДЖЕНО**

Науково-методичною радою  
Державного університету  
«Житомирська політехніка»

протокол від 21 травня  
2020 р. №1

## **МЕТОДИЧНІ РЕКОМЕНДАЦІЇ**

для проведення практичних (лабораторних) занять  
з навчальної дисципліни

### **«Цифрова техніка та ПЛІС Ч1»**

для здобувачів вищої освіти освітнього ступеня «бакалавр»  
спеціальності 172 «Телекомунікації та радіотехніка»  
освітньо-професійна програма «Телекомунікації та радіотехніка»,  
факультет інформаційно-комп'ютерних технологій  
кафедра комп'ютерних технологій у медицині та  
телекомунікаціях

Рекомендовано на засіданні  
кафедри комп'ютерних  
технологій у медицині та  
телекомунікаціях

28 серпня 2023 р., протокол №7

Розробник: к.т.н., доцент кафедри комп'ютерних технологій у  
медицині та телекомунікаціях ЦИПОРЕНКО Віталій

Житомир  
2023

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 2</i>

## Зміст

1.	Моделювання мікропроцесорної системи в середовищі PROTEUS	3
2.	Дослідження функціональних можливостей цифрових мікросхем малої інтеграції	24
3.	Дослідження принципів побудови та функціональних можливостей дешифраторів	42
4.	Дослідження принципів побудови та функціональних можливостей мультиплексорів	52
5.	Дослідження принципів побудови та функціональних можливостей тригерів	61
Література		77

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 3</i>

## Лабораторна робота №1

### Моделювання мікропроцесорної системи в середовищі PROTEUS

#### 1.1. Навчальні питання

1. Дослідження основних функцій та компонентів середовища PROTEUS.
2. Дослідження складання схем в середовищі PROTEUS.

#### 1.2. Навчальна мета

Практичне ознайомлення з основними функціями та органами керування програми PROTEUS та отримання практичних навичок моделювання роботи мікропроцесорних пристроїв.

#### 1.3. Теоретичні відомості

Симулятор електронних пристроїв PROTEUS підтримує мікроконтролери AVR, PIC, ARM, Motorola, HC11.

Для ознайомлення з основними функціями та органами керування програми розглянемо приклад: Симуляція пристрою із мікроконтролером (МК) AVR AT90S8515 та інтерфейсом "1-wire" по якому підключені "таблетка" i-button DS1990 (для домофонів) та інші "1-wire" прилади.

Корисна порада на майбутнє – не створюйте проект із нуля, відкривайте будь-який простий приклад з папки SAMPLES і модифікуйте його під свої схему та потреби.

#### 1.4. Порядок виконання роботи

1. Запустіть PROTEUS ISIS і зайдіть у меню File – Open Design. Після в папці C:\Program Files\Labcenter Electronics\Proteus 7 Professional\SAMPLES відкрийте папку VSM for AVR.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідас ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 4

Знайдіть в ній і відкрийте папку One-Wire, потім папку NETWORK і відкрийте файл проекту 1WIRE\_NET.DSN. Результат попередніх дій зображено на рис. 1.1.

Інтерфейс PROTEUS не має лінійок прокручування. Це зроблено для максимізації робочої області.

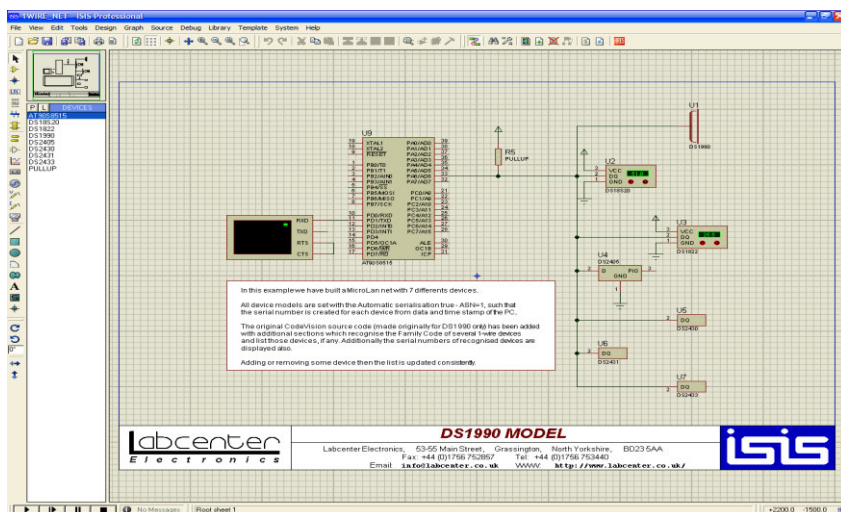


Рис. 1.1. Головне вікно програми

**Масштаб зображення** можна змінювати за допомогою колеса на миші або за допомогою інструментів "лупа +" та "лупа -" в верхній панелі інструментів.

**Переміщати зображення** можна, вказуючи новий центр зображення інструментом "Хрест" ліворуч від "лупа +" та переміщенням зеленої рамки по „міні макету сторінки” в лівому верхньому кутку робочої області.

**Весь робочий аркуш** можна побачити, кликнувши кнопку праворуч від "лупа -".

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 5</i>

**Показати певну область схеми** можна, виділивши її за допомогою інструмента виділення області інструментом, що знаходиться ще правіше.

У лівій верхній області екрану ви бачите міні макет сторінки, а трохи нижче панель **DEVICES** (компоненти проекту), що зображена на рис. 1.2.

В цьому вікні відображаються **всі** елементи, які використовуються в схемі.

Кнопка з буквою "P" відкриває форму пошуку компонента в бібліотеках PROTEUS для розміщення на схемі.

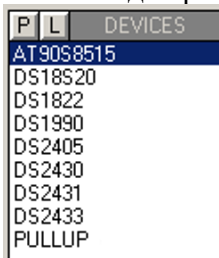


Рис. 1.2. Панель компонентів проекту

Кнопка з буквою "L" відкриває менеджер бібліотек – з його допомогою ви можете підключати нові бібліотеки компонентів.

У відкритому вікні проекту знаходиться мікроконтролер AVR AT90S8515. Тут також розміщені декілька компонентів компанії DALLAS – MAXIM – всі вони підключені за схемою однопровідного інтерфейсу 1-Wire.

Оскільки в даній програмі сигнал неможливо передати по одному провіднику – тому у цих компонентів повинні бути з'єднані і виводи GND.

В кінці списку знаходиться компонент PULLUP – це резистор, який підтягує напругу в точці, куди він підключений

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 6

до значення + живлення МК і приладів DSxxxx – звичайно це +5 вольт.

PROTEUS це інтерактивний довідник по електронним компонентам! Тут можна дізнатися, які компоненти розміщені на схемі та призначення їх виводів !

2. Клікніть кнопку з буквою **P** – відкриється меню пошуку й вибору компонентів "**Pick Devices**", рис. 1.3.

В полі – "**Keywords**" (ключові слова) уведіть **ds2** і виберіть, натиснувши мишкою, верхній з 4-х знайдених компонентів – DS2405. У полі "**Description**" (опис) бачимо "адресований перемикач". До цього приладу можна звернутися за його адресою і "наказати" йому видати на вихід РІО логічну "1" або "0" або перевести вихід у високоімпедансний Z-стан – з дуже великим опором, що практично не проводить струму, тобто не впливає на пристрій, що до нього підключено.

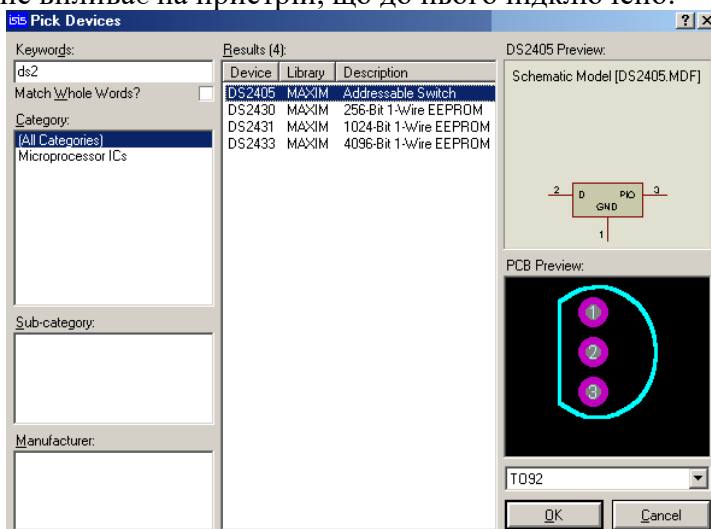


Рис. 1.3. Вікно пошуку компонентів

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 7

У правій частині форми можна побачити назву моделі компонента, його зображення на схемі, а нижче – його **"FootPrint"** – це вигляд компонента на друкованій платі. Ще нижче – назва корпусу компонента TO92 – це маленький трьох вивідний пластиковий корпус у вигляді циліндра 5x5 мм.

Інша частина 1-Wire приставів на схемі починається з ds1 – введіть ці символи в поле ключових слів.

3. Тепер знайдено інші пристрої. Вони розташовані в 2-х категоріях.

Виберіть мишкою DS18S20 – "Високоточний 1-Wire цифровий термометр". На схемному зображенні цього компонента видно деяке поле, що нагадує дисплей – у ньому будуть виводитися дані в процесі симуляції.

**Помістити компонент на схему** можна, натисканням "ОК", в результаті чого компонент з'явиться у вікні DEVICES. Виділений компонент можна помістити на аркуші розмістивши мишку в потрібне місце на аркуші схеми і натиснувши лівою кнопкою. Компонент розташується на схемі, рис. 1.4.

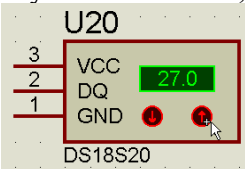


Рис. 1.4. Розміщення компонента на схемі

**Увага! Компонент інтерактивний.** Червоними стрілками ви зможете в ході симуляції змінювати температуру корпусу датчика – тобто ту, яку він вимірює – клацаючи по ним мишкою.

Температура відображається на дисплеї компонента. VCC – це + живлення датчика DS18S20, GND – "загальний провідник" або "земля", DQ – лінія даних.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 8

**Компонент, що присутній на схемі можна додати і видалити, скопіювати і вставити, тільки в цьому випадку доведеться вручну призначити йому порядковий номер замість знаку питання – ?.**

**Виділити компонент або будь-який елемент схеми можна, натиснувши по ньому правою кнопкою миші 2 рази. При першому кліку він стане червоним і одночасно будуть виділені всі провідники, що підходять до компонента – вони стануть червоними до першого з'єднання із будь-яким іншим компонентом.**

**Скасувати виділення усіх виділених компонентів можна, натиснувши правою кнопкою миші в порожньому місці схеми.**



**Видалити компонент або будь-який елемент зі схеми можна двома кліками правої кнопки миші по ньому або натискання **Del** після виділення лівою кнопкою миші.**

4. Ознайомтесь, в таблиці 1.1: ліворуч – верхня частина панелі інструментів середовища Proteus. В таблиці 1.2 – панель інструментів ліворуч, нижня частина.

\* – дуже корисно ! Дозволяє не перетворювати схему в павутину із провідників, яку неможливо прочитати – використовуйте!

Таблиця 1.1

Призначення елементів верхньої частини панелі інструментів Proteus

	подвійним кліком лівої кнопки миші по компоненту відкриває редагування його властивостей.
	відкрити панель <b>DEVICES</b> – компоненти проекту і пошук нових;






Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 9

	поставити точку з'єднання провідників вручну;
	призначити назву провіднику, натиснувши на ньому лівою кнопкою миші на вписавши придуману назву, наприклад, G1 у вікно string – <b>однойменні провідники – електрично З'ЄДНАНІ*!</b> ;
	додати текст у довільне місце схеми;
	прокласти шину – на схемі жирна темно синя лінія;
	створити підсхему – тобто якийсь блок, що містить у собі свою схему і з'єднання.

Таблиця 1.2

### Призначення елементів нижньої частини панелі інструментів Proteus










	повернути на 90 градусів за годинниковою стрілкою;
	повернути на 90 градусів проти годинникової стрілки;
	повернути на довільний кут;
	відобразити горизонтально;
	відобразити вертикально.

В таблиці 1.3 – середня частина панелі інструментів. Це інструментарій моделювання роботи електронного пристрою, тобто головне в PROTEUS!

Таблиця 1.3

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 10

### Призначення елементів середньої частини панелі інструментів Proteus

	* <b>TERMINALS</b> – виводи живлення (power) – в полі string: +5V; значки вводу (INPUT), виводу (OUTPUT), земля (GND), з'єднання між блоками;
	додати вивід до створюваного компонента;
	графічне відображення, збереження й потужний аналіз результатів симуляції;
	"магнітофон" для запису у файл і відтворення даних;
	генератори будь-яких напруг, струмів, вивід їх з файлів даних;
	вказати точку виміру напруги на провіднику;
	вказати точку виміру струму на провіднику;
	Virtual Instruments – вимірювальні прилади;
	прокладка провідників на схемі.

Панель інструментів знизу, рис. 1.5:



1

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 11</i>

Рис. 1.5. Панель керування симуляцією

На рис. 1.5 позначено:

1 – "Пуск" – запуск симуляції або продовження припиненої симуляції;

2 – "Крок" – виконати мінімальний крок по програмі МК, звичайно це одна команда на асемблері. Цією кнопкою теж можна почати симуляцію;

3 – "Пауза" – пауза симуляції. Можна продовжити кнопками "Пуск" або "Крок";

4 – "Стоп" – зупинка симуляції. Після цього симуляція почнеться спочатку кнопками "Пуск" або "Крок".

5. Просимулюйте приклади з папки SAMPLES – VSM for AVR. Відкрити проект – 1WIRE\_NET.DSN. Виділіть мікроконтролер, натиснувши по ньому правою кнопкою миші та вибравши пункт меню **Edit properties**.

У відкритій панелі редагування властивостей компонента (**Edit Component**), клацніть по кнопці "**Hidden Pins**" (сховані виводи) – відкриється додаткове меню в якому показано, як називаються вузли (провідники) схеми до яких підключено живлення МК – **VCC** і його загальний провідник – **GND**. Зміна цих назв може знадобитися вам при живленні МК або інших компонентів різними напругами або від різних джерел, рис. 1.6.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 12

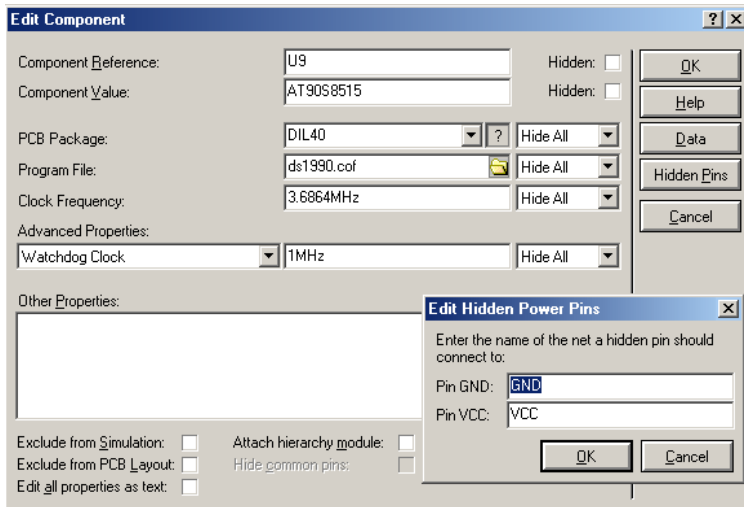


Рис. 1.6. Редагування властивостей компонента

Підключити пристрій до довільного джерела живлення можна наступним чином:

1. Змінити назву схованого виводу МК на VCC1.
2. Створити на вільному полі вивід живлення зайшовши в TERMINALS, POWER.
3. Клацнути лівою кнопкою миші на стрілочці живлення та у полі string вікна Edit wire label вписати необхідну напругу, наприклад, +15V.
4. Подовжити для зручності провідник. Натиснути на кнопку в панелі інструментів LBL, потім натиснути мишкою на провіднику та дати йому назву VCC1, рис 1.7.
5. Інші провідники можна підключити до створеного джерела живлення давши їм назву VCC1.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 13

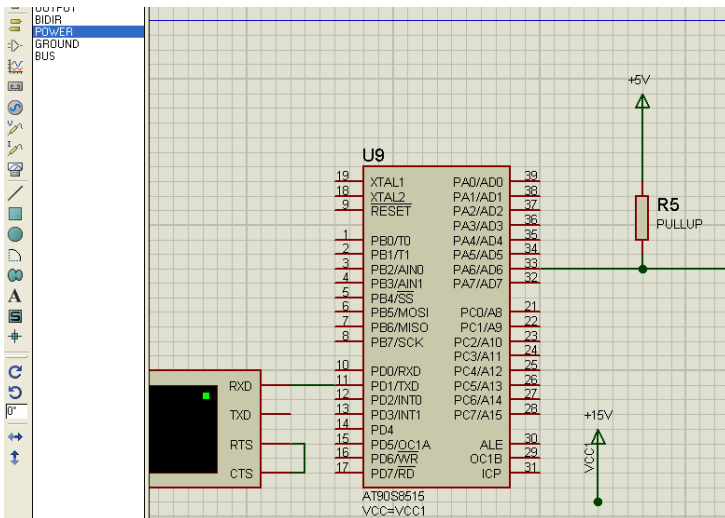


Рис. 1.7. Приклад підключення скритих виводів до джерела напруги VCC1

Натисніть "ОК" щоб закрити панель схованих виводів і подивіться уважно на вміст панелі редагування компонента.

6. Головне для МК це програма за якою він буде працювати. В полі "**Program File**" потрібно вказати один з наступних варіантів файлу прошивки:

- \*.cof – файл, якщо ви хочете проводити моделювання за програмою, текст якої написано мовою С.

- \*.hex – файл прошивки, якщо у вас немає тексту програми – ні на С, ні на Асемблері.

- \*.asm – файл, якщо ви хочете проводити моделювання за програмою, текст якої написано на Асемблері.

Зазвичай підключається файл прошивки \*.hex.

Якщо у вас немає файлу \*.hex, який створюється автоматично в результаті компіляції програми в середовищі

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 14</i>

**AVRStudio4**, а є текст програми **\*.asm**, який можна написати в текстовому файлі блокноту – потрібно вказати назву **\*.hex** файлу – ds1990.hex (або для МК Tiny 15 назву файлу T15DEMO.HEX) та через меню головної панелі інструментів: Source – Add/Remove Source Files – додати назву файлу з текстом програми на асемблері, натиснувши New і вибравши потрібний компілятор: ds1990.asm, рис. 1.8.

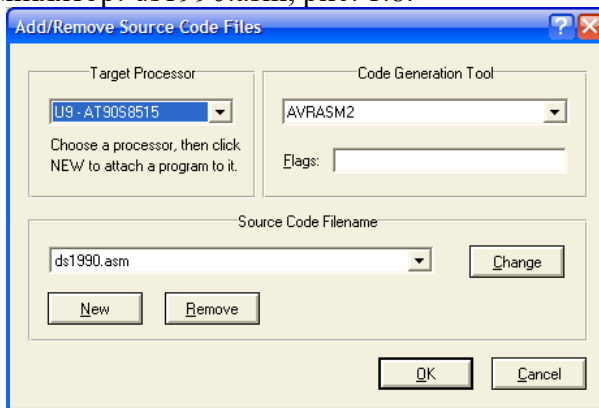


Рис. 1.8. Додавання файлу з текстом програми в проект

Тепер при запуску симуляції буде відбуватися компіляція файлу ds1990.asm і, якщо немає помилок, то МК почне працювати вже по створеному файлу ds1990.hex.

Отже:

Щоб симулювати в PROTEUS роботу мікроконтролера (AT90S8515) досить:

- 1) знайти його в бібліотеках і помістити на схему;
- 2) вказати яку програму (ds1990.hex) він повинен виконувати (як описано вище);
- 3) вказати частоту тактування МК (Clock Frequency).  
Досить просто.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 15

7. Щоб побачити всі установки компонента в панелі редагування поставте галочку Edit all properties as text, рис. 1.9.

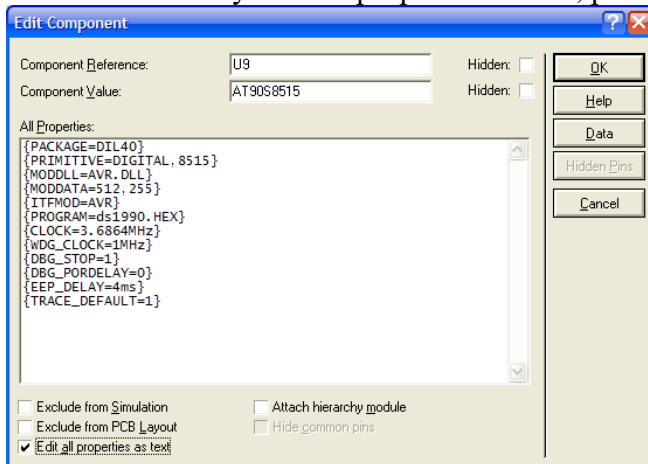


Рис. 1.9. Редагування властивостей компонента як тексту

CLOCK – однозначно визначає частоту тактування МК при симуляції! Кварц і конденсатори не потрібні для симуляції, їх встановлюють на схему тільки для того щоб врахувати при розведенні друкованої плати пристрою.

WDG\_CLOCK – показує частоту роботи генератора сторожового таймера. Хоча вона й позначена 1MHz – "собака" він не включений поки ми не додамо у властивості МК рядок: {WDGON=1} – вам не потрібно його вмикати.

Значення інших параметрів можна довідатися в довідці – кнопка F1 на клавіатурі або Help на панелі інструментів, рис. 1.10.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідас ДСТУ ISO 9001:2015	Ф-22.06- 05.01.2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 16

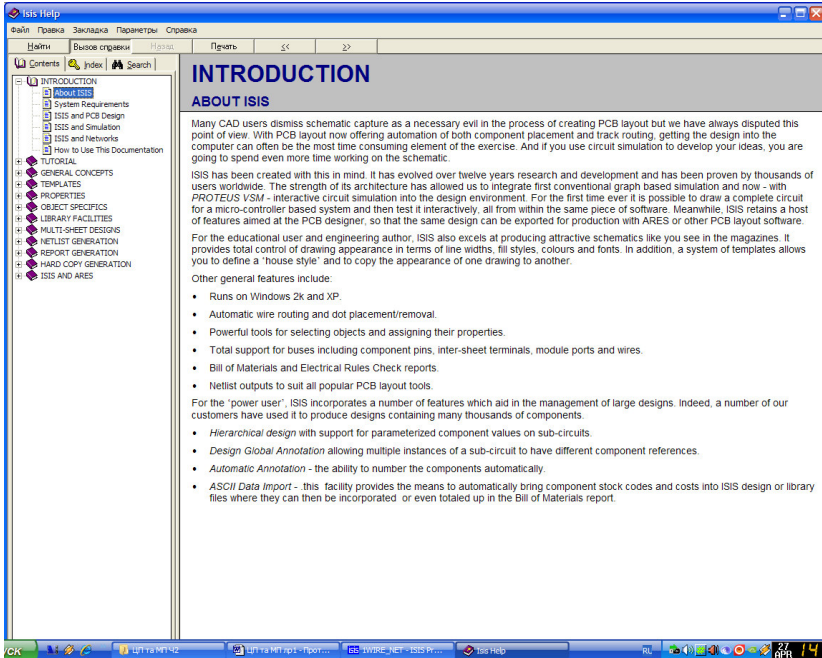


Рис. 1.10. Довідкова система PROTEUS

**8. Важливо!** Для **PROTEUS** та для **AVRStudio4** потрібно встановлювати для користувача з ім'ям з латинських символів, а також усі назви проєктів (**цифри та англійський алфавіт!**)

9. Запустіть симуляцію! Кнопки керування симуляцією описано вище.

Крім того управляти процесом симуляції програми на асемблері можна за допомогою клавіш F10, F11, F12 і їх комбінаціями із клавішами Alt та Ctrl, та через меню DEBUG.

На рис. 1.11 зображено меню налагодження і обрана команда, що дозволяє виконати зазначений час симуляції. Наприклад, 1 мікросекунду або 10.5 секунд.



Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 17

При кліку по ній виводиться поле введення для вказівки скільки часу повинна відпрацювати схема:

**n** – нано секунди;

**u** – мікро секунди;

**m** – мілі секунди.

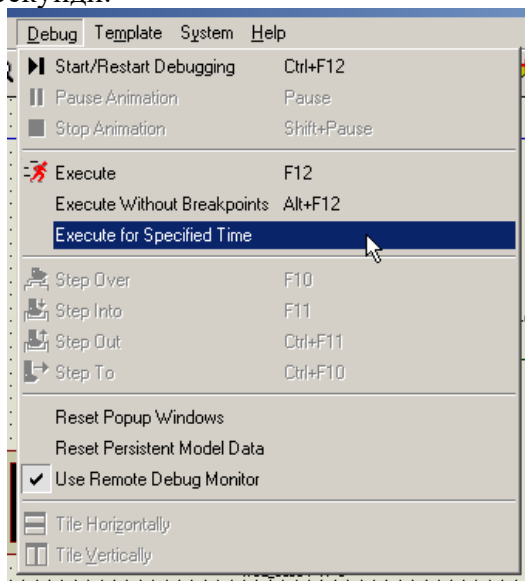


Рис. 1.11. Меню налагодження і симуляції

Секунди можна не позначати.

Зазначений час буде просимульовано, якщо до його закінчення в програмі МК не зустрінеться точка зупинки (BP – BreakPoint) – симуляція зупиниться на ній.

**F12** – еквівалентна кнопці "Пуск" – запускає або продовжує симуляцію до BP.

**Alt+F12** – запускає або продовжує симуляцію, не зупиняється на BP.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 18

**F10** – симулювати, не входячи в процедуру на Асм або функцію на С – вони будуть виконані як 1 крок.

**F11** – симулювати крок по програмі із входом у процедуру або функцію.

Допомога по симуляції МК знаходиться в розділі – Proteus VSM Help – SOURCE LEVEL DEBUGGING WITHIN PROTEUS VSM.

При симуляції пристрою на екрані ми будемо бачити анімацію. Режим анімації можна встановити через меню **System** → **Set Animation Options**, рис. 1.12.

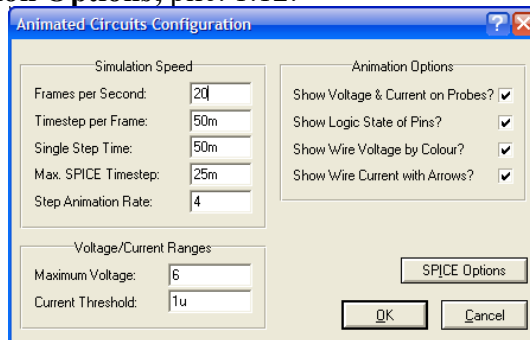


Рис. 1.12. Вікно настроювання параметрів анімації

На рис. 1.12 зображено вікно настроювання параметрів анімації: звичайний режим – екран обновляється 20 разів за секунду.

- відображати напругу і струм на щупах.
- показувати логічні рівні на виводах.
- показати кольорами напруги на провідниках.
- показати стрілками напрямком струму в провідниках.

Максимальна напруга не обмежує напругу в схемі, що симулюється! Вона вказується для того, щоб PROTEUS зміг вирішити якими кольорами показувати логічні рівні. Крок

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 19

оцифровки струму 1 мкА – ви можете зменшити цей параметр і поліпшити інші параметри для підвищення точності симуляції – але це потребує більшої обчислювальної потужності ПК.

**SPICE Options** – відкриває налаштування симуляції моделей.

Довідку по кожному рядку можна одержати за знаком питання.

10. Якщо у вас ще не відкритий проект 1WIRE\_NET.DSN – відкрийте його.

Запустіть симуляцію кнопкою "Пуск". З'явиться вікно віртуального терміналу ПК і приблизно за 1 секунду програма МК зробить усе, що від неї було потрібно.

Вивід з UART МК на віртуальний COM порт ПК у вікно-термінал списку розпізнаних пристроїв на шині 1-Wire і їх номери на рис. 1.13.

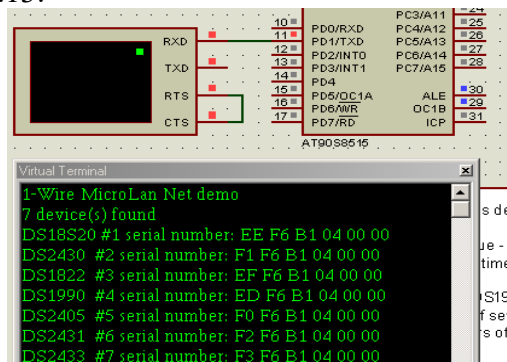


Рис. 1.13. Симуляція роботи МК

При анімації логічні рівні на виводах вказуються кольоровими квадратами.

**Червоний** – "Гарячий" – "1".

**Синій** – "Холодний" – "0".

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 20</i>

**Сірий** – 3-й високоімпедансний вхід – Z-стан. Для визначеності PROTEUS вважає, що на виводі половина напруги живлення МК.

Номер "таблетки" для домофонів DS1990 написаний на ній.

Серійні номери приладів DSxxxx задані на заводі і не змінювані.

У PROTEUS ці номери задаються у вікні редагування властивостей компонента.

11. Натисніть кнопку "Стоп". Вікно терміналу пропаде.

Давайте відключимо один 1-Wire прилад.

Кликніть два рази правою кнопкою миші на провіднику від мікросхеми U5 – це видалить провідник зі схеми й відключить прилад від шини 1-Wire.

Натисніть кнопку "Пуск". Знову з'явиться термінал але в списку розпізнаних приладів уже не з'явиться відключена U5 і зменшиться число знайдених приладів до 6.

Відновіть вилучений провідник. Це можна зробити двома способами:

1) або натиснути кнопку скасування дії у верхній панелі інструментів.

2) або прокласти провідник заново. Виберіть інструмент – "провідник" на лівій панелі інструментів, проведіть провідник від компонента U5 до шини 1-Wire, утримуючи натиснутою кнопку миші.

Докладніше про термінал читайте по кнопці "Help" у його властивостях.

12. Практичне завдання. Складіть наступну схему цифрового термометра, рис. 1.14.

**Примітка!** В іноземних програмах типу MicroCup, Pcad, а також Proteus в бібліотеці пристроїв немає вітчизняних

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 21</i>

пристроїв. Тому замість них потрібно навчитись підбирати близькі за властивостями аналоги.

Схему складати, відкривши Proteus ISIS.

Необхідні компоненти розміщені в бібліотеці Pick Devices:

Відповідність назв вітчизняних та іноземних елементів:

- 1) Світлодіоди, лампочки – LEDs (Optoelectronics), компоненти LED, LAMP.
- 2) Резистори – resistors (category), також обираємо subcategory:
  - variable (trimmers) – параметричний термістор – з регульованим опором;
  - NTC – Temperature Sensor – терморезистор (TR).
- 3) Ключі (Switches):
  - button (кнопка);
  - RELAY (реле);
  - SWITCH (analog primitive) – ключ.
- 4) Діоди – diodes (subcategory: bridge (двопівперіодний міст), switching (випрямляючі)).
- 5) Операційні підсилювачі: Operational Amplifiers.
- 6) Індикація:
  - LCD – дисплеї – наприклад таймер-лічильник Milford-2X16-ВКР (вхід RXD);
  - 7SEG-BCD – 7-сегментна індикація десяткових чисел, що кодується двійковими числами;

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 22

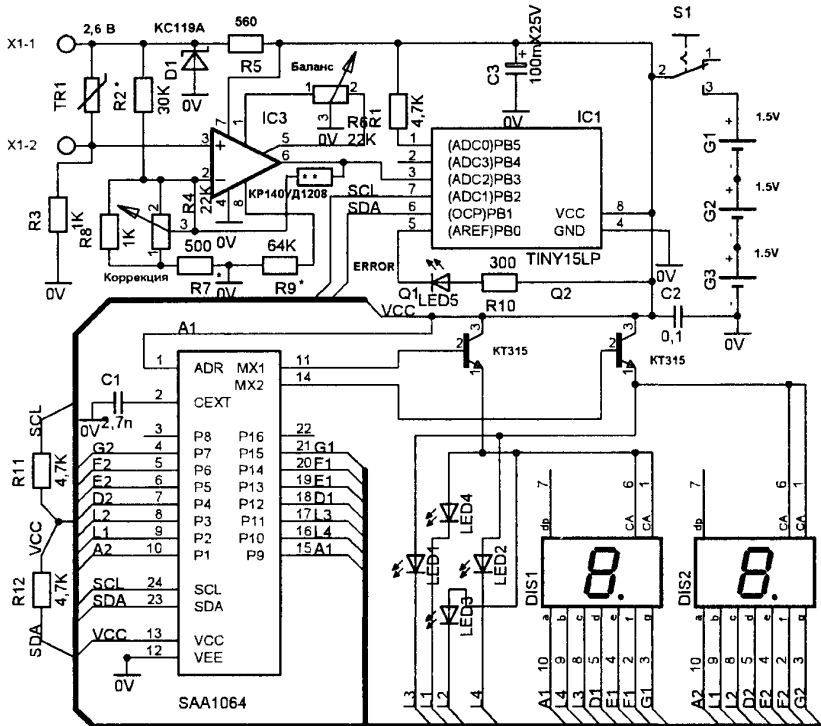


Рис. 1.14. Досліджувана схема цифрового термометра

7) Драйвер індикації:

- BCD to 7-segment driver/decoder (дивись приклад використання в папці проєктів Samples – VSM for AVR – AVR Tiny15 Demo – t15demo.DSN, мікросхема U2 разом з тригером U3).

8) Конденсатори – Capacitors.

9) Котушки індуктивності – inductors.

10) Транзистори біполярні – transistors bipolar.

11) Цифрові пристрої (TTL 74 series):

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 23</i>

- Comparators – компаратори;
- counters – лічильники;
- Flip-Flops – тригери (RS, JK, D, T);
- Registers – регістри (складаються з тригерів);
- Multiplexers – мультиплексори;
- Gates – схема „І”.

Готові приклади знаходяться в Program files – Labcenter Electronics – Proteus 7 Professional – Samples – VSM for AVR.

### 1.5. Зміст звіту

Звіт повинен містити:

1. Тему роботи.
2. Результати досліджень, складену схему.
3. Зробити висновки: про об'єм виконаної роботи (повністю, або крім пунктів xx), чи досягнена мета роботи, чи практичні результати співпали з теоретичними.

### 1.6. Контрольні тестові питання

1. Які мікроконтролери підтримує симулятор електронних пристроїв PROTEUS?
2. Що відображає панель DEVICES?
3. Як виконати подачу живлення або певного сигналу в довільну точку схеми?
4. Який вигляд мають файли прошивки виконані на мові с, assembler, та в машинних кодах?
5. Які дії необхідно провести, щоб просимулювати в PROTEUS роботу мікроконтролера?
6. Як задати частоту тактування МК при симуляції?
7. Яке призначення має віртуальний термінал?
8. Як задати необхідний час симуляції?

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 24

## Лабораторна робота №2

### Дослідження функціональних можливостей цифрових мікросхем малої інтеграції

#### 1.1. Навчальні питання

1. Дослідити функціональні можливості мікросхем малої інтеграції, які реалізують одночасно одну та багато логічних функцій, що залежать від одних і тих самих змінних.

2. Дослідити виконання операцій і відповідність показань індикаторів вихідним сигналам мікросхем на відповідних виводах та зняти часові діаграми роботи мікросхем за допомогою осцилографа.

#### 1.2. Навчальна мета

1. Експериментальне дослідження функціональних можливостей цифрових схем малої інтеграції, набути практичних навичок аналізу цифрових пристроїв.

#### 1.3. Теоретичні відомості

**Мінімізація логічних функцій.** Розглянуті вище тотожні перетворення дозволяють істотно спростити вирази логічних функцій. Кожна логічна функція реалізується за допомогою певного набору пристроїв. Чим менше елементів містить вираз, тим простіше схема, що реалізовує відповідну йому логічну функцію. Тому значний інтерес представляє розгляд методів мінімізації логічних функцій.

Розрізняють *аналітичні* і *табличні* методи мінімізації.

**Аналітичні методи.** Найбільш поширеним є метод безпосередніх тотожних перетворень. Цей метод, використаний вище, полягає в послідовному застосуванні до деякої формули законів і правил тотожних перетворень алгебри логіки.

Розглянуті приклади переконують в тому, що метод безпосередніх перетворень не піддається чіткій алгоритмізації.



Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 25

Дії, використовувані при реалізації цього методу, визначаються видом початкового перетворюваного виразу, кваліфікацією виконавця і іншими суб'єктивними чинниками. Відсутність такої алгоритмізації значно підвищує вірогідність появи помилок і можливість отримання неповністю мінімізованої формули.

Метод безпосередніх перетворень найбільш придатний для простих формул, коли послідовність перетворень очевидна для виконавця. Частіше весь цей метод використовується для завершальної мінімізації виразів, добрався після мінімізації їх інші методи.

Ілюструє додаток методу прямих перетворень на прикладі мінімізації функції три змінній, встановлюють цим СДНФ

$$\begin{aligned}
 Y = & \overline{X_1} \overline{X_2} X_3 \vee X_1 \overline{X_2} \overline{X_3} \vee \\
 & \vee X_1 \overline{X_2} X_3 \vee X_1 X_2 \overline{X_3} \vee X_1 X_2 X_3
 \end{aligned}
 \tag{1.5}$$

Об'єднаємо попарно перше і третє, друге і третє, а також четверте і п'яте елементарні твори:

$$\begin{aligned}
 Y = & (\overline{X_1} \overline{X_2} X_3 \vee X_1 \overline{X_2} \overline{X_3}) \vee (X_1 \overline{X_2} \overline{X_3} \vee X_1 \overline{X_2} X_3) \vee \\
 & \vee (X_1 X_2 \overline{X_3} \vee X_1 X_2 X_3)
 \end{aligned}$$

Відмітимо, що один і той же елементарний твір при об'єднанні можна використовувати кілька разів. У нашому прикладі елементарний твір  $\overline{X_1} X_2 X_3$  використовується двічі (оскільки  $(\overline{X_1} X_2 X_3 \vee X_1 X_2 X_3 = X_1 X_2 X_3)$ ) Після винесення за дужки отримаємо

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 26</i>

$$Y = \bar{X}_2 X_3 (X_1 \vee \bar{X}_1) \vee X_1 \bar{X}_2 (\bar{X}_3 \vee X_3) \vee \\ \vee X_1 X_2 (X_3 \vee \bar{X}_3) \bar{X}_2 X_3 \vee X_1 X_2.$$

Ця формула набагато простіше початковою СДНФ, проте і вона не є мінімальною.

Об'єднавши друге і третє елементарні твори, після винесення за дужку  $x_1$  запишемо

$$Y = \bar{X}_2 X_3 \vee X_1 (X_2 \vee \bar{X}_2) = \bar{X}_2 X_3 \vee X_1.$$

Неважко відмітити, що в кожній парі об'єднувані елементарні твори розрізняються лише однією змінною, яка входить в перший твір із запереченням, а в друге - без заперечення. Такі елементарні твори називають сусідніми. До сусідніх добутоків застосовна операція склеювання (правило б), в результаті якої зменшуються число підсумовуваних добутоків і на одиницю - число змінних.

**Використання карт Карно.** Прагнення до алгоритмізації пошуку сусідніх елементарних добутоків, привело до розробки табличних методів мінімізації логічних функцій. Одним з них є метод, заснований на використанні карт Карно.

Кarti Карно – це графічне представлення таблиць істинності логічних функцій. Структура карт Карно для функцій два, три і чотири змінних показана нижче. Вони є таблицями, що містять по  $2^n$  прямокутних осередків, де  $n$  – число логічних змінних. Наприклад, карта Карно для функції чотири змінних має  $2^4 = 16$  осередків.

Таблиця істинності (а) і структура карт Карно (б) для функції двох змінних:

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 27

$x_1 x_2$	$f(x_1, x_2)$
0 0	$f(0,0)$
0 1	$f(0,1)$
1 0	$f(1,0)$
1 1	$f(1,1)$

**a**

$x_2$	0	1
0	$f(0,0)$	$f(0,1)$
1	$f(1,0)$	$f(1,1)$

**б**

Таблиця істинності (а) і структура карт Карно (б) для функції трьох змінних

$x_1 x_2 x_3$	$f(x_1, x_2, x_3)$
0 0 0	$f(0, 0, 0)$
0 0 1	$f(0, 0, 1)$
0 1 0	$f(0, 1, 0)$
0 1 1	$f(0, 1, 1)$

**a**

$x_1 x_2 x_3$	$f(x_1, x_2, x_3)$
1 0 0	$f(1, 0, 0)$
1 0 1	$f(1, 0, 1)$
1 1 0	$f(1, 1, 0)$
1 1 1	$f(1, 1, 1)$

**б**

Структура карт Карно для функції чотирьох змінних

		$x_3 x_4$			
		00	01	11	10
$x_1 x_2$	00	$f(0, 0, 0, 0)$	$f(0, 0, 0, 1)$	$f(0, 0, 1, 1)$	$f(0, 0, 1, 0)$
	01	$f(0, 1, 0, 0)$	$f(0, 1, 0, 1)$	$f(0, 1, 1, 1)$	$f(0, 1, 1, 0)$
	11	$f(1, 1, 0, 0)$	$f(1, 1, 0, 1)$	$f(1, 1, 1, 1)$	$f(1, 1, 1, 0)$
	10	$f(1, 0, 0, 0)$	$f(1, 0, 0, 1)$	$f(1, 0, 1, 1)$	$f(1, 0, 1, 0)$

Карта розмічається системою координат, відповідних значенням вхідних змінних. Наприклад, верхній рядок карти для функції три змінних відповідає нульовому значенню змінної  $x_1$ , а

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 28</i>

нижня її одиничному значенню. Кожен стовпець цієї карти характеризується значеннями два змінних:  $x_2$  і  $x_3$ .

Комбінація цифр, якими наголошується кожен стовпець, показує, для яких значень перемінних  $x_2$  і  $x_3$  обчислюється функція, що розміщується в клітках цього стовпця. Так, у разі карти Карно для функції чотири змінних функція, розташована в осередках стовпця з координатами 01, обчислюється при значеннях змінних  $x_3 = 0$  і  $x_4 = 1$ . Функція, розташована в осередку на перетині цього стовпця і рядка з координатами 11, визначається при наборі вхідних змінних  $x_1 = 1$ ,  $x_2 = 1$ ,  $x_3 = 0$ ,  $x_4 = 1$ .

Якщо на вказаному наборі змінних функція рівна одиниці, то її СДНФ обов'язково містить елементарний твір  $x_1 x_2 x_3 x_4$ , одиничне значення, що приймає на цьому наборі одиничне значення. Таким чином, осередки карти Карно, що представляють функцію, містять стільки одиниць, скільки елементарних добуток міститься в її СДНФ, причому кожній одиниці відповідає один з елементарних добутоків.

Звернемо увагу на те, що координати рядків і стовпців в карті Карно слідує не в природному порядку зростання двійкових кодів, а в порядку 00, 01, 11, 10. Зміна порядку проходження наборів зроблена для того, щоб сусідні набори (що відрізняються між собою лише цифрою якого-небудь одного розряду) були сусідніми в геометричному сенсі.

На рис. 1.1 показані таблиця істинності і карта Карно функції

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 29

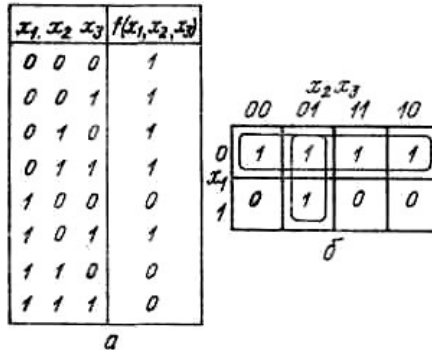


Рис. 1.1. Таблиця істинності (а) і карта Карно (б) – логічній функції

$$f(x_3, x_2, x_3) = \bar{x}_1 \vee \bar{x}_2 x_3. \quad (1.6)$$

Осередки, в яких функція приймає значення, рівні одиниці, заповнюються одиницями. В остальные осередки записуються нулі. Процес мінімізації заключається у формуванні прямокутників, які містять по  $2^k$  осередки, де  $k$  – ціле число. В прямокутні об'єднуються сусідні осередки, які відповідають сусіднім елементарним творам. Наприклад, на рис. 1.1, би об'єднані осередки з координатами 001 і 101. При об'єднанні цих осередків утворився прямокутник, в якому змінна  $x_1$  змінює своє значення. Отже, вона зникне при склеюванні відповідних елементарних добутоків  $\bar{x}_1 \bar{x}_2 x_3$  і  $x_1 \bar{x}_2 x_3$ .

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРЬСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 30

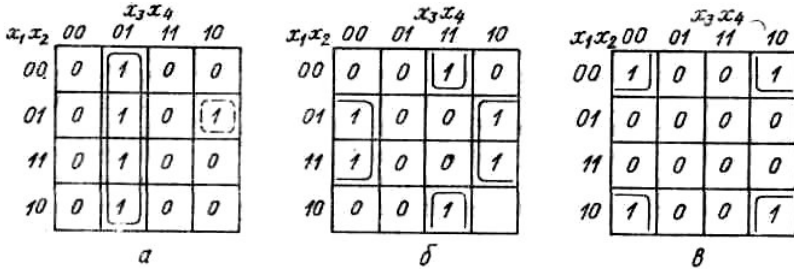


Рис. 1.2. Карти Карно для функцій чотири змінних

Осередки, розташовані в першому рядку рис. 1.1, б, містять одиниці і є сусідніми. Тому всі вони об'єднуються в прямокутник, що містить  $2^2 = 4$  осередки.

Змінні  $x_2$  і  $x_3$  в межах прямокутника міняють своє значення; отже, вони зникнуть з результуючого елементарного твору. Змінна  $x_1$  залишається незмінною і рівною нулю.

Таким чином, елементарний твір, отриманий в результаті об'єднання осередків першого рядка рис. 1.1, б містить лише один елемент  $\bar{x}_1$ . Це, зокрема, виходить з того, що чотирьом осередкам першого рядка відповідає сума чотирьох елементарних добутоків:

$$\begin{aligned} \bar{x}_1 \bar{x}_2 \bar{x}_3 \vee \bar{x}_1 \bar{x}_2 x_3 \vee \bar{x}_1 x_2 \bar{x}_3 &= \bar{x}_1 \bar{x}_2 (\bar{x}_3 \vee x_3) \vee \bar{x}_1 x_2 (\bar{x}_3 \vee x_3) = \\ &= \bar{x}_1 \bar{x}_2 \vee \bar{x}_1 x_2 = \bar{x}_1 (x_2 \vee \bar{x}_2) = \bar{x}_1. \end{aligned}$$

Сукупність прямокутників, що покривають всі одиниці, називають *покриттям*. Відмітимо, що один і той же осередок

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 31

(наприклад, осередок з координатами 001) може покриватися два або кілька разів.

Отже, можна зробити наступні висновки:

1. Формула, що виходить в результаті мінімізації логічної функції за допомогою карт Карно, містить суму стількох елементарних добутоків, скільки прямокутників є в покритті.

2. Чим більше осередків в прямокутнику, тим менше змінні містяться у відповідному йому елементарному творі. Наприклад, для карти Карно, зображеної на рис. 1.2, а, прямокутнику, що містить чотири осередки, відповідає елементарний твір  $\bar{x}_3 x_4$  два змінних, а квадрату, що складається всього лише з одного осередку, - елементарний твір  $x_1 x_2 x_3 x_4$  включає все чотири змінні. Функція, відповідна покриттю, показаному на рис. 1.2, а, має вигляд

$$f(x_1, x_2, x_3, x_4) = \bar{x}_3 x_4 \vee \bar{x}_1 x_2 x_3 x_4. \quad (1.7)$$

Не дивлячись на те, що карти Карно зображаються на площині, сусідство квадратів встановлюється на поверхні тора. Верхня і нижня межі карти Карно як би «склеюються», утворюючи поверхню циліндра. При склеюванні бічних меж виходить тороїдальна поверхня. Слідуючи викладеним міркуванням, встановлюємо, що осередки з координатами 1011 і 0011, зображені на рис. 1.2, б, є сусідніми і об'єднуються в прямокутник. Дійсно, вказаним осередкам відповідає сума елементарних добутоків

$$x_1, x_2, x_3, x_4 \vee \bar{x}_1, \bar{x}_2, x_3, x_4 = (x_1 \vee \bar{x}_1) \bar{x}_2 x_3 x_4 = \bar{x}_2 x_3 x_4.$$

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 32

Аналогічно об'єднуються і останні чотири одиничні осередки. В результаті їх об'єднання отримуємо елементарний

твір  $x_2 \bar{x}_4$ . Остаточно функція, відповідна покриттю, зображеному на рис. 1.2, би, має вигляд

$$f(x_1, x_2, x_3, x_4) = x_2 \bar{x}_4 \vee \bar{x}_2 x_3 x_4.$$

Приведемо ще один приклад. Карта Карно, показана на рис. 1.2, в, містить одиничні осередки, розташовані по кутах. Всі чотири осередки є сусідніми і після об'єднання дадуть елементарний твір  $x_2 \bar{x}_4$ .

Розглянуті вище приклади дозволяють сформулювати послідовність дій, що виконуються при мінімізації логічних функцій з використанням карт Карно:

1. Зображається таблиця для  $n$  змінних і проводиться розмітка її сторін.

2. Осередки таблиці, відповідні наборам змінних, що обертають функцію в одиницю, заповнюються одиницями, решта осередків - нулями.

3. Вибирається якнайкраще покриття таблиці правильними прямокутниками. Якнайкращим вважається таке покриття, яке утворене мінімальним числом прямокутників, а якщо таких варіантів декілька, то з них вибирається той, який дає максимальну сумарну площу прямокутників.

Якість мінімізації оцінюється *коефіцієнтом покриття*

$$k = m / s. \tag{1.8}$$



Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 33</i>

де  $m$  - загальна кількість прямокутників;  $s$  - їх сумарна площа. Так, для покриття, зображеного на рис. 1.1, б,  $k = 2/6 = 1/3$ , а для покриття, показаного на рис. 1.2, а,  $k = 2/5$ .

Покриття вважається тем краще, чим менше його коефіцієнт  $k$ .

### **Логічні схеми. Схеми логічних елементів.**

Елементи, що реалізують найпростіші логічні функції, схематично представляються у вигляді прямокутників, на поле яких зображується символ, що позначає функцію, виконувану даним елементом. Наприклад, на рис. 1.4 показані умовні позначки елементів, що реалізують логічні функції І, АБО, НЕ.

Вхідні змінні прийнято зображувати ліворуч, а вихідні - праворуч. Уважається, що передача інформації відбувається ліворуч праворуч.

Якщо виходи одних елементів з'єднати із входами інших, то одержимо схему, що реалізує більш складну функцію. Сукупність різних типів елементів, достатніх для відтворення будь-якої логічної функції, назвемо логічним базисом. Елементи І і НЕ представляють такий логічний базис. Елемент типу АБО може бути отриманий соединением елементів І і НЕ, як показано на рис. 1.5.

Действительно, приведенная схема соответствует

$$y = \overline{x_1 x_2} = x_1 \vee x_2. \quad (1.10)$$

Логічний базис може полягати всього лише з одного типу елементів, наприклад елемента типу Й- Й- НЕ, схема якого показана на рис. 1.6. З'єднання таких елементів дозволяє реалізувати логічні функції І, АБО, НЕ, як показано на рис. 1.7. Універсальність елемента І - НЕ забезпечила йому широке застосування при розданий логічних обладнань цифрової обчислювальної техніки. Існує й ряд інших елементів, що

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРЬСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 34

реалізують найпростіші логічні функції. ДО них , наприклад, ставляться елементи підсумовування по модулю два, що реалізують функцію нерівнозначності двох змінні:

$$Y = X_1 \oplus X_2 = X_1 \bar{X}_2 \vee \bar{X}_1 X_2. \quad (1.11)$$

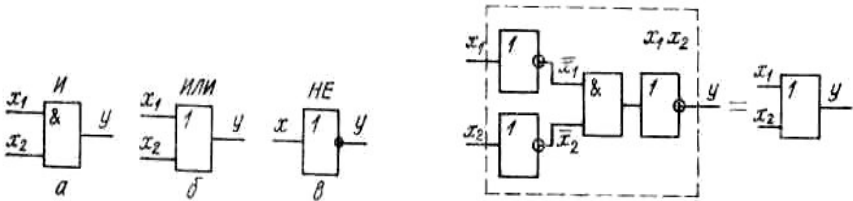


Рис. 1.5. Схема одержання елемента АБО

Рис. 1.4. Умовне позначення основних логічних елементів

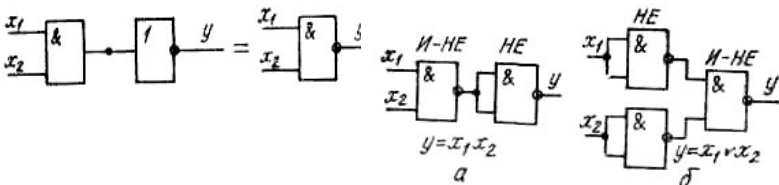


Рис. 1.6. Схема одержання елемента I-НЕ, що реалізує

Рис. 1.7. Схема реалізації в логічному базисі I-НЕ функцій I (а) і АБО (б)

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 35

функцію  $y = \overline{x_1 x_2}$

$x_1$	$x_2$	$y$
0	0	0
0	1	1
1	0	1
1	1	0

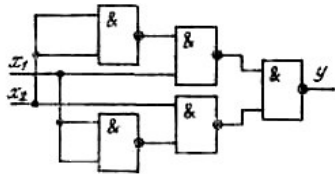
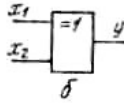


Рис. 1.9. Схема реалізації функції нерівнозначності в базисі елементів І- НЕ

Рис. 1.8. Таблиця істинності (а) і умовна позначка елемента нерівнозначності (б)

Таблиця істинності й умовна позначка такого елемента показані на рис. 1.8. Функція нерівнозначності дорівнює одиниці лише у випадку, коли змінні  $x_1$  і  $x_2$  мають різні значення. На рис. 1.9 зображена схема реалізації функції нерівнозначності в базисі елементів І- НЕ.

#### 1.4. Опис лабораторної установки

В лабораторній роботі використовуються базові блоки з роз'ємом під змінні модулі, набір змінних модулів з досліджуваними мікросхемами, електронно-променевий

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 36</i>

осцилограф С1-83 або С1-68, джерело живлення постійної напруги для базового блоку  $U_{ж} = \pm 15В$ .

Базовий блок має наступні функціональні можливості:

- подача цифрових війкових сигналів на довільні входи досліджуваних мікросхем;
- контроль вихідних сигналів мікросхем на світлодіодній індикації;
- паралельна подача сукупності логічних змінних (кодів) на сигнальні входи мікросхем;
- подача логічних змінних на входи мікросхем згідно заданих адресних сигналів в режимах тактування „ручний” за допомогою кнопки „запис” та „автоматичний” з можливістю зміни частоти тактування.

### **1.5 Підготовка до роботи**

1. Вивчити за підручником [1] §1 та відповідні матеріали конспекту лекцій.
2. Вивчити опис даної роботи та лабораторного макету.
3. Підготувати таблиці для результатів аналізу.
4. Вивчити довідникові дані по цифровим мікросхемам малої інтеграції серій 1533, 530.
5. Відповісти на питання самоперевірки.

### **1.6. Порядок виконання роботи**

1. Ознайомитись з лабораторним робочим місцем, методичними вказівками та макетом.

2. **При роботі з цифровими модулями:** підготувати лабораторне робоче місце для проведення досліджень: блок живлення, осцилограф, базовий блок макету та змінний модуль.

Встановити змінний модуль в базовий блок та дослідити функціональні можливості цифрових мікросхем малої інтеграції, що знаходяться на ньому.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 37

3. При проведенні досліджень в середовищі **Proteus (ISIS)** створити новий проект в якому розмістити з бібліотеки (**P – Pick Devices** в режимі **Component Mode**) цифрові примітиви I, He, Або (категорія **Simulator Primitives** – AND, Nor, Or, Not, NAnd, Xor, Inverter), досліджувані мікросхеми на робочий стіл. Підключити до них з меню **Instruments** генератор цифрового сигналу (**Generator mode** – Pulse або DC на 2входи: +5V, 0V, частота 1Hz або DPattern – Specific pulse train (1001..., HLLH...)). Постійна напруга +5V відповідає цифровій одиниці «1», 0V – «0».

Далі для кожного цифрового елемента та мікросхеми в зошиті заповнюємо таблицю істинності (переходів) для усіх можливих входних комбінацій цифрового сигналу: наприклад 00, 01, 10, 11.

Для дослідження мікросхем в бібліотеці обираємо **Category** – TTL 74F series.

4. При роботі з цифровими модулями: для цього експериментально визначити логічну функцію, що реалізує мікросхема, визначивши її таблицю істинності. Варіанти можливих комбінацій входних змінних задавати певними тумблерами набірного поля №1 - №16. Результуючі значення логічних функцій, що реалізуються мікросхемами потрібно контролювати по стану відповідних світлодіодів індикаторного поля № 1 - № 16.

При дослідженні **першої** мікросхеми входні цифрові сигнали подавати через входні тумблери №1, №2, а результат їх обробки контролювати на „виході 1”.

При дослідженні **другої** мікросхеми входні цифрові сигнали подавати через входні тумблери №1, №2, а результат їх обробки контролювати на „виході 2”.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 38</i>

При дослідженні **третьої** мікросхеми вхідні цифрові сигнали подавати через вхідні тумблери №1, №2, а результат їх обробки контролювати на „виході 3”.

При дослідженні **четвертої** мікросхеми вхідні цифрові сигнали подавати через вхідні тумблери №1, №2, а результат їх обробки контролювати на „виході 4”.

При дослідженні **п'ятої** мікросхеми вхідні цифрові сигнали подавати через вхідні тумблери №1, №2, а результат їх обробки контролювати на „виході 5”.

При дослідженні **шостої** мікросхеми вхідні цифрові сигнали подавати через вхідний тумблер №3, а результат їх обробки контролювати на „виході 6”.

При дослідженні **сьомої** мікросхеми вхідні цифрові сигнали подавати через вхідні тумблери №4, №5, №6 та №7, а результат їх обробки контролювати на „виході 7”.

При дослідженні **восьмого** функціонального вузла, що реалізує логічну функцію двох змінних, вхідні цифрові сигнали подавати через вхідні тумблери №1, №2, а результат їх обробки контролювати на „виході 8”.

Встановити другий змінний модуль та дослідити функціональні можливості цифрових мікросхем, **що** реалізують одночасно декілька логічних функцій, що залежать від одних і тих же змінних.

При дослідженні **першої** мікросхеми, що реалізує операцію порівняння чотирьох розрядних кодів встановивши одне значення першого коду через вхідні тумблери №1, №2, №3, №4, дослідити три логічні функції на виходах №8, №7, №6 в залежності від змінних, що задаються вхідними тумблерами №5, №6, №7, №8.

Сигнали переносу тумблерами №10, №11, №12 встановити по варіанту, запропонованому викладачем. Після

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 39</i>

цього, змінивши комбінацію вхідними тумблерами №1, №2, №3, №4, повторити дослідження.

При дослідженні **другої** мікросхеми, що реалізує п'ять логічних функцій від дев'яти змінних, по варіанту, запропонованому викладачем, встановити фіксоване значення чотирьох змінних вхідними тумблерами №5, №6, №7, №8, а інші можливі кодові комбінації вхідних сигналів задавати вхідними тумблерами №1, №2, №3, №4. Значення логічних функцій контролювати на виходах №1, №2, №3, №4, №5.

5. Для кожної мікросхеми, що досліджуються, осцилографом перевірити наявність подачі сигналів з вхідних тумблерів на відповідні виводи мікросхем і відповідність показань вихідних індикаторів вихідним сигналам мікросхеми на відповідних виводах.

6. Результати дослідження функціональних можливостей мікросхем оформляти у вигляді таблиць істинності.

### **1.7. Обробка результатів**

1. По заповненим таблицям істинності (п. 3 та п. 4 завдання) виконати мінімізацію логічних функцій та записати їх в аналітичній формі для кожної мікросхеми, що досліджувалася.

2. При заданих викладачем серії мікросхем і їх типах, використовуючи довідник, визначити логічні функції, які повинні реалізувати мікросхеми, що досліджувалися.

3. При заданій серії мікросхем та результатам п. 1 визначити по довіднику тип мікросхем, що досліджувалися.

4. Порівняти результати п. 5 з довідниковими даними на мікросхеми, що досліджувалися.

5. По результатам досліджень зробити обґрунтовані висновки.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 40</i>

6. Результати досліджень лабораторної роботи оформити у вигляді звіту, що підлягає індивідуальному захисту у викладача.

**1.8. Зміст звіту.** Звіт повинен містити:

1. Умовне графічне зображення (УГЗ) мікросхем, що досліджувалися у лабораторній роботі, та їх внутрішня структура.

2. Результати мінімізації логічних функцій.

3. Зробити висновки: про об'єм виконаної роботи, чи досягнена мета роботи, чи практичні результати співпали з теоретичними.

**1.9. Контрольні тестові питання**

1. Які функціональні можливості мікросхем малої інтеграції?

2. Як реалізувати задачу по зменшенню інформаційних входів елементів І?

3. Як реалізувати задачу по зменшенню інформаційних входів елементів Або?

4. Як реалізувати багатовходові елементи І на серійних мікросхемах?

5. Як реалізувати багатовходові елементи Або на серійних мікросхемах?

6. Які існують форми представлення логічних функцій?

7. Як експериментально визначити функціональні можливості логічного елемента в аналітичній формі?

8. Як позначаються цифрові мікросхеми малої інтеграції?

9. Які основні параметри мікросхеми малої інтеграції?

10. В якій послідовності здійснюється мінімізація логічної функції методом карт Карно?

11. В якій послідовності здійснюється мінімізація логічної функції табличним методом Мак-Класки?



Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 41</i>

12. Як реалізувати функцію кон'юнкції (логічного множення) на мікросхемах малої інтеграції з іншими функціональними можливостями?

13. Як реалізувати функцію дез'юнкції (логічного додавання) на мікросхемах малої інтеграції з іншими функціональними можливостями?

14. Як реалізувати функцію інверсії на мікросхемах малої інтеграції з іншими функціональними можливостями?

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 42

## Лабораторна робота №3

### Дослідження принципів побудови та функціональних можливостей дешифраторів

#### 2.1. Навчальні питання

1. Дослідити принципи функціонування та функціональні можливості двійкового дешифратора.
2. Дослідити принципи функціонування семи сегментного дешифратора в режимі ручного тактування та динамічному режимі.
3. Перевірити правильність отриманих на індикаторах даних та зняти часові діаграми роботи дешифраторів за допомогою осцилографа.

#### 2.2. Навчальна мета

1. Експериментальне дослідження принципів побудови та функціональних можливостей інтегральних цифрових дешифраторів.

#### 2.3. Теоретичні відомості

Дешифратори відносять до перетворювачів кодів. Двійкові дешифратори перетворюють двійковий код в код "1 з N". В цьому коді лише одну позицію займає одиниця, а всі інші – нуль. Наприклад, код «1 з K», що складається з 4-х кодових комбінацій качбшатцй, показаний в таблиці 2.1

Таблиця 2.1

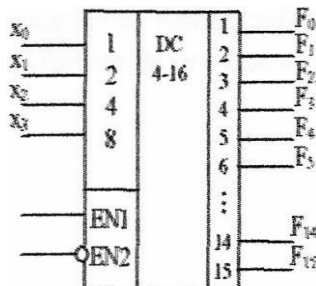
ЧИСЛО	0	1	2	3
КОД	1	0	0	0
	0	1	0	0
	0	0	1	0
	0	0	0	1

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРЬСКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 43

З цього видно, що двійковий дешифратор, що має  $n$  входів, повинен мати 2 вихода, що відповідають числу різних комбінацій в  $n$ -розрядному двійковому коді. В залежності від вхідного двійкового коду, в дешифраторі збуджується один вихід.

Якщо частина вхідних комбінацій не використовуються, то дешифратор називають неповним, і він має менше ніж 2 виходів.

В умовному позначенні дешифратора проставляють букви DC (від англійського Decoder). Входи дешифратора прийнято позначати їх двійковими вагами. Крім інформаційних входів дешифратор зазвичай має один або декілька входів дозволу роботи, що позначається як EN (Enable). При наявності дозволу по цьому входу дешифратор працює, як описано вище, а при його відсутності всі виходи дешифратора пасивні. Якщо в ході дозволу роботи декілька, то сигнал дозволу роботи визначається як кон'юнкція окремих сигналів дозволу. Умовне графічне позначення дешифратора приведено на рис. 2.1. Часто дешифратори мають інверсні виходи. В цьому випадку лише один вихід має нульове значення, а всі інші одиничні. При забороні роботи такого дешифратора на всіх його виходах буде присутня логічна одиниця.



Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 44

Рис. 2.1 Умовне графічне позначення дешифратора

### Нарощування розрядності дешифратора.

Малорозрядність стандартних дешифраторів ставить задачу про нарощування їх розрядності. З мало розрядних дешифраторів можлива побудова схеми, еквівалентної дешифратору більшої розрядності. Для цього вхідне слово ділиться на дві частини (поля). Розрядність поля молодших розрядів відповідає числу входів тих дешифраторів, на яких необхідно побудувати схему. Поле старших розрядів, що залишилось, використовується для отримання сигналів дозволу роботи одного з дешифраторів, які декодують молодші розряди.

Як приклад, на рис. 2.2. приведено схему дешифрування п'ятирозрядного двійкового коду за допомогою дешифраторів «3 - 8» та «2 - 4».

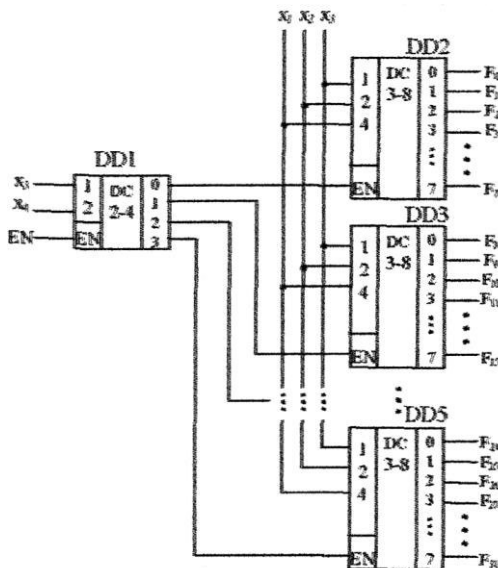


Рис. 2.2

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 45

Щоб отримати необхідні 32 виходи, складено стовпчик з чотирьох дешифраторів «3 - 8». Дешифратор «2 - 4» приймає два старших розряди вхідного коду. Збуджений вихід цього дешифратора відкриває один з дешифраторів стовпчика по його входу дозволу роботи. Вибраний дешифратор стовпчика розшифровує три молодших розряди вхідного слова. Таким чином, кожному вхідному слову відповідає збудження лише одного виходу. Наприклад, при дешифрування слова  $11001_2 = 25_{10}$  на вході дешифратора першого ярусу «4 - 1» маємо код 11 (два старших розряди). Цей код збуджує вихід 3 дешифратора першого ярусу, що дозволяє роботу мікросхеми DD5 другого ярусу. На вході DD5 діє код 001 (молодша частина вхідного слова), тому одиниця з'явиться на виході 1 дешифратора DD5, тобто на виході 25 схеми в цілому, що і вимагалась. При цьому дозвіл або заборона роботи схеми в цілому здійснюється по входу E дешифратора першого ярусу.

Дешифратор спільно зі схемами АБО можна використовувати для реалізації будь-якої логічної функції. Дійсно, на виходах дешифратора виробляються всі кон'юнктивні терми, які можна скласти з даного числа аргументів. Логічна функція в СДНФ є диз'юнкція деякого числа таких термінів. Складаючи потрібні терми за схемою АБО можна отримати будь-яку логічну функцію.

На рис. 2.3 як приклад показано реалізацію двох функцій за допомогою дешифратора  $F_1 = \bar{X}_3\bar{X}_2 \vee X_3X_1$  та  $F_2 = \bar{X}_3\bar{X}_2X_1 \vee X_2\bar{X}_1$ . Таке рішення може бути доцільним при необхідності отримання декількох функцій одних і тих же змінних. При цьому для отримання додаткової функції необхідно додати лише один елемент АБО. Зауважимо, що для

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06-05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 46

перевірки правильності реалізації функцій їх зручно перевести в СДНФ.

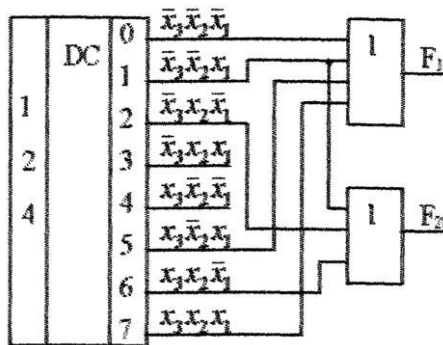


Рис. 2.3 Схема відтворення логічних функцій за допомогою дешифратора

**Шифратори.** Двійкові шифратори виконують функцію обернену дешифраторам, тобто перетворення коду «1 з N» в двійковий. При збудженні одного з дешифратора на його виході формується двійковий код номера збудженої входної лінії. Повний двійковий шифратор має  $2^n$  входів, та n виходів.

Пріоритетні шифратори виконують більш складну функцію. При роботі цифрового пристрою досить часто виникає потреба у визначенні пріоритетного права на використання деякого ресурсу. При цьому декілька споживачів виставляють свої запити на обслуговування що не можуть бути задоволені одночасно. Необхідно вибрати того, кому надається право першочергового обслуговування. Найпростіший варіант розв'язання цієї задачі – присвоєння кожному з споживачів фіксованого рівня пріоритету. Наприклад, група з 8 споживачів може бути сформована так, що найвищий пріоритет має

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 47</i>

споживач № 7, а далі пріоритет зменшується від споживача до споживача. Найнижчий пріоритет має споживач №0, він буде обслуговуватись лише за відсутності інших запитів. Якщо одночасно приходять декілька запитів, то обслуговується запит з найвищим номером. Пріоритетний шифратор виробляє на виході двійковий номер найстаршого запиту.

#### **2.4. Опис лабораторної установки**

В лабораторній роботі використовуються базові блоки з роз'ємом під змінні модулі, набір змінних модулів з досліджуваними мікросхемами, електронно-променевий осцилограф С1-83 або С1-68, джерело живлення постійної напруги для базового блоку  $U_{ж} = \pm 15В$ .

Базовий блок має наступні функціональні можливості:

- подача цифрових вієкових сигналів на довільні входи досліджуваних мікросхем;
- контроль вихідних сигналів мікросхем на світлодіодній індикації;
- паралельна подача сукупності логічних змінних (кодів) на сигнальні входи мікросхем;
- подача логічних змінних на входи мікросхем згідно заданих адресних сигналів в режимах тактування „ручний” за допомогою кнопки „запис” та „автоматичний” з можливістю зміни частоти тактування.

#### **2.5. Підготовка до виконання роботи**

1. Вивчити теорію по дешифраторам за підручником [1] та відповідні матеріали конспекту лекції.
2. Вивчити опис даної роботи та лабораторного макету.
3. Підготувати таблиці та діаграми для результатів досліджень.
4. Вивчити довідкові дані по мікросхемам : 531ИД6, 531ИД7, 133ИД3, 555ИД4, 555ИД10, 155ИД9, 155ИД11,

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 48

155ИД12, 155ИД13, 531ИД14, 514ИД2. Знайти в інтернеті та бібліотеці їх закордонні аналоги.

5. Відповісти на запитання самоперевірки.

## 2.6. Порядок виконання роботи

1. Ознайомитись з робочим лабораторним місцем, макетом та методичними вказівками.

Підготувати робоче місце для проведення досліджень: відкалібрувати осцилограф, задати необхідну напругу живлення і підключити лабораторний макет.

2. **При роботі з цифровими модулями:** виконати дослідження принципів функціонування і функціональних можливостей двійкового дешифратора. Для цього вставити в базовий блок касету і перевести макет в режим тактування „РУЧНИЙ” відповідним тумблером. Вхідну кодову комбінацію задавати вхідними тумблерами (A3, A2, A1, A0) з фіксацією її сигналом „ЗАПИС”, що формується відповідною кнопкою, а також тумблерами на вході 9 і 10. Вихідні сигнали дешифратора контролювати на виходах відповідно 1...16. Результати досліджень представити у вигляді таблиці істинності.

3. **При проведенні досліджень в середовищі Proteus** створити новий проект в якому розмістити з бібліотеки (**P – Pick Devices** в режимі **Component Mode**) досліджувані мікросхеми на робочий стіл. Підключити до них з меню **Instruments** генератор прямокутного сигналу (**Generators – Pulse, DC** на 2входи: +5V, 0V, частота 50Hz). Постійна напруга +5V відповідає цифровій одиниці «1», 0V – «0».

Далі для кожного цифрового елемента та мікросхеми в зошиті складаємо таблицю істинності (переходів) для усіх можливих вхідних комбінацій цифрового сигналу: наприклад 00, 01, 10, 11.



Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 49

Для дослідження мікросхем в бібліотеці обираємо *Category* – TTL 74F series. Дешифратор – DC (Decoder).

4. При роботі з цифровими модулями: виконати дослідження п. 3 в режимі тактування „АВТОМАТИЧНЕ” для частоти  $f_1$  (низька). Результати надати в словесній та аналітичній формах.

5. Виміряти часові діаграми вхідних і вихідних сигналів дешифратора. Для цього макет перевести в режим тактування „АВТОМАТИЧНИЙ”, частоту тактування встановити  $f_2$  (висока), осцилограф перевести в режим зовнішньої синхронізації з використанням сигналу „СИНХРОНІЗАЦІЯ” на контакті роз’єму Б21.

6. Встановити в базовий блок касету з семи сегментним дешифратором КР514ИД2. для цього перевести макет в режим тактування „РУЧНИЙ”. Вхідні сигнали подавати тумблерами (А1, А2, А3, А4) з фіксацією сигналом „ЗАПИС” і вхідним тумблером А16. результат функціонування контролювати на світлодіодному семисегментному індикаторі касети і на відповідних виходах мікросхеми дешифратора за допомогою осцилографа. Результати досліджень оформити у вигляді таблиці істинності.

7. Дослідити принцип функціонування семи сегментного дешифратора в динамічному режимі. Для цього перевести макет у режим „АВТОМАТИЧНЕ” з тактовою частотою  $f_1$ .

## 2.7. Обробка результатів

1. По результатам п. 3 завдання визначити функціональне призначення входів двійкового дешифратора, визначити його повні функціональні можливості та функціональні типи входів і виходів. Встановити відповідність вхідних і вихідних сигналів дешифратора, що досліджувалися, конкретним виводам мікросхеми.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 50</i>

2. За результатами п. 4 визначити принцип дії двійкового дешифратора і подати його в словесній та аналітичній формах.

3. За результатами п. 5 визначити принцип дії війкового дешифратора та його швидкодію.

4. За результатами п. 6 визначити функціональне призначення входів і виходів семисегментного дешифратора, та відповідність вхідних і вихідних сигналів дешифратора виводам мікросхеми.

5. За результатами п. 7 визначити принцип дії семисегментного дешифратора і подати його в словесній та аналітичній формах.

6. За результатами п. 6 синтезувати функціональну схему семисегментного дешифратора в об'ємі виходів по завданню викладача.

7. Результати п 1...6 обробки порівняти з довідковими даними та зробити обґрунтовані висновки щодо отриманих результатів.

8. Результати досліджень оформити у вигляді звіту, що підлягає індивідуальному захисту.

### **2.8. Контрольні тестові питання**

1. Як сформулювати в словесній формі принцип роботи дешифратора?

2. Яке визначення повного і неповного дешифраторів?

3. Як дати в словесній та аналітичній формах визначення принципів функціонування двійкових та семисегментних дешифраторів?

4. Які функціональні можливості мають сучасні інтегральні дешифратори?

5. Як реалізувати на дешифраторі 2x4 (2входи, 4виходи) двійковий дешифратор на 27 виходів?

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 51</i>

6. Як реалізувати на основі дешифратора задану логічну функцію?

7. Яке застосування дешифраторів в цифрових пристроях?

8. Які принципи побудови двійково-десяткових дешифраторів?

9. Які принципи побудови шифраторів?

10. Яке застосування шифраторів в цифрових пристроях?

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРЬСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 52</i>

## Лабораторна робота №4

### Дослідження принципів побудови та функціональних можливостей мультиплексорів

#### 3.1. Навчальні питання

1. Дослідити принципи функціонування та функціональні можливості шістнадцяти входового мультиплексора з п'ятьма керуючими входами і одним виходом.

2. Реалізувати на мультиплексорі задану логічну функцію чотирьох змінних. Правильність реалізації дослідити експериментально.

3. Перевірити правильність отриманих на індикаторах даних та зняти часові діаграми роботи мультиплексора за допомогою осцилографа.

#### 3.2. Навчальна мета

1. Експериментальне дослідження принципів побудови та функціональних можливостей інтегральних мультиплексорів.

#### 3.3. Теоретичні відомості

Мультиплексори здійснюють з'єднання одного із вхідних каналів з виходом, під керуванням керуючого слова (адресного слова). Розрядності каналів можуть бути різними, мультиплексори для комутації багаторозрядних даних складаються з однорозрядних мультиплексорів. Входи мультиплексорів ділять на дві групи: інформаційні та адресні. Роботу мультиплексора спрощено можна уявити, як роботу багатопозиційного перемикача (рис. 3.1, а). Адресний код А задає перемикачу деяке положення, з'єднуючи з виходом F один з інформаційних входів  $x_i$ . При нульовому адресному коді перемикач займає верхнє положення  $x_0$ , при збільшенні коду на одиницю, переходить в сусіднє положення  $x_1$ , потім в третє, і

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 53

так далі. Схемотехнічно цифровий мультиплексор реалізує лише електронну версію вказаного перемикача, маюча на відміну від нього лише односторонню передачу даних. Робота мультиплексора описується співвідношенням :

$$F = x_0 \bar{a}_{n-1} \bar{a}_{n-2} \cdots \bar{a}_1 \bar{a}_0 \vee x_1 \bar{a}_{n-1} a_{n-2} \cdots \bar{a}_1 a_0 \vee \cdots \vee x_{2^n-1} a_{n-1} a_{n-2} \cdots a_1 a_0 \quad (3.1)$$

яке іноді називають мультиплексною формулою. При будь-якому значенні адресного коду всі доданки, окрім одного дорівнюють нулю, ненульовий доданок дорівнює  $x_i$ , де  $i$  - значення поточного адресного коду.

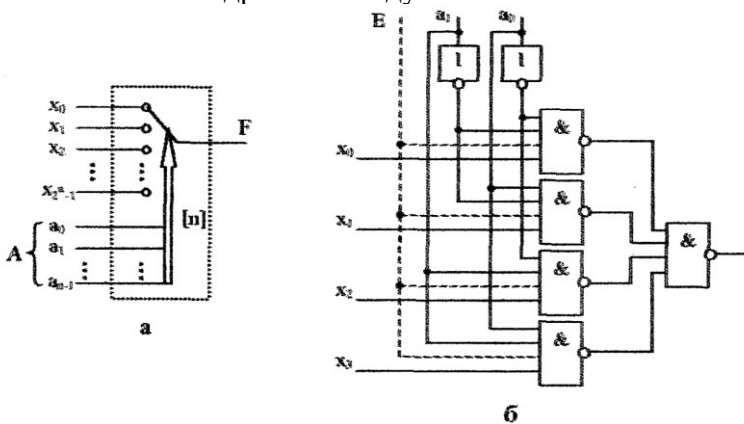


Рис. 3.1. Спрощене уявлення мультиплексора багатопозиційним перемикачем (а) та реалізація мультиплексора на елементах І-НІ (б)

На рис. 3.1, б показано мультиплексор з чотирма інформаційними входами, двома адресними входами, та входом

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 54</i>

дозволу роботи. При відсутності дозволу роботи ( $E=0$ ) вихід F залишається нульовим незалежно від інформаційних та адресних входів. В стандартних серіях мультиплексори мають розмірність не більше  $16 \times 1$ .

Нарощування розрядності мультиплексорів можливе за допомогою пірамідальної структури з декількох мультиплексорів. При цьому перший ярус схеми являє собою стовпчик, що містить в собі стільки мультиплексорів, скільки необхідно для отримання потрібної кількості інформаційних входів. Всі мультиплексори стовпчика адресуються одним і тим самим кодом, складеним з відповідного числа молодших розрядів загального адресного коду (якщо число інформаційних входів схеми дорівнює  $2^n$ , то загальне число адресних розрядів дорівнює  $n$ , молодше поле  $n_1$  адресного коду використовується для адресації мультиплексорів першого ярусу). Старші розряди адресного коду використовуються в другому ярусі, мультиплексор котрого забезпечує почергову роботу мультиплексорів першого ярусу на загальний вихідний канал (рис. 3.2).

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 55

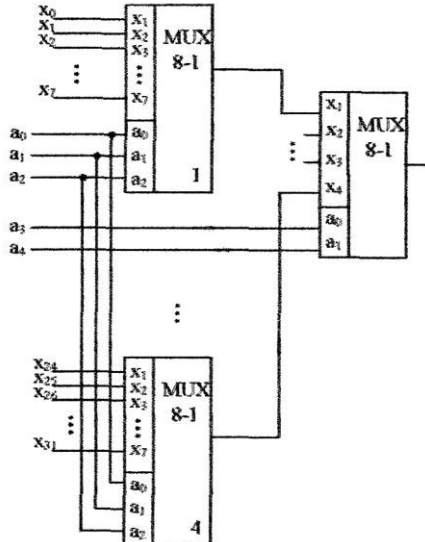


Рис. 3.2. Схема нарощування розрядності мультиплектора

*Демультимплектори* виконують операцію обернену операції мультиплексорів - передають дані з одного вхідного каналу в один з декількох вихідних. Багаторозрядні мультиплектори складаються з декількох одно розрядних. Неважко помітити, що дешифратор з входом дозволу роботи буде працювати в режимі демультимплектора, якщо на вхід дозволу роботи подавати інформаційний сигнал. Дійсно, при одиничному значенні цього сигналу подача адресного коду на входи дешифратора призведе до збудження відповідного виходу, а при нульовому – ні. А така робота відповідає передачі інформаційного сигналу в адресований вихідний канал. В зв'язку з цим, в серіях елементів може бути відсутній окремий демультимплексор, а дешифратор зі входом дозволу роботи може називатись *дешифратор-демультимплексор*.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 56

За допомогою мультиплектора можлива побудова універсального логічного модуля, тобто схеми, котра може виконувати будь яку логічну функцію. Це можна зробити декількома способами, найпростіший з яких полягає у «фіксації» інформаційних входів мультиплектора. Тобто на адресні входи необхідно подати змінні від яких залежить функція, а на інформаційні входи - значення функції. Дійсно, при кожній комбінації змінних до виходу мультиплектора буде підключений відповідний інформаційний вхід, і якщо на нього подане значення функції яке відповідає такій комбінації змінних, то мультиплексор буде реалізовувати відповідну логічну функцію. На рис. 3.3 показана реалізація функції нерівнозначної  $x_0 \oplus x_1$  за допомогою мультиплектора.

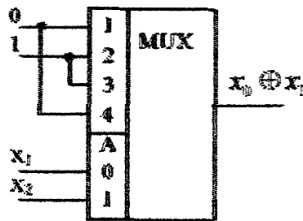


Рис. 3.3. Реалізація логічної функції за допомогою мультиплектора

### 3.4. Опис лабораторної установки

В лабораторній роботі використовуються базові блоки з роз'ємом під змінні модулі, набір змінних модулів з досліджуваними мікросхемами, електронно-променевий осцилограф С1-83 або С1-68, джерело живлення постійної напруги для базового блоку  $U_{ж} = \pm 15В$ .

Базовий блок має наступні функціональні можливості:



Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 57</i>

- подача цифрових вйкових сигналів на довільні входи досліджуваних мікросхем;
- контроль вихідних сигналів мікросхем на світлодіодній індикації;
- паралельна подача сукупності логічних змінних (кодів) на сигнальні входи мікросхем;
- подача логічних змінних на входи мікросхем згідно заданих адресних сигналів в режимах тактування „ручний” за допомогою кнопки „запис” та „автоматичний” з можливістю зміни частоти тактування.

### **3.5. Підготовка до виконання роботи**

1. Вивчити теорію по мультиплексорам за підручником [1] та відповідні матеріали конспекту лекції.
2. Вивчити опис даної роботи та лабораторного макету.
3. Підготувати таблиці та діаграми для результатів досліджень.
4. Вивчити довідкові дані по мікросхемам : 531КП7, 133КП5, 531КП2, 133КП1, 134КП9, 134КП8, 134КП10, 530КП11, 530КП14, 555КП15, 555КП12, 555КП13.
5. Відповісти на запитання самоперевірки.

### **3.6. Порядок виконання роботи**

1. Ознайомитись з робочим лабораторним місцем, макетом та методичними вказівками.

Підготувати робоче місце для проведення досліджень: блок живлення, осцилограф, базовий блок макету та змінний модуль.

2. **При роботі з цифровими модулями:** встановити змінний модуль в базовий блок та дослідити функціональні можливості шістнадцяти входового мультиплексора з п'ятьма керуючими входами і одним виходом. Результати досліджень представити у вигляді таблиці істинності. Сигнали на

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 58

інформаційні входи мультиплектора подавати через вхідні тумблери базового блоку відповідно 1...16. сигнали на керуючі входи мультиплектора подавати через вхідні тумблери А0, А1, А2, А3 і кнопку „СБРОС”. Сигнали тумблерів А0 ... А3 стробувати кнопкою „ЗАПИС”. Вихідний сигнал мультиплектора контролювати на виході 1. Режим тактування „РУЧНИЙ”. Для скорочення об’єму таблиці істинності в комірках для вихідного сигналу записувати номер входу інформаційного, збурення з якого проходить на вихід мультиплектора для кожної комбінації керуючих сигналів.

3. При проведенні досліджень в середовищі **Proteus** створити новий проект в якому розмістити з бібліотеки (**P – Pick Devices** в режимі **Component Mode**) досліджувані мікросхеми на робочий стіл. Підключити до них з меню **Instruments** генератор прямокутного сигналу (**Generator – Pulse, DC** або **DPattern**, частота 1Hz). Постійна напруга +5V відповідає цифровій одиниці «1», 0V – «0».

Далі для кожного цифрового елемента та мікросхеми в зошиті складаємо таблицю істинності (переходів) для усіх можливих вхідних комбінацій цифрового сигналу: наприклад 00, 01, 10, 11.

Для дослідження мікросхем в бібліотеці обираємо **Category – TTL 74F series**. Мультиплексор – MUX (mux74151).

4. При роботі з цифровими модулями: реалізувати на мультиплексорі задану викладачем логічну функцію чотирьох змінних. Правильність реалізації дослідити експериментально, знявши таблицю істинності і часову діаграму заданої функції. Часову діаграму знімати в режимі тактування „АВТОМАТИЧНИЙ” на частоті  $f_1$  зі зовнішньою синхронізацією осцилографа сигналом „СИНХРОНІЗАЦІЯ”, що знімається з контакту Б21 роз’єму Ш2. Часову діаграму функції

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 59</i>

зняти в комплексі з часовими діаграмами керуючих сигналів мультиплексора.

### **3.7. Обробка результатів**

1. По результатам виконання п. 3 завдання визначити функціональне призначення входів мультиплексора, визначити його повні функціональні можливості та функціональні типи входів і виходів.

2. За результатами п. 4 визначити правильність реалізації заданої логічної функції.

3. За результатами п. 3 визначити принцип дії мультиплексора та особливості функціонального призначення входів керування.

4. По результатам п. 3 та п. 4 і довідковим даним на мікросхему мультиплексора К155КП1 зробити обґрунтовані висновки.

5. Реалізувати задану логічну функцію на дискретних елементах мікросхем малої інтеграції заданої викладачем серії.

6. Реалізувати на мультиплексорі, що досліджується, мультиплексор з більшою кількістю інформаційних входів у відповідності до індивідуального завдання.

### **3.8. Зміст звіту.** Звіт повинен містити:

1. Структурні схеми досліджуваних пристроїв.

2. Результати розрахунків.

3. Зробити висновки: про об'єм виконаної роботи, чи досягнена мета роботи, чи практичні результати співпали з теоретичними.

### **3.9. Контрольні тестові питання**

1. Як сформулювати в словесній формі принцип роботи мультиплексора?

2. Як дати в словесній та аналітичній формах визначення принципів функціонування демультимплексорів?

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 60</i>

4. Які функціональні можливості мають сучасні інтегральні мультиплектори?

5. Як реалізувати мультиплектор на 17 входів на основі 4-х входового мультиплектора?

6. Як реалізувати на мультиплексорі задану логічну функцію?

7. Яке застосування мультиплексорів в цифрових пристроях?

8. Які принципи побудови мультиплексорів-селекторів?

9. Які принципи побудови демультиплексорів?

10. Яке застосування демультиплексорів в цифрових пристроях?

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 61</i>

## Лабораторна робота №5

### Дослідження принципів побудови та функціональних можливостей тригерів

#### 4.1. Навчальні питання

1. Виконати дослідження принципів побудови та функціональних можливостей D, RS та JK-тригерів.
2. Дослідити можливість одночасного функціонування двох тригерів, що реалізовані в одній мікросхемі та визначити пріоритетність тригерів та їх окремих входів
3. Перевірити правильність отриманих на індикаторах даних та зняти часові діаграми роботи тригерів за допомогою осцилографа.

#### 4.2. Навчальна мета

1. Експериментальне дослідження принципів побудови та функціональних можливостей інтегральних тригерів.

#### 4.3. Теоретичні відомості

**Тригери** – елементарні автомати, що мають в собі елемент пам'яті (фіксатор) та схему керування. Фіксатор будується на двох інверторах» що пов'язані один з другим "навхрест" так, що вхід одного з'єднано з ВИХОДОМ ІНШОГО. Таке з'єднання дає коло з двома стійкими станами (рис.6.1 ). Дійсно, якщо на виході інвертора 1 є логічний нуль, то він забезпечує на виході інвертора 2 логічну одиницю, завдяки якій він існує. Таке ж погодження сигналів має місце і для другого випадку, коли інвертор 1 знаходиться в одиниці, а інвертор 2 в нулі. Будь який з цих двох станів може

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 62

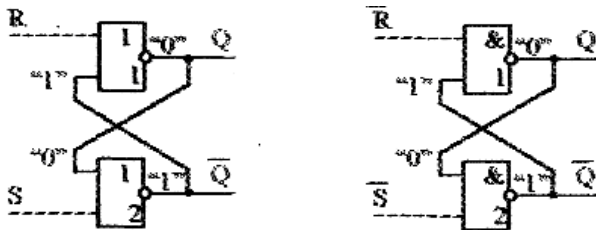


Рис. 4.1. Схеми фіксаторів з входами керування на елементах АБО-НІ та І-НІ.

існувати необмежено довго. Щоб керувати фіксатором необхідно мати в логічних елементах додаткові входи, які перетворюють інвертори в елемента І-НІ чи АБО-НІ. На входи керування подаються зовнішні керуючі сигнали.

Керуючі сигнали показані на (рис 4.1) штриховими лініями. Буквою R (від Reset) позначено сигнал установки в нуль (скидання), а буквою S (від Set) - установки в одиницю (установка). Стан тригера зчитують по значенню прямого виходу, що позначається як Q. Майже завжди тригер має і другий вихід з інверсним сигналом  $\bar{Q}$ . Для фіксатора на елементах АБО-НІ активним рівнем є рівень логічної одиниці, тому що саме він призводить до установки логічного елемента в нуль, незалежно від сигналів на інших входах. Для фіксатора на елементах І-НІ активним рівнем є рівень логічного нуля, тому що має таку саму властивість однозначно задавати стан елемента незалежно від інших входів.

**Класифікація тригерів.** Класифікація тригерів проводиться за ознаками логічного функціонування та за способом запису інформації (рис.4.2).

За логікою функціонування розрізняють тригери типів RS, D, T, JK. Крім того використовуються комбіновані

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРЬСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 63

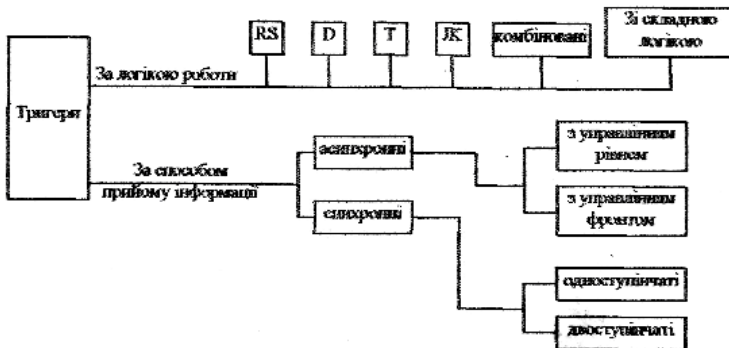


Рис 4.2. Класифікація тригерів

тригери, в котрих суміщаються одночасно тригера декількох типів, і тригери зі складною вхідною логікою (групами входів, пов'язаних між собою логічними залежностями).

Тригер типу RS має два входи - установки в одиницю (S), та установки в нуль (R). Одночасна подача сигналів установки та скидання не допускається (ця комбінація називається забороненою).

Тригер типу D має один інформаційний вхід. Його вихід повторює вхідний сигнал, але лише після надходження тактового сигналу.

Тригер типу T змінює свій стан кожен раз, при надходженні вхідного сигналу. Він має один вхід, і називається лічильним тригером.

Тригер типу JK універсальний (на його основі можна збудувати будь який тригер), має входи установки (J) та скидання (K), що подібні входам тригера (RS). На відміну від останнього, допускається ситуація з одночасною подачею на сигналів на обидва цих входи ( $J=K=1$ ). В цьому режимі працює як лічильний тригер відносно третього (тактового) входу.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 64</i>

В комбінованих тригерах суміщається декілька режимів. Наприклад тригер RST – лічильний тригер, що має входи установки та скидання.

**За способом запису інформації** розрізняють асинхронні (нетактовні) і синхронні (тактовані) тригер. В нетактовних перехід в інший стан викликається безпосередньою зміною вхідних інформаційних сигналів. В тактовних, що мають спеціальний вхід, перехід відбувається лише при подачі на цей вхід тактовних сигналів. Позначаються такі входи буквою С (від Clock).

За способом сприйняття тактових сигналів тригери діляться на *керовані рівнем та керовані фронтом*. Керування рівнем означає, що при одному рівні тактового сигналу тригер сприймає вхідні сигнали та реагує на них, а при іншому - не сприймає, і залишається в незмінному стані. При управлінні фронтом дозвіл на зміну стану дається лише в момент перепаду тактового сигналу (на його фронті чи спаді). Весь інший час, незалежно від рівня тактового сигналу тригер не сприймає вхідні сигнали і залишається в незмінному стані. Такі мікросхеми називають мікросхемами з динамічним керуванням, а тактовий вхід - динамічним.

Якщо тригер має синхронні та асинхронні входи (входи установки та скидання), то асинхронні входи є домінуючими, вплив по ним відбувається незалежно від сигналів на інших входах, які при цьому ігноруються. Якщо сигналами асинхронних входів тригер переводиться в режим зберігання, то стан тригера зберігається до першого активного синхросигналу, після чого визначається сигналами на синхронних входах.

За *характером процесу переключення* тригери ділять на одноступінчасті та двоступінчасті. В одноступінчастому тригері перехід в інший стан відбувається відразу, а в двоступінчастому



Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 65</i>

- по етапам. Двоступінчасті тригери складаються з вхідної та вихідної частин, перехід в інший стан відбувається в обох частинах по черзі. Один з рівнів тактового сигналу дозволяє запис інформації у вхідну частину при незмінному виході, а інший - передачу нового стану із вхідної частинки в вихідну.

**Способи опису тригерів.** Логічне функціонування тригерів описується способами, прийнятими для автоматів взагалі: таблицями істинності, картами Карно, характеристичними рівняннями, діаграмами станів, “словниками” (інша форма діаграм стану).

Приведемо коротку характеристику кожної з цих форм опису на прикладі JK - тригера.

В таблиці істинності (таблиці переходів - виходів) в якості змінних використовуються сигнали на входах тригера та попереднє значення виходу, а як результат - значення виходу тригера в яке він переключиться при такому впливі. Таблицю можна записати в повному табл.4.1, та скороченому табл. 4.2 вигляді.

Таблиця 4.1

J	K	Q <sub>n-1</sub>	Q <sub>n</sub>
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	1	1	0
1	0	1	1
1	1	0	1
1	1	1	0

Таблиця 4.2

J	K	Q <sub>n</sub>
0	0	Q <sub>n-1</sub>
0	1	0
1	0	1
1	1	$\bar{Q}_{n-1}$

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 66

Через  $Q_i$  позначено стан тригера після переключення, через  $Q_{i-1}$  - до переключення.

Карту Карно для JK - тригера показано на рис.4.3 а. Неї можна отримати з таблиці істинності (таблиці переходів - виходів). З карти Карно можна отримати характеристичне рівняння тригера:

$$Q_n = JQ_{n-1} + KQ_{n-1} \quad (4.1)$$

Діаграма стану (рис 4.3, б) відображає наявність у тригера двох стійких станів і умови переходу з одного стану в інший. Словник тригера (табл. 4.3) дає ту ж інформацію в аналітичному вигляді, і є інструментом проектування схем, які мають в своєму складі тригери.

Таблиця 4.3

Перехід	J	
1→1	0	X
1→1	1	X
1→1	x	1
1→1	x	0

Важливим способом опису функціонування тригерів (як і інших автоматів) є часові діаграми, які відображають не лише логічне функціонування схеми, але й її поведінку в часі.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 67

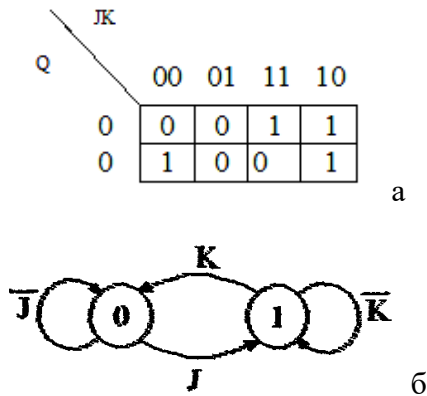


Рис. 4.3. Карта Карно - а, і діаграма станів - б, для JK – тригера

Ця поведінка іншими способами не описується, тому, в ряді випадків, часові діаграми є незамінними.

**Схемотехніка тригерних пристроїв.** Найперше, що необхідно відзначити, це те, що між тригерами RS і D з одного боку, та T і JK з іншого, є суттєва різниця. Перші мають розімкнену структуру, а другі використовують вихідні сигнали для впливу на свої входи. Візьмемо за основу синхронний RS тригер, і розглянемо схеми інформаційних зв'язків, що створюють інші типи тригерів.

Тригер типу D виникає, якщо подавати на вхід S значення D, а на вхід R - його інверсію (рис. 4.4, а). Тригер типу T створюється на основі RS за схемою, (рис 4.4, б). В цьому випадку роль лічильного входу відіграє тактовий вхід. Дійсно, при кожному дозволі прийому інформації тригер по зворотнім зв'язкам приймає стан, протилежний поточному, тобто переключається. Тригер T аналогічним способом можна отримати і на основі D - тригера. Схему інформаційних зв'язків, що створюють JK - тригер визначимо формальним шляхом,

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 68

використовуючи дані таблиці 4.4. Ліва частина таблиці показує функціонування JK - тригера, а праві стовпчики – сигнал RS - тригера, що забезпечують необхідні переходи. З цих стовпчиків отримуємо:

$$S = JK\bar{Q}_{n-1} + JKQ_{n-1} = J\bar{Q}_{n-1} ; R = \bar{J}KQ_{n-1} + JKQ_{n-1} \quad (4.2)$$

Таблиця 4.4

J	K	Qu-1	Qu	Перехід	S	R
0	0	0	0	0→0	0	0
0	0	1	1	1→1	0	0
0	1	0	0	0→0	0	0
0	1	1	0	1→0	0	1
1	0	0	1	0→1	1	0
1	0	1	1	1→1	0	0
1	1	0	1	0→1	1	0
1	1	1	0	1→0	0	1

Схема інформаційних зв'язків, що утворюють JK - тригер показана на рис. 4.5.

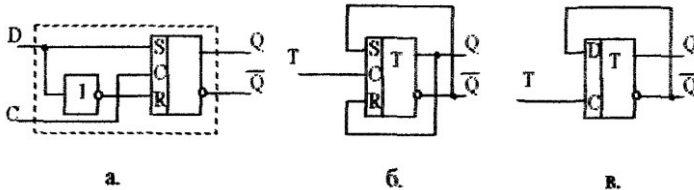


Рис.4.4. Схеми інформаційних зв'язків, що створюють тригери D (а) і T (б, в).

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 69

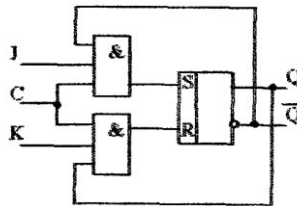


Рис.4.5. Схеми інформаційних зв'язків, що створюють JK - тригер.

Розглянемо причину існування для RS - тригера забороненої комбінації  $R=S=1$ . Що ж відбувається при подачі комбінації  $R=S=1$ ? Видно, що в ньому випадку обидва виходи тригера (розглядало схему на елементах АБО-НІ) стануть нульовими. Якщо після цього на входах з'явиться комбінація 10 або 01 то тригер перейде в стан, що відповідає цій комбінації. Якщо ж після забороненої комбінації з'явиться комбінація 00 (зберігання), то виникне непередбачувана ситуація. Спочатку обидва елемента знаходяться в стані нуля. При подачі на два входи рівнів нуля, обидва елементи починають переходити в стан 1. При зміні напроти на виходах (а, значить, і входах) елементів від рівня нуля до рівня одиниці елементи проходять через точку рівноваги (вхідна напруга елемента дорівнює вихідній). Зростання напруги на виходах двох елементів в цій точці припиняється і елементи “зависають” в стані нестійкої рівноваги між нулем і одиницею. При найменшій флуктуації напроти на одному з входів напруга на виході одного з елементів починає різко зростати, а іншого - зменшуватись, і тригер перекидається в один зі стійких станів. Яка саме флуктуація, і на якому з входів, виникне сказати наперед неможливо. Тобто неможливо сказати в якій саме стан переключиться тригер. Саме через це комбінація 11 вважається забороненою, тому що використовувати схему поведінка якої

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРЬСКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 70

наперед невідома, якщо не говорити про спеціальні призначення, не дозволяється.

В таблиці 4.5 подано деякі дані довідкового характеру для тригерів різних технологій виготовлення (ТТЛШ, КМОП, ЕСЛ).

Таблиця 4.5

Тип ІМС	Схематехнологія	Число тригерів	Середня затримка, нс	Максимальна частота, МГц	Потужність споживання, мВт
K555TB9	ТТЛШ	2	15	30	40
K531TB9	ТТЛШ	2	6,2	80	250
K500TB135	ЕСЛ	2	3	170	290
K1533TB15	ТТЛШ	2	12	40	24
K561TB1	КМОП	2	170	3	0,02 – статична
K1554TB9	КМОП	2	10	140	0,035 – динамічна

На рис. 4.6 показано часові діаграми, що ілюструють реакцію D - тригерів різних типів на показані вхідні сигнали.

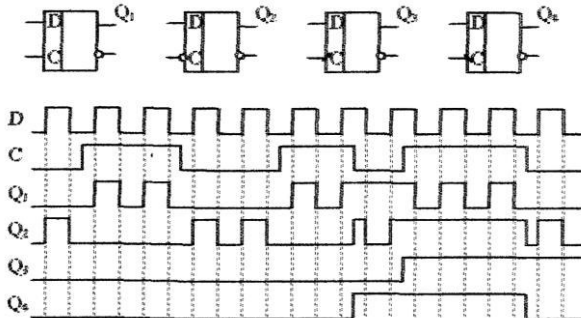


Рис. 4.6. Часові діаграми роботи D – тригерів

#### 4.4. Опис лабораторної установки

В лабораторній роботі використовуються базові блоки з роз'ємом під змінні модулі, набір змінних модулів з

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 71</i>

досліджуваними мікросхемами, електронно-променевий осцилограф С1-83 або С1-68, джерело живлення постійної напруги для базового блоку  $U_{ж} = \pm 15В$ .

Базовий блок має наступні функціональні можливості: – подача цифрових війкових сигналів на довільні входи досліджуваних мікросхем; – контроль вихідних сигналів мікросхем на світлодіодній індикації; – паралельна подача сукупності логічних змінних (кодів) на сигнальні входи мікросхем; – подача логічних змінних на входи мікросхем згідно заданих адресних сигналів в режимах тактування „ручний” за допомогою кнопки „запис” та „автоматичний” з можливістю зміни частоти тактування.

#### **4.5. Підготовка до виконання роботи**

1. Вивчити теорію по мультиплексорам за підручником [1] та відповідні матеріали конспекту лекції.
2. Вивчити опис даної роботи та лабораторного макету.
3. Підготувати таблиці та діаграми для результатів досліджень.
4. Вивчити довідкові дані по інтегральних тригерах серій 155, 530, 531, 555.

5. Відповісти на запитання самоперевірки.

#### **4.6. Порядок виконання роботи**

1. Ознайомитись з робочим лабораторним місцем, макетом та методичними вказівками.

Підготувати робоче лабораторне місце для проведення досліджень: відкалібрувати осцилограф, задати необхідну напругу живлення макету ( $\pm 15В$ ) та підключити лабораторний макет до блоку живлення.

2. **При роботі з цифровими модулями:** виконати дослідження принципів функціонування RS-тргера, мікросхема К155ТМ2, шляхом визначення його таблиці переходів-виходів.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 72

Для цього керуючі сигнали подавати через вхідні тумблери 9 та 11(U<sup>1</sup>), а вихідні сигнали контролювати на виходах 2 та 3 базового блока.

3. При проведенні досліджень в середовищі **Proteus** створити новий проект в якому розмістити з бібліотеки (**P – Pick Devices** в режимі **Component Mode**) досліджувані мікросхеми на робочий стіл. Підключити до них з меню **Instruments** генератор прямокутного сигналу (**Generators – Pulse, DC** на 2входи: +5V, 0V, частота 50Hz). Постійна напруга +5V відповідає цифровій одиниці «1», 0V – «0».

Далі для кожного цифрового елемента та мікросхеми в зошиті складаємо таблицю істинності (переходів) для усіх можливих вхідних комбінацій цифрового сигналу: наприклад 00, 01, 10, 11.

Для дослідження тригерів окремо обираємо категорія **Simulator Primitives** – JKFF, DTFF, D-Туре. Тригер – **Flip-Flop**.

Для дослідження мікросхем в бібліотеці обираємо **Category** – TTL 74F series або іншу.

4. Виконати дослідження принципів побудови та функціональних можливостей D-тригера, мікросхема K155TM2, шляхом визначення його таблиці переходів-виходів. Для цього керуючі сигнали подавати через вхідний тумблер 10 і кнопку „ЗАПУСК” при режимі тактування „РУЧНИЙ”, тумблери 9 та 11 вкл. Вихідні сигнали тригера контролювати на виходах 2 та 3 базового блоку.

5. Виконати дослідження функціональних можливостей мікросхемного тригера K155TM2, що реалізує RS- та D-тригери. Дослідити можливість одночасного функціонування цих тригерів. Результати досліджень представити у вигляді таблиці переходів-виходів. Для цього керуючі сигнали RS-тригера подавати через вхідні тумблери 9 та 11, а керуючі сигнали D-



Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	Екземпляр № 1	Арк 77 / 73

тригера чекрез вхідний тумблер 10 та кнопку „ЗАПУСК”. Вихідні сигнали контролювати на виходах 2 та 3 базового блоку.

6. Для мікросхеми K155ТВ1. Виконати дослідження принципів побудови та функціональних можливостей Т-тригера шляхом визначення його таблиці переходів-виходів. Для цього керуючий сигнал задавати через кнопку „ЗАПУСК” в режимі тактування „РУЧНИЙ” і рівнях сигналів на вхідних тумблерах 1 та 2  $U^1$ . Вихідний сигнал тригера контролювати на виході 1 базового блоку.

7. Виконати дослідження одночасного функціонування Т-тригера та RS-тригера, реалізованих в одній мікросхемі, шляхом визначення відповідної таблиці переходів-виходів. Для цього керуючі сигнали RS-тригера задавати через вхідні тумблери 1 та 2, а керуючий сигнал Т-тригера через кнопку „ЗАПУСК” в режимі тактування „РУЧНИЙ”. Вихідний сигнал тригера контролювати на виході 1 базового блоку.

8. Виконати дослідження JK-тригера, його принципів побудови та функціональні можливості шляхом визначення таблиці переходів-виходів. Для цього вхідні J-сигнали подавати через вхідні тумблери 5, 6, 7; вхідні K-сигнали подавати через вхідні тумблери 2, 3, 4; синхросигнал подавати через кнопку „ЗАПУСК” в режимі тактування „РУЧНИЙ”; вхідні тумблери встановити в положення  $1=U^1$ ;  $8=U^1$ . вихідні сигнали тригера контролювати на виходах 1 та 2 базового блоку.

9. Дослідити принципи одночасного функціонування JK-тригера та RS-тригера, що реалізовані в одній мікросхемі. Для цього вхідні сигнали JK-тригера задавати у відповідності до п.2.8., а вхідні сигнали RS-тригера задавати через вхідні тумблери 1 та 8. Вихідні сигнали тригера контролювати на виходах 1 та 2 базового блоку.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 74</i>

10. За допомогою необхідної комбінації значень вхідних сигналів забезпечити перевод JK-тригера в п.2.8. в режим функціонування T-, RS-, D-тригерів забезпечивши їх експериментальну перевірку.

11. Дослідити функціонування T-, D-, JK-тригерів п.п. 2.4, 2.6, 2.8 у динаміці. Для цього сигнали синхронізації подавати з базового блоку в режимі тактування „АВТОМАТИЧНИЙ”.

12. Перевірити правильність отриманих на індикаторах даних та зняти часові діаграми роботи тригерів за допомогою осцилографа.

#### **4.7. Обробка результатів**

1. За результатами п. 3 завдання визначити: аналітичну форму запису функціонування RS-тригера; функціональні типи входів та виходів тригера; заборонену комбінацію RS-тригера.

2. За результатами п. 4 визначити: правильність аналітичну форму запису функціонування D-тригера; функціональні типи входів та виходів тригера; наявність або відсутність забороненої комбінації D-тригера.

3. За результатами п. 5 визначити: пріоритетність входів керування RS- та D-тригерів; наявність заборонених комбінацій вхідних сигналів.

4. За результатами п. 6 визначити: аналітичну форму запису функціонування T-тригера; функціональні типи входів та виходів тригера.

5. За результатами п.2.8 визначити: аналітичну форму запису алгоритму функціонування JK-тригера; заборонену комбінацію вхідних сигналів; функціональні типи входів та виходів JK-тригера.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 75</i>

6. За результатами п. 9 визначити: пріоритетність входів керування RS- та JK-тригерів; наявність заборонених комбінації вхідних сигналів.

7. За результатами п. 10 визначити: способи переводу JK-тригера в режими функціонування T-, RS-, D-тригерів.

8. За результатами п. 11 визначити: принципи функціонування T-, D-, JK-тригерів у динамічному режимі.

3.9. Результати досліджень оформити у вигляді звіту, який підлягає індивідуальному захисту.

#### **4.8. Зміст звіту.** Звіт повинен містити:

1. Структурні схеми досліджуваних пристроїв.
2. Результати розрахунків.
3. Зробити висновки: про об'єм виконаної роботи, чи досягнена мета роботи, чи практичні результати співпали з теоретичними.

#### **4.9. Контрольні тестові питання.**

1. Яка пріоритетність входів керування JK-тригера?
2. Який вигляд має аналітична форма запису функціонування RS-тригера?
3. Який вигляд має аналітична форма запису функціонування JK-тригера?
4. Який вигляд має аналітична форма запису функціонування D-тригера?
5. Які є способи переводу JK-тригера в режими функціонування T-тригера?
6. Які є способи переводу JK-тригера в режими функціонування RS-тригера?
7. Які є способи переводу JK-тригера в режими функціонування D-тригера?
8. Яка пріоритетність входів керування RS-тригера?
9. Який принцип одночасного функціонування JK-тригера та RS-тригера, що реалізовані в одній мікросхемі?

<b>Житомирська політехніка</b>	<b>МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015</b>	<b>Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023</b>
	<i>Екземпляр № 1</i>	<i>Арк 77 / 76</i>

10. Яке застосування в цифровій техніці мають тригери?

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б / ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 77 / 77</i>

## Література

1. Цифрова схемотехніка. Навчальний посібник./ М.Г. Лорія, П.Й. Єлісєєв, О.Б. Целіщев. – Сєверодонецьк: Вид-во Східноукр. нац. ун-ту імені Володимира Даля, 2016. – 280 с., 112 іл., 9 табл., 30 бібліогр. назв.
2. Мірошник М. А., Клименко Л. А., Корольова Я. Ю. Технології та автоматизація проектування цифрових пристроїв складних комп'ютерних систем на ПЛІС: Навч. посібник. – Харків: УкрДУЗТ, 2021. – 220 с.
3. Основи та методи цифрової обробки сигналів: від теорії до практики: навч. посібник / Ушенко Ю.О., М.С. Гавриляк, М.В. Талах, В.В. Дворжак. – Чернівці : Чернівецький нац. ун-т ім. Ю. Федьковича. – 2021. – 308 с.
4. Лахно В.А., Гусєв Б.С., Смолій В.В., Місюра М.Д., Касаткін Д.Ю. Технології проектування комп'ютерних систем (частина 1) - К.: НУБіП України, 2019. – 205 с.
5. Alessio S.M. Digital Signal Processing and Spectral Analysis for Scientists, 1-st Edition - Switzerland: Springer Cham, 2016. – 924p.