

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-2023
	Екземпляр № 1	Арк 4 / 1

ЗАТВЕРДЖЕНО

Науково-методичною радою
Державного університету
«Житомирська політехніка»

протокол від _____ 20__ р.
№ _____

ТЕМАТИЧНИЙ ПЛАН ЛЕКЦІЙ з навчальної дисципліни «Цифрова техніка та ПЛІС»

для здобувачів вищої освіти освітнього ступеня «бакалавр»
спеціальності 172 «Телекомунікації та радіотехніка»
освітньо-професійна програма «Телекомунікації та радіотехніка»
факультет інформаційно-комп'ютерних технологій
кафедра комп'ютерних технологій у медицині та телекомунікаціях

Рекомендовано на засіданні
кафедри комп'ютерних
технологій у медицині та
телекомунікаціях
28 серпня 2023 р., протокол №7

Розробник: к.т.н., доцент кафедри комп'ютерних технологій у медицині та телекомунікаціях ЦИПОРЕНКО Віталій

Житомир
2023

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-2023
	Екземпляр № 1	Арк 4 / 2

ЗМІСТ

Вступ.....	
Тема 1. Вступ. Системи зчислення. Двійкова арифметика. Представлення цифрової інформації фізичними сигналами.....	
Тема 2. Алгебра логіки. Принципи роботи та будова цифрових елементів І, НЕ, АБО, тригерів.....	
Тема 3. Принципи роботи та будова регістрів, лічильників, порогової логічної схеми, запам'ятовуючих пристроїв (ЗП).....	
Тема 4. Таблиця істинності. Методи мінімізації логічних функцій.....	
Тема 5. Синтез цифрових схем за таблицею істинності.....	
Тема 6. Дослідження комбінаційних ЦП, мультиплексорів, демультимплексорів, шифраторів, дешифраторів, перетворювачів кодів.....	
Тема 7. Побудова, використання FPGA (Field-Programmable Gate Array) – програмованих логічних інтегральних схем (ПЛІС).....	
Тема 8. Мови проектування апаратури VHDL та Verilog, графічний режим	
Тема 9. Основи програмування у VHDL.....	
Тема 10. Програмування цифрових елементів І, НЕ, АБО, інших елементів малого ступеня інтеграції тригерів у VHDL.....	
Тема 11. Програмування регістрів, лічильників у VHDL.....	
Тема 12. Основи програмування у Verilog.....	
Тема 13. Програмування цифрових елементів І, НЕ, АБО, інших елементів малого ступеня інтеграції, тригерів у Verilog.....	
Тема 14. Програмування регістрів, лічильників у Verilog.....	
Тема 15. Проектування ПЛІС в середовищах Altera Quartus (Intel).....	
Тема 16. Проектування ПЛІС в середовищах Xilinx Vivado.....	
Тема 17. Функціональні можливості сучасних FPGA Intel: Cyclone V FPGA GT, Intel Cyclone 10, Cyclone V SOC з вбудованим процесором	

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-2023
	<i>Екземпляр № 1</i>	<i>Арк 4 / 3</i>

ARM Cortex-A9, Xilinx Virtex-6 та інших.....

Тема 18. Інтерфейси введення/виведення даних в FPGA.....

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-22.06- 05.01/2/172.00.1/Б /ВК2.6-2023
	Екземпляр № 1	Арк 4 / 4

Вступ

Метою навчальної дисципліни є освоєння студентами теоретичних основ функціонування та побудови сучасної цифрової елементної бази, розробки цифрових засобів радіотехнічних та телекомунікаційних систем на ПЛІС та їх програмування.

Завданнями вивчення навчальної дисципліни є:

– Навчитись використовувати базові методи, способи та засоби отримання, передавання, обробки та зберігання інформації;

– Навчитись розробці в галузі обчислювальної і мікропроцесорної техніки та програмування, програмних засобів для розв’язання спеціалізованих задач та практичних проблем у галузі професійної діяльності;

– Оволодіти вмінням проектувати, в т.ч. схемотехнічно нові (модернізувати існуючі) елементи (модулі, блоки, вузли) телекомунікаційних та радіотехнічних систем, систем телевізійного й радіомовлення тощо.