

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-20.09- 05.02/2/152.00.1Б/ВК2.3-2020
	Екземпляр № 1	Арк 12 / 1

**ЗАТВЕРДЖЕНО**  
Науково-методичною радою  
Державного університету  
«Житомирська політехніка»  
протокол від 21 травня  
2021 р. №3

**МЕТОДИЧНІ РЕКОМЕНДАЦІЇ**  
для проведення практичних занять  
з навчальної дисципліни

**«МЕТОДИ РОЗРОБКИ ЦИФРОВИХ ПРИСТРОЇВ УПРАВЛІННЯ»**

для студентів освітнього рівня «БАКАЛАВР»  
денної форми навчання  
спеціальності 152 «Метрологія та інформаційно-вимірювальна техніка»  
освітньо-професійна програма «Комп'ютеризовані інформаційно-  
вимірювальні системи»  
Факультет комп'ютерно-інтегрованих технологій, мехатроніки і  
робототехніки  
Кафедра метрології та інформаційно-вимірювальної техніки

Розглянуто і рекомендовано  
на засіданні кафедри метрології  
та інформаційно-вимірювальної  
техніки  
протокол 05.03.2021 р.,  
№ 3

Розробник: доцент кафедри метрології та інформаційно-вимірювальної  
техніки к.т.н., Чепюк Л.О.

Житомир  
2021

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-20.09- 05.02/2/152.00.1Б/ВК2.3-2020
	Екземпляр № 1	Арк 12 / 2

Методичні рекомендації до практичних занять з дисципліни «МЕТОДИ РОЗРОБКИ ЦИФРОВИХ ПРИСТРОЇВ УПРАВЛІННЯ» для студентів спеціальності 152 «Метрологія та інформаційно-вимірювальна техніка»/ Розробник Л.О. Чепюк, – Житомир: Державний університет «Житомирська політехніка», 2020. – 62 с.

Розробник: Л.О. Чепюк,

Рецензенти:

к.т.н., доцент кафедри АтаКІТ ім. проф. Б.Б. Самотокіна Добржанський О.О.;  
доцент кафедри АтаКІТ ім. проф. Б.Б. Самотокіна Шавурський Ю.О..

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідас ДСТУ ISO 9001:2015	Ф-20.09- 05.02/2/152.00.1Б/ВК2.3-2020
	Екземпляр № 1	Арк 12 / 3

# Практичне заняття № 1

## ОСНОВИ ПРОЕКТУВАННЯ І МОДЕЛЮВАННЯ КОМБІНАЦІЙНИХ СХЕМ. МІНІМІЗАЦІЯ ФУНКЦІЙ АЛГЕБРИ ЛОГІКИ

### 1.1. Мета роботи

Вивчення методів побудови комбінаційних схем із мінімальними апаратними затратами в заданому елементному базисі. Вивчення методів проектування базових елементів цифрових пристроїв і побудови комбінаційних схем на їх основі.

### 1.2. Підготовка до роботи

При підготовці до роботи необхідно:

- ознайомитись з рекомендованою літературою;
- вивчити основні методи мінімізації булевих функцій для побудови економічних комбінаційних схем;
- ознайомитись з логікою роботи і схемотехнікою функціонально повних наборів логічних елементів.

### 1.3. Виконання роботи

1. Згідно з заданим викладачем варіантом вибрати логічну функцію  $F$  чотирьох змінних, яка задана таблицею істинності (Методичні вказівки до виконання лабораторних робіт з дисципліни ПТЦА, табл. 1.1).

2. Записати аналітичний вираз для заданої логічної функції.

3. Виконати мінімізацію за методом карт Карно.

4. Перевести отриманий вираз для мінімальної форми в базис І-НІ для реалізації логічної функції (використовувати тільки 2-входові логічні елементи).

5. Вибрати серію мікросхем і типи логічних елементів для реалізації логічної функції.

6. Побудувати принципову електричну схему для реалізації заданої логічної функції.

7. Виконати дослідження функції за допомогою програми Electronics Workbench.

### 1.4. Зміст звіту

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-20.09- 05.02/2/152.00.1Б/ВК2.3-2020
	Екземпляр № 1	Арк 12 / 4

1. Назва та мета роботи.
2. Результати дослідження функціонально повних наборів логічних елементів програмі Electronics Workbench.
3. Мінімізація заданої функції за допомогою карти Карно.
4. Структурна та електрична принципові схеми заданої комбінаційної схеми.
5. Результати дослідження в програмі Electronics Workbench.
6. Результати дослідження комбінаційної схеми в програмі Electronics Workbench.
7. Висновки по роботі.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідас ДСТУ ISO 9001:2015	Ф-20.09- 05.02/2/152.00.1Б/ВК2.3-2020
	Екземпляр № 1	Арк 12 / 5

## Практичне заняття № 2

# ПРОЕКТУВАННЯ ТА ДОСЛІДЖЕННЯ КОМБІНАЦІЙНИХ СХЕМ НА ДЕШИФРАТОРАХ І МУЛЬТИПЛЕКСОРАХ

### 2.1. Мета роботи

Вивчення методів побудови комбінаційних схем із мінімальними апаратними затратами в заданому елементному базисі. Вивчення методів проектування базових елементів цифрових пристроїв і побудови комбінаційних схем на їх основі.

### 2.2. Підготовка до роботи

При підготовці до роботи необхідно:

- ознайомитись з рекомендованою літературою;
- вивчити основні методи побудови і мінімізації булевих функцій для дешифраторів і мультиплексерів;
- ознайомитись з логікою роботи і схемотехнікою дешифраторів і мультиплексерів.

### 2.3. Виконання роботи

1. Згідно з заданим викладачем варіантом реалізувати схему дешифратора на виходах якого буде «лог. 1» тільки при заданих вхідних адресах;
2. Записати аналітичний вираз для заданої схеми дешифратора.
3. Розробити функціональну схему дешифратора на логічних елементах з довільним числом входів.
4. Реалізувати на мультиплексорі з чотирма адресними входами комбінаційну схему чотирьох змінних, яка задана таблицею істинності (табл. 2.1, додаток В).
5. Виконати дослідження розглянутих схем за допомогою програми Electronics Workbench.

### 2.4. Зміст звіту

1. Назва та мета роботи.
2. Структурна та електрична принципові схеми дешифратора і комбінаційної схеми.
3. Результати дослідження в програмі Electronics Workbench.
4. Результати дослідження дешифраторів і мультиплексерів в програмі Electronics Workbench.
5. Висновки по роботі.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідас ДСТУ ISO 9001:2015	Ф-20.09- 05.02/2/152.00.1Б/ВК2.3-2020
	Екземпляр № 1	Арк 12 / 6

### Практичне заняття № 3

## ПРОЕКТУВАННЯ ТА ДОСЛІДЖЕННЯ ПЕРЕТВОРЮВАЧІВ КОДІВ

### 3.1. Мета роботи

Вивчення методики синтезу багатовихідних комбінаційних схем, навчитися виконувати перетворення отриманих виразів до заданого базису та досліджувати роботу синтезованих схем перетворювачів кодів на дешифраторі.

### 3.2. Підготовка до роботи

При підготовці до роботи необхідно:

- ознайомитись з рекомендованою літературою;
  - вивчити основні методи побудови і мінімізації багатовихідних комбінаційних схем;
- вивчити призначення і логіку роботи перетворювачів кодів.

### 3.3. Виконання роботи

1. Згідно з заданим викладачем варіантом записати код на вході та на виході перетворювача кодів (табл. 3.3, додаток В);
2. Записати аналітичний вираз для заданої логічної функції;
3. Виконати мінімізацію за методом карт Карно;
4. Перевести отриманий вираз для мінімальної форми в базис І-НІ для реалізації логічної функції;
5. Вибрати серію мікросхем і типи логічних елементів для реалізації логічної функції;
6. Побудувати принципову електричну схему для реалізації заданої функції;
7. Виписати номери наборів, на яких кожен із виходів має одиничне значення;
8. Побудувати принципову електричну схему для реалізації заданої функції на дешифраторі;
9. Виконати дослідження перетворювача кодів за допомогою програми Electronics Workbench.

### 3.4. Зміст звіту

1. Назва та мета роботи.
2. Мінімізація заданої функції за допомогою карти Карно.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-20.09- 05.02/2/152.00.1Б/ВК2.3-2020
	Екземпляр № 1	Арк 12 / 7

3. Структурна та електрична принципові схеми заданої комбінаційної схеми на елементах малого ступеню інтеграції на дешифраторі.

4. Результати дослідження перетворювача кодів на дешифраторі в програмі Electronics Workbench.

5. Висновки по роботі.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-20.09- 05.02/2/152.00.1Б/ВК2.3-2020
	Екземпляр № 1	Арк 12 / 8

## Практичне заняття №4

### СИНТЕЗ ДОВІЛЬНОЇ ТРИГЕРНОЇ СТРУКТУРИ

#### 4.1. Мета роботи

Вивчити методику синтезу довільної тригерної структури, навчитися проектувати принципові схеми тригерних структур та досліджувати їх роботу .

#### 4.2. Підготовка до роботи

При підготовці до роботи необхідно:

- ознайомитись з рекомендованою літературою;
- вивчити короткі теоретичні відомості;
- розглянути основні методи синтезу довільної тригерної структури на базі універсальних D- і JK- тригерів.

#### 4.3. Виконання роботи

1. Згідно з заданим викладачем варіантом (Методичні вказівки до виконання лабораторних робіт з дисципліни ПТЦА, табл. 2.1) записати таблицю переходів структури, що синтезується.

2. Використовуючи карту Карно для 4-х змінних, виконати мінімізацію для запису мінімальної форми функції збудження.

3. Перевести отриманий вираз для мінімальної форми в базис І-НІ для реалізації тригерної структури.

4. Вибрати серію мікросхем і типи логічних елементів для реалізації тригерної структури.

5. Побудувати принципову електричну схему для реалізації заданої тригерної структури.

6. Виконати дослідження тригерної структури за допомогою програми Electronics Workbench.

#### 2.4 Зміст звіту

1. Назва та мета роботи.
2. Таблиця переходів заданої тригерної структури.
3. Мінімізація заданої тригерної структури за допомогою карти Карно.
4. Структурна та електрична принципові схеми заданої тригерної структури на елементах малого ступеню інтеграції та на тригері.
5. Результати дослідження тригерної структури в програмі Electronics Workbench.
6. Висновки по роботі.



Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідас ДСТУ ISO 9001:2015	Ф-20.09- 05.02/2/152.00.1Б/ВК2.3-2020
	Екземпляр № 1	Арк 12 / 9

## Практичне заняття № 5

### ПРОЕКТУВАННЯ ТА ДОСЛІДЖЕННЯ РЕГІСТРІВ

#### 5.1. Мета роботи

Вивчення принципів побудови й логіки роботи та синтезу регістрів, які використовуються при проектуванні цифрових автоматів. Визначення основних характеристик і параметрів регістрів на інтегральних мікросхемах. Оволодіння з методикою синтезу паралельних і послідовних регістрів і їх комбінацій.

#### 5.2. Підготовка до роботи

При підготовці до роботи необхідно:

- ознайомитись з рекомендованою літературою;
- вивчити короткі теоретичні відомості;
- розглянути основні методи синтезу паралельних і послідовних регістрів на базі універсальних D – тригерів.

#### 5.3. Виконання роботи

1. Побудувати і дослідити роботу послідовного чотирьох розрядного регістра на базі універсальних D - тригерів.
2. Побудувати і дослідити роботу паралельного чотирьох розрядного регістра на базі універсальних D - тригерів.
3. Дослідити роботу стандартного чотирьох розрядного регістра зсуву.
4. Дослідити роботу універсального регістра на мікросхемі 74194 (EWB).
5. Скласти схему генератора M-послідовності. Визначити період M-послідовності.
6. Побудувати часові діаграми роботи заданих регістрів та генератора M-послідовності.
7. Виконати дослідження структур регістрів за допомогою програми Electronics Workbench.

#### 5.4 Зміст звіту

1. Назва та мета роботи.
2. Результати виконання пунктів 5.4.1 – 5.4.6.
3. Структурні та електричні принципові схеми заданих структур регістрів.
4. Часові діаграми роботи заданих структур регістрів.
5. Результати дослідження структур регістрів у програмі Electronics Workbench.
6. Висновки по роботі.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-20.09- 05.02/2/152.00.1Б/ВК2.3-2020
	Екземпляр № 1	Арк 12 / 10

## Практичне заняття № 6

### ПРОЕКТУВАННЯ ТА ДОСЛІДЖЕННЯ ЛІЧИЛЬНИКІВ

#### 6.1. Мета роботи

Вивчення принципів побудови й логіки роботи та синтезу лічильників, які використовуються при проектуванні цифрових автоматів. Визначення основних характеристик і параметрів лічильників на інтегральних мікросхемах.

#### 6.2. Підготовка до роботи

При підготовці до роботи необхідно:

- ознайомитись з рекомендованою літературою;
- вивчити короткі теоретичні відомості;
- розглянути основні методи синтезу підсумовуючого та віднімаючого лічильників.

#### 6.3. Виконання роботи

1. Побудувати і дослідити роботу підсумовуючого лічильника.
2. Побудувати і дослідити роботу віднімаючого лічильника.
3. Дослідити роботу реверсивного лічильника.
4. Побудувати реверсивний чотирьох розрядний лічильник з  $N=12$ .
5. Побудувати реверсивний десятковий лічильник, який забезпечує підрахунок у коді 4211.
6. Побудувати лічильник, який забезпечує підрахунок у коді Грея.
7. Виконати дослідження структур лічильників за допомогою програми Electronics Workbench.

#### 6.4 Зміст звіту

1. Назва та мета роботи.
2. Структурні та електричні принципові схеми заданих структур лічильників.
3. Часові діаграми роботи заданих структур лічильників.
4. Результати дослідження структур лічильників у програмі Electronics Workbench.
5. Висновки по роботі.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідає ДСТУ ISO 9001:2015	Ф-20.09- 05.02/2/152.00.1Б/ВК2.3-2020
	Екземпляр № 1	Арк 12 / 11

## Практичне заняття № 7

### ПРОЕКТУВАННЯ ТА ДОСЛІДЖЕННЯ СУМАТОРІВ

#### 7.1. Мета роботи

Вивчення принципів побудови й логіки роботи та синтезу суматорів, які використовуються при проектуванні цифрових автоматів. Визначення основних характеристик і параметрів суматорів на інтегральних мікросхемах.

#### 7.2. Підготовка до роботи

При підготовці до роботи необхідно:

- ознайомитись з рекомендованою літературою;
- вивчити короткі теоретичні відомості;
- розглянути основні методи синтезу однорозрядних суматорів;
- навчитися проектувати багаторозрядні суматори на основі одно розрядних.

#### 7.3. Виконання роботи

1. Синтезувати і дослідити роботу чверть суматора, виконаного на базі логічних елементів.

2. Синтезувати і дослідити роботу напівсуматора, виконаного на базі логічних елементів.

3. Синтезувати і дослідити роботу класичного 1-но розрядного повного суматора.

4. Побудувати і дослідити роботу 3-х розрядного суматора на основі елементної бази класичного 1-но розрядного суматора EWB.

5. Виконати дослідження структур суматорів за допомогою програми Electronics Workbench.

#### 7.4 Зміст звіту

Назва та мета роботи.

Вихідні дані для виконання роботи.

Структурні та електричні принципи схеми заданих структур суматорів.

Результати виконання пунктів 7.4.1 – 7.4.4

Часові діаграми роботи заданих структур суматорів.

Результати дослідження структур лічильників у програмі Electronics Workbench.

Висновки по роботі.

Житомирська політехніка	МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ ДЕРЖАВНИЙ УНІВЕРСИТЕТ «ЖИТОМИРСЬКА ПОЛІТЕХНІКА» Система управління якістю відповідас ДСТУ ISO 9001:2015	Ф-20.09- 05.02/2/152.00.1Б/ВК2.3-2020
	Екземпляр № 1	Арк 12 / 12

## Практичне заняття № 8

### ПРОЕКТУВАННЯ ТА ДОСЛІДЖЕННЯ АВТОМАТА МІЛІ

#### 8.1. Мета роботи

Оволодіння методами синтезу керуючих автоматів з пам'яттю у заданому елементному базисі, одержання навичок у їх експериментальному дослідженні.

#### 8.2. Підготовка до роботи

При підготовці до роботи необхідна:

- ознайомитись з рекомендованою літературою;
- вивчити короткі теоретичні відомості;
- розглянути основні методи синтезу цифрового автомата Мілі.

#### 8.3. Виконання роботи

1. Визначити послідовність переходів автомата Мілі відповідно до варіанту завдання (Методичні вказівки до виконання лабораторних робіт з дисципліни ПТЦА, табл.8.1).

2. Розробити алгоритм переходів автомата.

3. Виконати синтез і побудувати схему автомата Мілі за заданим алгоритмом у заданому елементному базисі.

4. Виконати дослідження структури автомата Мілі за допомогою програми Electronics Workbench

#### 8.4. Зміст звіту

1. Назва та мета роботи.

2. Результати проектування цифрового автомата (граф автомата, таблиці переходів та виходів, таблиця кодування станів, відграфи переходів тригерів, структурна таблиця автомата).

3. Функціональні схеми цифрового автомата.

4. Результати дослідження структури спроектованого цифрового автомата в програмі Electronics Workbench.

5. Висновки по роботі.